

論文内容要約

題名：

リアルタイム映像符号化アーキテクチャに関する研究

立命館大学大学院理工学研究科
電子システム専攻博士課程後期課程
池田 充郎

半導体プロセスの微細化、マイクロプロセッサやメモリ等デバイス技術の進展とともに、テレビジョン放送や映像配信サービスなどの映像メディアにおける高精細化や高度化が急速に進んできている。将来的な映像メディア処理分野における高性能化・高度化のニーズに応えるためには、半導体プロセスの微細化スピードを超えて、多様なレベルでの並列処理技術や高速・高機能なメモリアーキテクチャ技術などハードウェア構成技術のさらなる進歩が不可欠となってくる。

本研究はリアルタイム映像符号化におけるアーキテクチャ設計技術の検討により、将来の映像デバイスおよびそれがもたらす映像メディアサービスの進展に資することを目的とする。具体的には MPEG-2 をはじめとするリアルタイム映像符号化のデバイスを念頭においた、ハードウェア/ソフトウェア設計法、アーキテクチャ構成法、映像トランスコーディング法について検討を行った。

第一の検討として、リアルタイム映像符号化における動き探索等の膨大な演算量が必要な処理と符号化制御等の柔軟性が必要とされる処理とを同時に実現するためのハードウェア/ソフトウェア協調設計法を提案した。本設計法ではハードウェアとソフトウェアの処理分担やスケジューリング、動作検証などの各段階において、ハードウェアとソフトウェアの設計が協調して進められる。

第二の検討として、動き補償、直交変換、エントロピー符号化等の組み合わせによるリアルタイム映像符号化をより効率的に実現するための階層アーキテクチャ構成法を提案した。階層アーキテクチャは処理制御レイヤ、映像処理レイヤ、データバッファリングレイヤの3階層からなり、相互の協調動作によって、用途に応じた適応的な符号化処理を実現するとともに、大量のデータ転送や演算量を必要とする高精細度テレビジョン(HDTV)映像のリアルタイム符号化をマルチチップでの並列処理により可能とした。

第三には、近年の代表的な映像符号化規格である MPEG-2 から HEVC へのトランスコーディングについて、符号化効率を向上するための構成手法を提案した。MPEG-2 のピクチャ参照構造を継承利用することにより、評価映像の平均で約 3%のビットレート削減が可能なが示され、

ピクチャの参照構造情報を用いたトランスコーダ構成法の有効性が示された。

ハードウェア/ソフトウェア協調設計法および階層アーキテクチャ構成法は、それらを適用して開発した LSI が映像伝送サービスや映像圧縮ボードとして広く実用に供するとともに、その後、1 チップ HDTV MPEG-2 コーデック LSI の設計に応用されるなど技術を深め、のちの H.264 や HEVC のリアルタイム映像符号化 LSI 設計へとつながっている。また、トランスコーダ構成法に関しては、新たな映像符号化技術やデジタルメディアの拡がりによって、さらに多様な符号化規格の映像ストリームが同時に存在することが予想され、異なる規格間のトランスコーダ構成技術はその重要性を増すことが考えられる。今後、映像メディアの高精細化や高度化、そして映像符号化技術の進展に伴って、一層の並列化やメモリ構成の工夫等、さらなるアーキテクチャの検討が期待される。