

主 論 文 要 旨

2011年 2月 4日

論文題名

任意多層構造受光素子に適用可能な転送行列設計手法と それを用いた高速受光素子の開発・実用化に関する研究

ふりがな しば かずひろ
学位申請者 芝 和宏

主論文要旨

本論文は光通信用受光素子を研究対象として、その高速化に向けた理論的考察および実験的検証で構成される。受光素子高速化には素子容量とキャリア走行時間低減が設計指針となり前者は受光領域極小化、空乏層厚膜化により実現され、一方で空乏層厚膜化はキャリア走行時間増加を招くため、両者の関係を定量的に把握した設計が重要となる。キャリア走行時間を求めるには発生キャリアの振る舞いを理論解析に反映させる必要があり、SAM-APDでは吸収層で発生したキャリアが増倍層を走行し、増倍イオン化で発生した2次、3次キャリアが再度吸収層を走行するので、これらの過程を取り込む必要がある。従来の計算方法は各層間の境界条件のもと電流連続に関する連立方程式から求めた電子電流密度、ホール電流密度を空乏層全領域で積分、平均化して求めていた。この場合、層構造が複雑になるに従って計算量が大幅に増加し、実際の構造には適用できないという問題があった。本論文では境界条件を転送行列計算に取り込む手法を提案しSAM-APD、さらには容量低減層など機能層を有した任意多層構造受光素子を効率的かつ精度良く設計する手法を確立した。吸収過程と増倍過程を同時に扱う一般的な転送行列を導き出すことにより複雑な素子構造や、広い動作範囲への対応を可能にした。

次に上記設計手法を用い将来のシステムキーデバイスとなる、①25Gbps 光インターコネクション用 PIN 受光素子、②43Gbps-DPSK 用 PIN 受光素子、③10Gbps アクセスネットワーク用 APD、④100G イーサ用 25Gbps 導波路型 APD を研究した。①では走行速度の速い電子のみが走行する容量低減層導入を提案し、マルチモードファイバに対応した大受光径 ($25\mu\text{m}$) と広帯域 (20GHz) の両立を実現した。②では耐高光入力特性に優れた装荷型構造導入を提案し、吸収層厚、受光領域長の最適化によって 3dB 帯域 50GHz、受光感度 0.9A/W を両立した。③ではホール走行距離短縮が可能な p 型濃度勾配吸収層および量産性に優れたメサ型構造を提案し、最大 3dB 帯域 11GHz、GB 積 120GHz を実現した。④ではイオン化率比に優れた薄膜 InAlAs 増倍層、p 型濃度勾配吸収層、導波路型構造が APD の高速化に最適な組み合わせであることを提案し、増倍率 7 まで 25Gbps で動作可能な APD を実現した。