

# 博士論文

InAlAs 系超格子アバランシェフォトダイオードにおける  
衝突イオン化率のモンテカルロ解析と  
高速・高感度化に関する研究

Study on high-speed and high-sensitivity InAlAs-system  
superlattice avalanche photodiodes  
with Monte Carlo analysis of impact ionization rates

2015 年 3 月

渡邊 功



立命館大学審査博士論文

InAlAs 系超格子アバランシェフォトダイオードにおける  
衝突イオン化率のモンテカルロ解析と  
高速・高感度化に関する研究

Study on high-speed and high-sensitivity InAlAs-system  
superlattice avalanche photodiodes  
with Monte Carlo analysis of impact ionization rates

2015 年 3 月

March, 2015

渡邊 功

Isao Watanabe

主査： 笠原 健一 教授

Principal referee: Professor Kenichi Kasahara

# 博士論文要旨

本論文は、増倍層に InAlAs 系超格子層を導入した光通信用アバランシェフォトダイオード (APD) に関する理論的考察、及び、実験的検証により構成される。増倍層に半導体超格子を導入して衝突イオン化率を人工的に制御し、バルク半導体よりも高速・高感度な特性を実現するという超格子 APD の基本概念は、1980 年代初頭に GaAs 系超格子で提案・検証されている。本研究では、これを長距離光通信に用いられる InP 系 InAlAs/InAl(Ga)As 超格子を用いて初めて実用化した。そのために、増倍特性の理論解析や基本特性の実証、高信頼化のための新構造の提案や特性検証を行った。

論文ではまず、はじめに、本研究で APD 増倍層に適用する半導体超格子構造の衝突イオン化現象について、モンテカルロ法による理論的考察を行った。理論検討に必要な物性パラメータを得るため、超格子の障壁層として用いる半導体であるバルク InAlAs の衝突イオン化率の電界強度依存性を実験的に精度の高い値として初めて導出した。この実験をもとにモンテカルロ法を用いて、それまで不明な点の多かった衝突イオン化率の超格子構造依存性やホットキャリア挙動の解析を行った。その結果、超格子中の衝突イオン化率比は井戸層が 20 nm 程度に薄い場合に主に正孔のイオン化率抑制により増大することを明らかにし、また、矩形障壁超格子とグレーデッド障壁超格子、Sawtooth 型超格子のイオン化率比の違い等を明らかにした。

次に、従来の InAlAs/InGaAs 3 元井戸超格子 APD の暗電流が大きいという課題を解決するために、井戸層におけるトンネル暗電流を低減できる InAlGaAs 4 元井戸型超格子 APD を新規に提案し、素子設計シミュレーションを行った。その結果、超格子 APD の高周波応答の層構造依存性・ヘテロ電界強度依存性等を明らかにし、10 Gbps 用素子として従来の InP 増倍層 APD よりも最適電界強度範囲が拡大できることを示した。これをもとに、メサ構造 APD 素子を作製・評価し、高速・高感度化に必要な設計指針である増倍暗電流や利得帯域幅積 (GB 積) の超格子構造依存性を明らかにするとともに、GB 積 100 GHz を超える高速特性、InP 増倍層 APD に対して 10 Gbps において 2 dB の受信感度改善、降伏電圧や GB 積の温度依存性が小さい特長、等の InAlGaAs 4 元超格子 APD の基本特性を初めて確認した。

最後に、高速応答特性と素子実用化に必要な高い信頼性を両立するために、従来の拡散接合型プレーナ構造素子と異なり、pn 接合位置/増倍層厚と内部電界強度分布の制御を結晶成長により高精度に実現し、かつ表面リーク暗電流の経時的安定性の高い新規のプレーナ構造超格子 APD を提案し、ガードリング設計と特性検証を行った。その結果、10 Gbps における受信感度 -28.0 dBm の高感度特性と素子寿命  $1.0 \times 10^6$  時間以上の高信頼性を有する 10 Gbps 用プレーナ構造 InAlAs 系超格子 APD を初めて実現した。

# Abstract of doctoral thesis

Theoretical and experimental study on InAlAs-system superlattice avalanche photodiodes (APDs) for high-speed optical communication is described in this thesis. The concept of superlattice APD, in which the impact ionization rates can be controlled artificially by using GaAs superlattice multiplication layers, was proposed in early 1980's. In this study, impact ionization multiplication characteristics were theoretically analyzed, and fundamental properties were experimentally confirmed in order to achieve long-wavelength InAlAs/InAl(Ga)As superlattice APDs. A new device structure for high-reliability was proposed and its experimental evaluations were also performed.

At first, theoretical analysis on impact ionization phenomena in superlattice was performed by Monte-Carlo simulation. To obtain simulation parameters, impact ionization rates in bulk InAlAs were experimentally determined for the first time. This Monte Carlo analysis elucidated hot carrier behavior, and electric field and structure dependences of impact ionization rates in InAlAs-system superlattice. As results, we found impact ionization rate ratio was enhanced mainly due to the hole ionization rate reduction in superlattice, of which well layer thickness was as thin as approximately 20 nm. The difference of impact ionization rate ratio between square barrier superlattice and graded barrier superlattice, sawtooth-type superlattice, was also indicated.

Next, to decrease dark current in conventional InGaAs ternary well superlattice APDs, this study proposed an InAlGaAs quaternary well superlattice APD. The device simulation indicated its hetero electric field and layer structure dependence of high-frequency response. The experimental characterization of mesa structure APDs elucidated fundamental properties of InAlGaAs quaternary well superlattice APDs for high-speed and high-sensitivity device design, such as, structure dependence of dark current and gain-bandwidth (GB) products. GB products over 100 GHz, small temperature dependence of breakdown voltage and GB product, and 2 dB higher sensitivity characteristics in 10 Gbps than conventional InP-APDs, were confirmed for the first time.

Lastly, to realize high reliability and high-speed response at the same time for practical use, a new planar structure APD was proposed, designed, and investigated for the first time. This planar structure has an advantage for controlling pn-junction position/multiplication layer thickness and electric field profile by using not a conventional diffused pn-junction, but a grown pn-junction, as well as obtaining stable surface leakage current. As results, receiver sensitivity of -28.0 dBm at 10 Gbps, and device lifetime over  $10^6$  hours were confirmed by the proposed planar InAlAs-system superlattice APD.

In reference to IEEE copyrighted material which is used with permission in this thesis, the IEEE does not endorse any of Ritsumeikan University's products or services. Internal or personal use of this material is permitted. If interested in reprinting/ republishing IEEE copyrighted material for advertising or promotional purposes or for creating new collective works for resale or redistribution, please go to [http://www.ieee.org/publications\\_standards/publications/rights/rights\\_link.html](http://www.ieee.org/publications_standards/publications/rights/rights_link.html) to learn how to obtain a license from Rightslink.

# 目次

<b>1. 序論</b>	
1-1 緒言	1
1-2 本研究の背景と目的	2
1-3 本論文の構成	3
<b>2. 本研究の位置付け</b>	
2-1 緒言	6
2-2 光通信システム概要と受光素子の分類・適用領域	6
2-3 光通信用APDの開発状況と本研究の位置付け	8
2-4 結言	12
<b>3. 光通信用アバランシェフォトダイオードの設計論</b>	
3-1 緒言	19
3-2 APD素子の動作原理	19
3-3 光吸収・増倍層分離構造InP-APD素子の設計	21
3-3-1 設計概論	22
3-3-2 InP-APDの10 Gbps用詳細設計	24
3-3-2-1 受光感度・高周波応答設計	24
3-3-2-2 過剰雑音設計	31
3-3-2-3 受信感度特性見積り	32
3-4 InP-APDの設計課題と超格子増倍層型素子の必要性	34
3-5 結言	35
<b>4. 半導体超格子中の衝突イオン化率のモンテカルロ解析</b>	
4-1 緒言	37
4-2 モンテカルロ解析の計算手法	37
4-2-1 バンド構造	38
4-2-2 散乱機構とフィッティングパラメータ	39
4-2-3 キャリアのドリフト・散乱・衝突イオン化の計算法	43
4-2-4 プログラムの妥当性検証	44
4-3 バルク半導体中の衝突イオン化率の解析	44
4-3-1 バルクInAlAsのイオン化率の実験的評価	45
4-3-2 バルクInAlAs、InGaAsのイオン化率のモンテカルロ解析	47
4-4 超格子半導体中の衝突イオン化率のモンテカルロ解析	52
4-4-1 矩形超格子半導体中の衝突イオン化率	52
4-4-2 グレーデッド障壁超格子半導体中の衝突イオン化率	56
4-4-3 4元井戸超格子半導体中の衝突イオン化率	59
4-5 結言	60

## 5. 超格子アバランシェフォトダイオードの設計とメサ構造素子の基本特性

5-1 緒言	64
5-2 基本素子構造設計	64
5-2-1 超格子APDの課題とInAlAs/InAlGaAs4元井戸超格子APDの提案	64
5-2-2 超格子増倍層のイオン化率と素子構造設計	67
5-2-2-1 超格子増倍層のイオン化率	67
5-2-2-2 暗電流設計	67
5-2-2-3 高周波応答設計	68
5-2-2-4 過剰雑音設計	73
5-2-2-5 受信感度特性見積り	75
5-2-2-6 降伏電圧・電界強度見積り	76
5-3 InAlGaAs4元井戸超格子APDの動作の初期的確認	77
5-4 高速化の為の超格子増倍層の薄膜化時の暗電流検討	79
5-5 メサ構造素子の製造工程	80
5-6 SAM-APDの特性評価結果	82
5-6-1 増倍・暗電流特性	82
5-6-2 暗電流・降伏電圧の温度特性	86
5-6-3 雑音特性	86
5-6-4 容量-電圧特性	87
5-6-5 高周波応答特性	88
5-6-6 バルクInAlAs増倍層素子との比較	90
5-7 応用評価結果（受信感度）	92
5-8 メサ構造素子の信頼性評価結果と考察	93
5-9 結言	97

## 6. プレーナ構造超格子アバランシェフォトダイオードの設計と特性

6-1 緒言	100
6-2 プレーナ構造の必要性と課題	100
6-2-1 プレーナ構造の必要性	100
6-2-2 プレーナ構造の課題	101
6-3 新構造ガードリングの提案とプレーナ構造素子の設計	102
6-4 プレーナ構造素子の製造工程	106
6-5 特性評価結果	109
6-5-1 増倍特性	109
6-5-2 光・暗電流の温度特性	110
6-5-3 雑音特性	112
6-5-4 容量-電圧特性	112
6-5-5 高周波応答特性	113
6-6 信頼性評価結果	115
6-7 応用評価結果（受信感度）	117
6-8 プレーナ超格子APDとメサ超格子APDの特性比較	119
6-9 結言	119

## 7. 結論

## 謝辞

付録 本研究に関する発表論文リスト	126
-------------------	-----

# 第 1 章. 序論

## 1-1 緒言

20 世紀後半からの情報通信・処理技術の著しい発展は、現代社会の様態を大きく変化させる原動力の一つとなっている。衛星放送・携帯電話・インターネット等に象徴される情報関連技術は、市民の日常生活から国家体制にまで影響を及ぼしていると言っても過言ではない。その中でも 1980 年代以降の光ファイバー通信技術の実用化と進展は、情報通信の量的限界・距離的限界の目覚ましい更新に寄与してきた。光ファイバー通信は、伝送線路である光ファイバー、光源である半導体レーザーダイオード(LD)や変調素子、光検出器である半導体フォトダイオード(PD)・アバランシェフォトダイオード(APD)、及び、これらの駆動制御を行う半導体電子回路、あるいは、多重・変復調の種々の方式等からなる総合技術体系に基づくが、その中でも、本研究の対象である受光素子は重要な基本構成要素の一つである。長距離光通信に用いられる石英系光ファイバーの極低損失波長が 1~1.5  $\mu\text{m}$  帯であることから、受光素子においても、この波長帯に受光感度を有する半導体 (Ge, InGaAs) を光吸収層に用いる PD・APD が主要な研究・開発テーマとなってきた[1], [2]。光ファイバー通信において、国内で最初に (1981 年)実用化された通信速度は 32 Mb/s、100 Mb/s であったが、その後、順次高速化がなされ、本研究の開発が開始された 1987 年当時は、1.6 Gbps システムが実用化された段階であり、2.5 Gbps システムの早期実用化と、10 Gbps 級への更なる高速化が強く求められていた[3]-[5]。しかし、当時実用化されていた受光素子である InP/InGaAs-APD では、構成する材料自体の物性 (InP/InGaAs の衝突イオン化率比やバンド不連続量等)、及び、素子構造・製造方法に起因して、その高周波応答特性が不十分であることから、2.5 Gbps までの適用にとどまり、10 Gbps での使用に耐えうる素子の製造許容範囲は限定的との見方が強かった。本論文は、このような限界を超えるために新しい InAlAs/InGaAs 系超格子構造[6]-[8]に着目し、その基礎的な材料特性を理論的・実験的に明らかにするとともに、幹線系通信システムへの適用に可能な高い信頼性レベルを有する InAlAs 系の 10 Gbps 用 APD 素子を初めて実現した成果を報告する。

## 1-2 本研究の背景と目的

本研究は、10 Gbps 動作可能な新規の高速、高感度かつ高信頼な光通信用 APD を開発・実用化する事を目的とした。本研究の開始時点である 1980 年後半において既に実用化されていた InP/InGaAs-APD[1], [2]は、アバランシェ増倍層にバルク InP を用いる構造であるが、この構造では、APD 素子の重要特性である、高周波応答特性（利得・帯域幅積 Gain-Bandwidth-product : GB 積が指標とされる）と増倍過剰雑音特性は、いずれも使用する材料（InP）に固有の物性パラメータである「衝突イオン化率比」の値により制限される。InP 増倍層 APD の 10 Gbps システム摘要のための改善検討 [3]-[5]も報告されたが、その設計・製造条件の許容範囲が非常に狭いとの見通しが一般的であった。このような限界状況を打破するための理論的着想として、1980 年代初頭に、R. Chin ら[6]、F. Capasso ら[7]により、半導体超格子におけるバンド不連続量を衝突イオン化に利用し、イオン化率比を人工的に制御する「超格子 APD (superlattice APD)」の概念が提案され、GaAlAs/GaAs 系超格子において、電子のイオン化率増大現象が確認された[7]。しかし、光通信波長帯 (1.3~1.55  $\mu\text{m}$ ) に感度を有する InP 基板上の InAlAs/InGaAs 系超格子では、当時の結晶成長技術の未成熟 (特に InAlAs の結晶性) により、GaAlAs/GaAs 系超格子のような電子イオン化率の増大効果は観測されず、基礎的な増倍特性の評価報告の段階に留まっていた[8]-[11]。この頃、不明確な点が多かった超格子 APD の基本動作を理解するために、K. Brennan[12]により InAlAs/InGaAs 系超格子、F. Osaka ら[13]により InP/InGaAs 超格子の衝突イオン化率に関する理論的検討も報告されたが、実用化の期待された InAlAs/InGaAs 系超格子 APD の基本動作を必ずしも十分に説明するものとは言えなかった。1988 年以降、InAlAs 系結晶成長技術の改善検討とデバイス応用への再検討を一体のものとして研究が加速された[14]-[17]。本研究は、結晶成長技術の改善検討（筆者の共同研究者が分担）により同時期に得られるようになった高品質の InAlAs 結晶を用いた InAlAs 系超格子 APD の基本特性解明・特性実証・実用化を目的とした。具体的には、まず初めに、InAlAs 系超格子中のキャリア輸送現象と衝突イオン化率をモンテカルロ法により理論的に解析し、次に、超格子増倍層を導入した素子の設計、実験的検証を行い、最後に、実用化に不可欠の高信頼素子を実現するための新規構造を提案し、設計・特性実証を行った。本論文では、その成果を報告する。

## 1-3 本論文の構成

本論文は以下の7章で構成される。

**第1章**では、本研究の背景と目的、及び本論文の構成について述べる。

**第2章**では、本研究の位置付けを行う。ここでは、光通信システム概要、受光素子の分類・適用範囲、及び、光通信用 APD の開発状況を整理するとともに、本研究の位置付けを明確化する。

**第3章**では、光通信用アバランシェフォトダイオード (APD) の設計論について述べる。ここでは、APD 素子の動作原理について述べた後、光吸収・増倍層分離構造 APD 素子の設計を従来の InP 増倍層型素子について行い、特に 10 Gbps 用としての InP-APD の設計課題を明らかにする。その結果をもとに、本研究 (超格子増倍層型 APD) の意義・必要性についてまとめる。

**第4章**では、本研究で APD 増倍層への適用を検討する半導体超格子構造における衝突イオン化現象についての理論的検討結果を述べる。ここでは、はじめに、解析手法 (モンテカルロ法) について述べた後、超格子増倍層の障壁層として用いる半導体である InAlAs のバルクとしてのイオン化率の電界強度依存性を初めて実験的に精度の高い値として導出する。これをもとにモンテカルロ計算に必要なパラメータを決定するとともに、バルク半導体中の衝突イオン化現象について考察を行う。さらに、この実験結果に基づく InAlAs/InGaAs 系超格子半導体中の衝突イオン化現象の理論計算を初めて行い、イオン化率の超格子構造依存性やホットキャリア挙動に関して得られた知見についてまとめる。

**第5章**では、前章で理論的検討を加えた超格子構造を実際の光吸収・増倍層分離型 APD 構造に適用した素子の具体的設計・基本特性について述べる。ここでは、まず、超格子 APD 素子の高感度化・低暗電流化を実現するために、InAlAs/InAlGaAs4 元井戸型超格子 APD を新規に提案し、その具体的素子設計について議論する。次に、実際に素子構造の簡便なメサ構造 APD 素子を作製、評価し、その基本特性 (高周波応答特性、暗電流特性、雑音特性) を実験的に明らかにし、高速・高感度特性を実現する際に必要となる暗電流や利得帯域幅積の超格子構造・層厚依存性について得られた知見をまとめる。さらに、素子の応用評価の結果、10 Gbps において InP 系 APD を超える高受信感度特性を確認し、InAlGaAs4 元井戸型超格子 APD の有効性を初めて実証した。最後に、本メサ構造素子の信頼性試験を行い、素子寿命を推定するとともに、メサ構造の素子寿命を制限する要因についての考察を行った。

**第6章**では、本研究で新規に提案するプレーナ構造超格子アバランシェフォトダイオードについて述

べる。ここでは、はじめに実用化に不可欠な高信頼性を実現するためにプレーナ構造の必要性を述べた後、高速応答特性と素子実用化に必要な高い信頼性を両立するために、従来の拡散接合型プレーナ構造素子と異なり、pn 接合位置/増倍層厚と内部電界強度分布の制御を結晶成長により高精度に実現し、かつ表面リーク暗電流の経時的安定性の高い新規のプレーナ構造超格子 APD を提案する。本材料系、及び層構造に適合する Ti イオン注入ガードリングの設計について議論した後、素子製造工程、特性評価結果（増倍特性、光・暗電流の温度特性、雑音特性、高周波応答特性、受信感度特性）、及び、信頼性評価結果について述べる。その結果、10 Gbps 用 InAlAs 系 APD として、初めて高速・高感度特性と高信頼特性を両立した素子を実現した

**第7章**は本論文の総括である。

## 第1章の参考文献

- [1] K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, and H. Ishihara, "Planar-structure InP/InGaAsP/InGaAs avalanche photodiodes with preferential lateral extended guard ring for 1.0-1.6  $\mu\text{m}$  wavelength optical communication Use", IEEE J. Lightwave Technol., Vol.6, No.11, pp.1643-1655 (1988)
- [2] H. Imai, and T. Kaneda, "High-speed distributed feedback lasers and InGaAs avalanche photodiodes", IEEE J. Lightwave Technol., Vol.6, No.11, pp.1634-1642 (1988)
- [3] T. Torikai, K. Makita, S. Fujita, H. Iwasaki, and K. Kobayashi, "Small area planar InGaAs photodiode with 7.5 GHz wide bandwidth" TuC5, OFC (1988)
- [4] S. Fujita, M. Kitamura, T. Torikai, N. Henmi, H. Yamada, T. Suzaki, I. Takano, and M. Shikada, "10 Gbit/s, 100 km Optical fiber transmission experiment using high-speed MQW DFB-LD and back-illuminated GaInAs APD", Electron. Lett., Vol.25, No.11, pp.702-703 (1989)
- [5] Y. Kito, H. Kuwatsuka, T. Kumai, T. Uchida, O. Wada, and T. Mikawa, "High-speed flip-chip InP/InGaAs avalanche photodiodes with ultralow capacitance and large gain-bandwidth products", IEEE Photonics Technol. Lett., Vol.3, No.12, pp.1115-1116 (1991)
- [6] R. Chin, N. Holonyak, G. E. Stillman, J. Y. Tang, and K. Hess, "Impact ionization in multilayered heterojunction structures", Electron. Lett., Vol.16, No.12, pp.467-469 (1980)
- [7] F. Capasso, W. T. Tsang, A. L. Hutchinson, and G. F. Williams, "Enhancement of electron impact ionization in a superlattice: A new avalanche photodiode with a large ionization rate ratio", Appl. Phys. Lett. Vol.40, No.1, pp.38-40 (1982)
- [8] F. Capasso, B. Kasper, K. Alavi, A. Y. Cho, and J. M. Parsey, "New low dark current, High-speed  $\text{Al}_{0.48}\text{In}_{0.52}\text{As}/\text{Ga}_{0.47}\text{In}_{0.53}\text{As}$  avalanche photodiode by molecular beam epitaxy for long wavelength fiber optic communication systems", Appl. Phys. Lett. Vol.44, No.11, pp.1027-1029 (1984)
- [9] K. Mohammed, F. Capasso, J. Allam, A. Y. Cho, and A. L. Hutchinson, "New high-speed  $\text{Al}_{0.48}\text{In}_{0.52}\text{As}/\text{Ga}_{0.47}\text{In}_{0.53}\text{As}$  multiquantum well avalanche photodiodes", Appl. Phys. Lett. Vol.47, No.6, pp.597-599 (1985)
- [10] F. Capasso, J. Allam, A. Y. Cho, K. Mohammed, R. J. Malik, A. L. Hutchinson, and D. Sivco, "New avalanche

- multiplication phenomenon in quantum well superlattices: Evidence of impact ionization across the band-edge discontinuity", *Appl. Phys. Lett.* Vol.48, No.19, pp.1294-1296 (1986)
- [11] Y-J. Yu, G. Bosman, and P. K. Bhattacharya, "Impact ionization coefficient ratio in InGaAs/InAlAs superlattice avalanche photodiodes determined from noise measurements", *Appl. Phys. Lett.*, Vol.51, No.18, pp.1433-1435 (1987)
- [12] K. Brennan, "Theoretical study of multi-quantum well avalanche photodiodes made from GaInAs/AlInAs material system", *IEEE Trans, Electron Devices*, Vol.ED-3, No.10, pp.1502-1510 (1986)
- [13] F. Osaka, T. Mikawa, and O. Wada, "Electron and hole impact ionization rates in InP/Ga<sub>0.47</sub>In<sub>0.53</sub>As superlattice", *IEEE J. Quantum Electron.*, Vol.QE-22, No.10, pp.1986-1991 (1986)
- [14] S. Nojima, K. Nakashima, Y. Kawamura, and H. Asahi, "Effects of deep levels on the optoelectronic properties of InGaAs/InAlAs multi-quantum-well structures", *J. Appl. Phys.*, Vol.63, No.6, pp.1955-1960 (1988)
- [15] K. Makita, I. Watanabe, M. Tsuji, T. Torikai, and K. Taguchi, "High crystallinity InAlAs grown by MOVPE and its application for superlattice avalanche photodiodes", *10<sup>th</sup> Record of Alloy Semiconductor Physics and Electronics Symposium*, pp.335-342 (1991)
- [16] M. Tsuji, K. Makita, I. Watanabe, and K. Taguchi, "InAlGaAs impact ionization rates in bulk, superlattice, and sawtooth band structures", *Appl. Phys. Lett.*, Vol.65, No.25, pp.3248-3250 (1994)
- [17] K. Makita, A. Gomyou, and I. Hino, "Gas source MBE grown InGaAsP/InGaAlAs MQW structures with wide range continuum band-Offset control", *J. Crystal Growth*, Vol.150, part 1, pp.579-584 (1995)

## 第2章 本研究の位置付け

### 2-1 緒言

本章では、まず、光通信システムの概要とそれに用いられる受光素子の分類・適用範囲について述べる。次に本研究の対象であるアバランシェフォトダイオードの開発状況と、本研究の位置付けを行う。

### 2-2 光通信システム概要と受光素子の分類・適用範囲

光ファイバー通信は、伝送線路である光ファイバー、発光素子である半導体レーザーダイオード(LD)や変調素子、光検出器である半導体フォトダイオード(PD)・アバランシェフォトダイオード(APD)、及び、これらの駆動制御を行う半導体電子回路、さらに、多重・変復調の種々の方式等からなる総合技術体系に基づく。表 2-1 に光ファイバー長距離通信における伝送速度・多重方式・使用デバイスを国内で実用化された年代順に一覧で示す[1]。発光・変調素子の波長帯拡大・高速化、受光素子の高速・高感度

表 2-1 光ファイバー長距離大容量通信における、伝送多重方式・使用デバイスの一覧

年代	伝送速度	多重方式	発光・変調素子	受光素子	光増幅素子
1981～	32 Mb/s 100 Mb/s	TDM・OOK	1.3 μm-InGaAsP-FP-LD	Ge-APD	-
1983～	400 Mb/s	↑	↑	Ge-APD	-
1987～	1.6 Gb/s	↑	1.3/1.5 μm 帯 DFB-LD	InGaAs-APD	-
1990～	2.4 Gb/s	↑	↑	InGaAs-APD	-
1996～	10 Gb/s	↑	1.5 μm 帯 DFB-LD + L N 変調器	InGaAs-PIN-PD	EDFA
1990年代 後半～	10 Gb/s x N	WDM・OOK	1.5 μm 帯 DFB-LD + L N 変調器 (or 1.5 μm 帯 EML @10G)	InGaAs-PIN-PD	EDFA
2000年～	10 Gb/s x N 40 Gb/s x N	↑	1.5 μm 帯 DFB-LD + L N 変調器 (or 1.5 μm 帯 EML @10G)	InGaAs-PIN-PD or APD @10G	EDFA
2007～ 2010～	40 Gb/s 100 Gb/s x N	DQPSK DQPSK + PDM/WDM	1.5 μm 帯 DFB + L N 変調器	InGaAs-PIN-PD Balanced receiver	EDFA

TDM: Time Division Multiplexing(時分割多重) WDM: Wavelength Division Multiplexing (波長多重)

PDM: Polarization Division Multiplexing (偏波多重) OOK: On-Off Keying(オン・オフ強度変調)

DQPSK: Differential Quadrature Phase Shift Keying (4値差動位相変調)

FP-LD: Fabry-Perot Laser Diode DFB-LD: Distributed-Feedback Laser LN: Lithium-Niobate

EML: Electroabsorption Modulator-integrated Laser EDFA: Erbium Doped Fiber Amplifier

APD: Avalanche Photodiode PIN-PD: PIN Photodiode

化、光ファイバー増幅器の開発、新たな変調・多重方式の開発が、一体となって長距離・大容量光ファイバー通信の著しい進展に寄与して来たことが判る。その中でも重要な基本構成要素の一つとなる受光素子の研究開発においては、長距離光通信に用いられる石英系光ファイバーの極低損失波長が 1~1.5  $\mu\text{m}$  帯であることから、1980 年代以降、この波長帯に受光感度を有する InGaAs/InP 系半導体を光吸収層に用いる PIN-PD・APD が主要な研究・開発テーマとなってきた。ここで、図 2-1 に各々の基本素子構造を示す。両構造ともに入射光は半導体層に対して垂直に入射される。PIN-PD は、i-InGaAs 光吸収層で光電変換され、生成キャリアがそのまま増幅なしに電極に引き出されるという動作原理に基づく。一方、APD は、生成キャリアのうち的一方が、高電界が印加されたアバランシェ増倍層で衝突イオン化現象を用いて増幅された後に電極に引き出されるという動作原理に基づく [2]。PIN-PD は i-InGaAs 層のみであるがゆえに低動作電圧 (2~5 V) が可能であり、一方、APD はアバランシェ増倍利得による高感度特性を得ることができるが、アバランシェ増倍動作の起きる高い電界強度を素子内に発生させるため、高動作電圧 (20~80 V) が必要となる。なお、図 2-1(a) (b) は、メサ構造の一例を示したものである。

2.5 Gbps までの長距離光通信では、光ファイバーの伝搬損失を補償するために、増倍利得による高感度な受信特性を有する APD が用いられてきた。しかし、アバランシェ増倍現象にも高周波応答限界、いわゆる利得・帯域幅積 (Gain-Bandwidth product : GB 積) 制限が存在するため、10 Gbps 級の長距離高速システムでは、利得は EDFA により実現する前提で、高速応答特性を重視した PIN-PD 用いる方式が、とくに実用化初期の単一波長伝送の段階では先行された。しかし、その後の各種 10 Gbps システムの実用展開の中で (表 2-2 にシステム規格の比較一覧を示す [3]-[5])、10 Gbps-80 km システム (メトロ DWDM

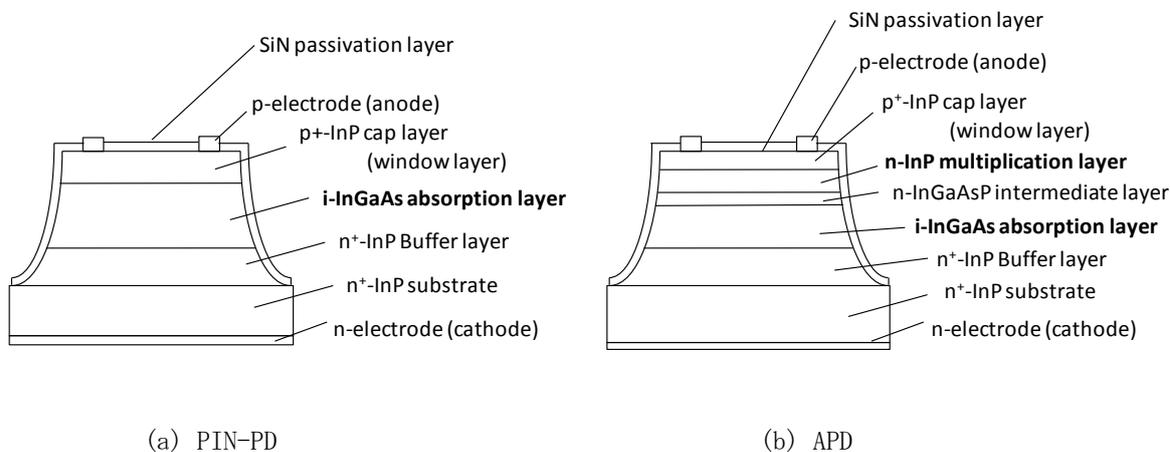


図 2-1 受光素子の基本素子構造

システム : Dense-WDM : 高密度波長多重は、主にこの範疇) や、EDFA を用いない 40 km 伝送システム (LR4 規格 : 1.3 μm 帯 4 波長 Coarse-WDM : CWDM システム)、さらには、加入者系の大容量化 (10GEPON) の実現にも APD の高速・高感度特性が必要となり、10 Gbps 用 APD の開発・実用化が重要な意義を持った。

表 2-2 1 チャンネル 10 Gbps システムの規格一覧

格名		波長	伝送距離	Transmitter	Receiver
Sonet/SDH	Intra-office	1.55 μm/SM	2 km	DFB-LD	PIN-PD
	STM-64				
	Short-Haul	1.55 μm/SM	40 km	EML	PIN-PD
	Long-Haul	1.55 μm/SM	80 km	EML	<b>APD</b>
10GbEther	SR	0.85 μm/MM	-300 m	VCSEL	GaAs-PIN-PD
	LRM	1.31 μm/MM	-220 m	DFB-LD	PIN-PD
	LR	1.31 μm/SM	10 km	DFB-LD	PIN-PD
	ER	1.55 μm/SM	40 km	EML	PIN-PD
	ZR	1.55 μm/SM	80 km	EML	<b>APD</b>
40GbE	SR4	0.85 μm x 4 波/MM	40 km	VCSEL	GaAs-PIN-PD
	LR4	1.3 μm x 4 波/SM	10 km	DFB-LD	PIN-PD
	ER4	1.3 μm x 4 波/SM	40 km	DFB-LD	<b>APD</b>
10GEPON	非対称 PRX	1.577 μm (下り)	伝送損失	EML (OLT)	PIN/ <b>APD</b> (ONU)
	対称 PR	1.27 μm (上り)	29 dB-max	DFB (ONU)	<b>APD</b> (OLT)

SR : Short Reach, LR : Long Rreach, ER : Extended Reach, SM : Single Mode, MM : Multi Mode

DFB-LD : Distributed-Feed-back Laser Diode, EML : Electro-absorption-Modulator integrated Laser

VCSEL : Vertical Cavity Surface-emitting Laser, 10GEPON 非対称 (上り 1.25G/下り 10.3G)  
対称 (上り/下り 10.3G)

## 2-3 光通信用 APD の開発状況と本研究の位置付け

ここで、本研究の対象領域である APD について、長距離光通信に用いられる石英系光ファイバーの極低損失波長 1~1.5 μm 帯に受光感度を有する素子の開発状況を整理する。1980 年代初頭までにまず開発・実用化されたのは、Ge を光吸収層・増倍層として用いる素子であった[6]-[8]。しかし、これらの素子は、いずれも単一組成半導体 Ge の PN ドーピング濃度プロファイルを設計した構造であり、高濃度の非空乏化 (無電界) 領域でも光吸収キャリアが発生し、また、空乏領域においても、アバランシェ増倍領域と光吸収領域が同じバンドギャップ組成の非分離の素子構造である為、GB 積が小さく、Gbps 帯の応答特性実現が困難であった。この困難を解決するために、次に各機関で势力的に開発されたのが InP/InGaAs 系 APD であった。これらの素子では、Gbps 級の GB 積・応答速度を実現するために、光吸収層と増倍層が分離した SAM 構造 (Separated Absorption and Multiplication 構造) を採用し[9]-[12]、InGaAs 光

吸収層と InP 増倍層の間のバンド不連続（正孔の走行の障壁となる価電子帯不連続）を緩和する InGaAsP 中間組成層を不可欠の構成要素として有している。一方、実用化に耐えうる高信頼性を得るためには、プレーナ素子構造を採用している。これらのプレーナ素子構造は、Zn 熱拡散技術により形成される PN 接合と、PN 接合外周部の電界集中によるエッジ増倍を抑制するための Be イオン注入ガードリングを、いずれも有している。2.5 Gbps までの使用には、素子容量の制限が比較的緩いことから、図 2-2 に示される表面入射構造[13]-[15]が採用され、GB 積が 50 GHz 程度の素子が 1987 年に実用化された。10 Gbps への高速化の検討としては、素子容量の低減のため小受光径化した表面入射構造[16]が 1988 年に、さらに、小受光径化と受光面積確保の両立に適した裏面入射構造（図 2-3）[17]で、GB 積 80 GHz が 1991 年に報告された。その後も多数の報告がなされている[18]-[22]。ここで、10 Gbps 用 APD として、これらの InP/InGaAs 系 APD を見た場合、材料物性、及び、素子構造・製造方法に起因して（図 2-4）、10 Gbps での使用に耐えうる素子の製造許容範囲が非常に狭いと判断される（次章で議論）。

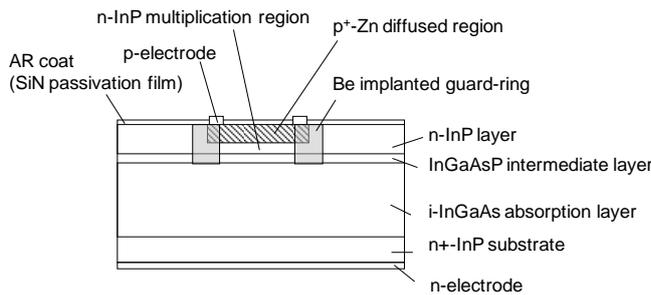


図 2-2 表面入射型 APD の素子構造の例[13]-[16]

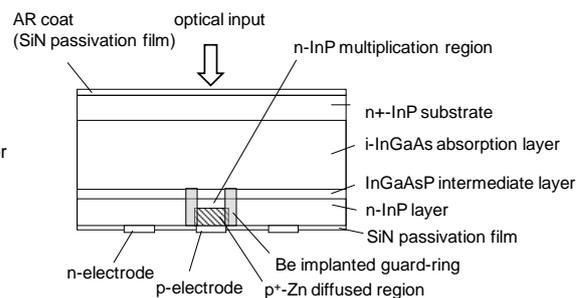


図 2-3 裏面入射型 APD の素子構造の例[17]

<b>材料物性</b>	InP/InGaAs の衝突イオン化率比 → GB 積制限
	価電子帯不連続量等 → (低増倍率での) 応答速度制限
<b>素子構造</b>	素子抵抗、素子容量 (PN 接合面積) → RC 時定数制限
	増倍層厚 → GB 積制限
	光吸収層厚 → 応答速度制限
<b>製造方法</b>	Zn 熱拡散 (pn 接合形成) の深さ制御性
	→ 増倍層厚さ・電界強度分布 (光吸収層の電界強度) を決定
	→ GB 積制限

図 2-4 InP/InGaAs 系 APD の 10 Gbps 設計における特性制限要因

このような限界状況を打破するために検討されたのが、超格子 APD (superlattice APD) 概念の実用化研究である。APD の基礎理論としては、McIntyre の理論[23]、及び、Emmons の理論[24]があり、イオン化率比が大きいほど、各々、過剰雑音指数が小さく、GB 積を大きくできる。超格子 APD は、半導体超格子におけるバンド不連続量を衝突イオン化に利用し、大きなイオン化率比を人工的に実現するものとして、1980 年代初頭に、R. Chin ら[25]、F. Capasso ら[26]により提案された。図 2-5 に、概念提案に用いられた GaAlAs/GaAs 系超格子のエネルギーバンド図を示す。この材料系の超格子においては、伝導体不連続量  $\Delta E_c$  が価電子帯不連続量  $\Delta E_v$  より大きいため、キャリアが GaAlAs 障壁層から GaAs 井戸層に電界加速・注入される際に、超格子界面で電子が正孔に対してより大きなエネルギーを得る事ができ、電子の選択的な衝突イオン化が促進されることで、バルク GaAs ではイオン化率比が 2 程度[27]であるのに対して、GaAlAs/GaAs 超格子ではイオン化率比が 10 程度 (図 2-6) に増大させることが可能であることが示された。しかし、光通信の波長帯 (1.3~1.55  $\mu\text{m}$ ) に感度を有する InP 基板上的 InAlAs/InGaAs 系超格子では、当時の結晶成長技術の未成熟 (特に InAlAs の結晶性) により、GaAlAs/GaAs 系超格子のような電子イオン化率の増大効果は観測されず、基礎的な増倍特性の評価報告の段階に留まっていた [28][29]。また、InP 基板上的別の材料による InP/InGaAs 系超格子においても検証が行われたが、この系では伝導体不連続  $\Delta E_c$  の値が大きくないために、イオン化率比の増大は確認されなかった[30]。このような経緯を経た後、1988 年以降、本研究の素子を含む InAlAs 系超格子 APD の特性実証が相次いで報告された。

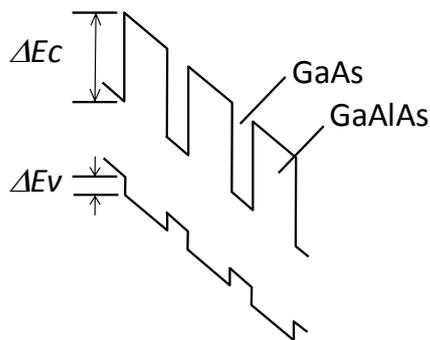


図 2-5 GaAlAs/GaAs 超格子のエネルギーバンド図 (バイアス電界印加時) [26]

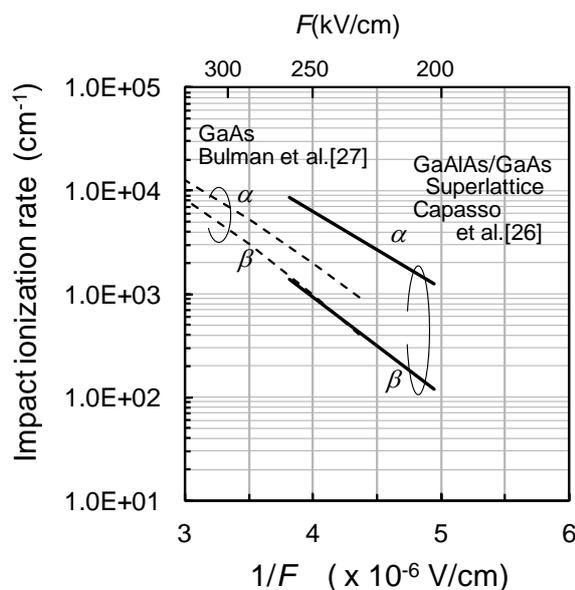


図 2-6 GaAlAs/GaAs 超格子のイオン化率の電界強度依存性の実験結果[26]

図 2-7 (a)～(d)に報告された超格子のバンド構造の比較を示す。Kagawa らは、1988 年にまず、GaAlAs/GaAs 超格子における増倍雑音低減を報告し[31]、1989-90 年には InAlAs/InGaAs 超格子 APD の衝突イオン化率比改善と低雑音化・高 GB 積特性を初めて報告した[32]-[34]。これをもとに同超格子の価電子帯不連続量を低減して正孔応答を改善・GB 積の更なる向上を図る InAlAs/InGaAsP4 元井戸超格子 APD[35]を 1992 年に提案、基本特性の実証をすべて SiN/ポリイミド 2 重保護膜のメサ型構造裏面入射素子を用いて行ったが[36]-[38]、信頼性に関する報告はない。これに対して、Makita らは、1989 年以降に、InAlAs/InGaAs 超格子 APD のイオン化率比改善と高増倍特性の実証[39]を報告し、次いで、Watanabe らは（本研究に相当）、不明な点の多かった超格子中での衝突イオン化率のモンテカルロシミュレーションによる理論的考察[40]を報告、さらに、同超格子で課題となった InGaAs 井戸層のトンネル暗電流発生を抑制する構造として、InAlAs/InAlGaAs4 元井戸超格子 APD[41]を 1992 年に提案、SiN 保護膜、あるいはポリイミド保護膜のメサ型構造を用いて高 GB 積・高受信感度特性を実証した[42]-[45]。さらに、素子実用化に必須の高信頼性を得るために、独自の Ti イオン注入ガードリングを有するプレーナ型構造裏面入射素子を提案し、幹線系光通信システムに適用可能な低暗電流・高感度・高信頼性を兼ね備えた 10G-APD を 1997 年に本材料系を用いて初めて実証した [46]-[48]。これと並行して、Tsuji らは、超格子の障壁層の伝導帯不連続量を連続的に変化させて電子応答を改善する試みとして Staircase 増倍層型 APD の基本特性検証を報告している[49]-[51]。一方、Nakamura らは、同時期に InAlAs/InGaAs 狭井戸幅超格子 APD を提案・ポリイミド保護膜のメサ型構造を用いて基本検証[52]-[54]を行ったが、暗電流の高さに課題が残った。

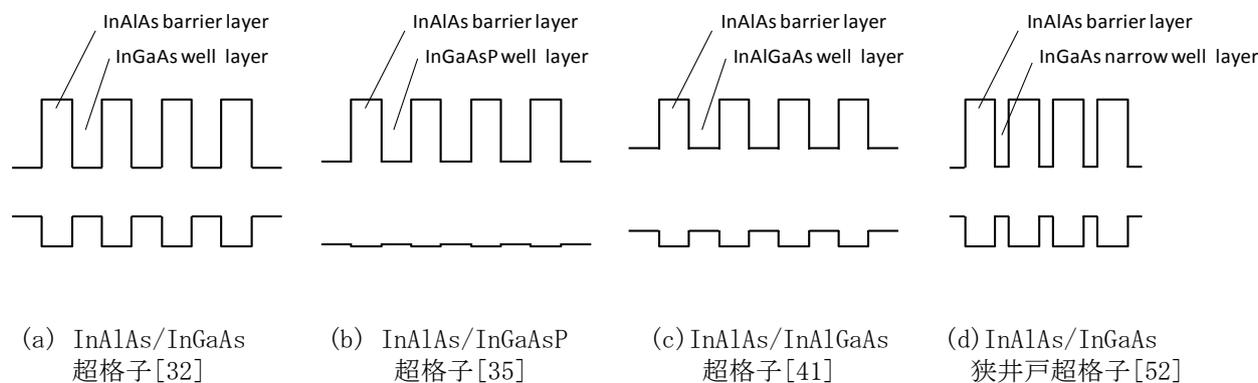


図 2-7 超格子のバンド構造の比較  
(無バイアス時)

1998 年以降は、トンネル暗電流の低減に有利なワイドバンドギャップのバルク InAlAs を増倍層に適用する検討に移行[55]、2002 年に Tanaka らが InP 埋込み成長メサ型裏面入射素子 [56][57]、2006 年に Levine らが BCB 保護膜の 2 段メサ型裏面入射素子[58]で、各々、10 Gbps 用 APD としての基本特性・高信頼性を報告した。その後、Yagyu らは、2005 年に Zn 選択拡散によるプレーナ構造のバルク InAlAs 増倍層 APD を提案・基本特性実証し[59]、2007 年には高信頼性[60]も報告している。2008 年の Rouvie らの報告[61][62]は、Yagyu らと同構造のプレーナ構造素子である。以上が、面入射構造の 10 Gbps 用 InAlAs 系 APD の主要な開発経緯である。その後、より高速応答 (25~40 Gbps 用) の APD 実現を目指して、InAlAs 系の面入射構造 APD[63]-[67]や、導波路構造 APD[68]-[73]が、活発に研究・報告されている。

以上を概観すると、結果的には、本研究の成果である InAlAs 系 APD の特性・高信頼実証 (1997 年) が、その後の本材料系を用いた APD の実用化に向けての研究・開発活動の活発化のトリガーの一つになったとも考えられる。最後に、表 2-3 に、これら長距離光通信用 APD の主要な研究報告内容の一覧を記載する。

## 2-4 結言

本章では、光通信システムの概要とそれに用いられる受光素子について述べるとともに、長距離光通信システムに用いられるアバランシェフォトダイオードの開発経緯について述べた。その中で、Ge-APD、InP/InGaAs-APD に続く高速 APD として、本研究である「10 Gbps 級の高速応答が可能な InAlAs 系超格子 APD」の開発の位置付けについて整理した。超格子層を増倍層に用いて特性改善を目指す提案は、既に 1980 年代初頭から存在したが、実際に、InAlAs 系材料を用いて、実用化に必要な高速特性・高感度特性・高信頼性を兼ね備えた素子を実現できたのは本研究の成果が初めてである。次章以降で、その研究開発内容を具体的に述べる。

表 2-3 長距離光通信用 APD の主要な研究報告内容の一覧

報告年	著者	文献	増倍層材料	素子構造		伝送速度	GB積	特記事項
1979	K. Taguchi, et al.	[9]	bulk-InP	プレーナ	表面入射	-2.5 Gb/s	-	
1980	H. Kanbe, et al.	[10]	↑	↑	↑	↑	-	
1984	H. Ando, et al.	[11]	↑	↑	↑	↑	-	
1984	Y. Matsushima, et al.	[12]	↑	↑	↑	↑	-	
1988	K. Taguchi, et al.	[13]	↑	↑	↑	↑	50 GHz	InP系で実用化レベルの特性まとめ報告
1988	H. Imai, et al.	[14]	↑	↑	↑	↑	50 GHz	InP系で実用化レベルの特性まとめ報告
1988	D. T. Ekholm, et al.	[15]	↑	↑	↑	↑	70GHz	
1988	T. Torika, et al.	[16]	↑	↑	↑	10 Gb/s	70 GHz	
1991	Y. Kito, et al.	[17]	↑	↑	裏面入射	↑	80 GHz	
1988	J. C. Campbell, et al.	[18]	↑	↑	↑	↑	70 GHz	
1993	L. E. Tarof, et al.	[19]	↑	↑	表面入射	↑	122 GHz	
1999	W. R. Clark, et al.	[20]	↑	↑	↑	↑	100 GHz	
1998	M. A. Itzler, et al.	[21]	↑	↑	裏面入射	↑	90 GHz	
2001	E. Ishimura, et al.	[22]	↑	↑	表面入射	↑	100 GHz	
1986	F. Capasso, et al.	[28]	InAlAs/InGaAs-SL	メサ	表面入射	-	-	正孔イオン化率>電子イオン化率
1987	Y-J. Yu, et al.	[29]	↑	↑	↑	-	-	↑
1986	F. Osaka, et al.	[30]	InP/InGaAs-SL	↑	表/裏面入射	-	-	↑
1989	T. Kagawa, et al.	[32]	InAlAs/InGaAs-SL	メサ	表/裏面入射	-	-	電子イオン化率>>正孔イオン化率 /低雑音の初報告
1990	T. Kagawa, et al.	[33]	↑	↑	↑	10 Gb/s	30 GHz	
1991	T. Kagawa, et al.	[34]	↑	↑	表面入射	↑	90 GHz	
1992	T. Kagawa, et al.	[35]	InAlAs/InGaAsP-SL	↑	↑	↑	110 GHz	
1993	T. Kagawa, et al.	[36]	↑	↑	裏面入射	↑	110 GHz	
1993	T. Kagawa, et al.	[37]	↑	↑	↑	↑	-	
1996	T. Kagawa, et al.	[38]	↑	↑	↑	-	-	
1989	K. Makita, et al.	[39]	InAlAs/InGaAs-SL	↑	表面入射	10 Gb/s	-	電子イオン化率>>正孔イオン化率の報告
1992	I. Watanabe, et al.	[41]	InAlAs/InAlGaAs-SL	↑	表面入射	↑	50 GHz	
1993	I. Watanabe, et al.	[42]	↑	↑	裏面入射	↑	120 GHz	InAlGaAs井戸で低暗電流化
1996	I. Watanabe, et al.	[43]	↑	↑	↑	↑	150 GHz	
1996	I. Watanabe, et al.	[44]	↑	↑	↑	↑	-	
1997	I. Watanabe, et al.	[45]	↑	↑	↑	↑	150 GHz	
1996	I. Watanabe, et al.	[46]	↑	プレーナ	↑	↑	110 GHz	InAlAs系でプレーナ構造の初報告 Tiイオン注入ガードリング
1997	I. Watanabe, et al.	[47]	↑	↑	↑	↑	110 GHz	InAlAs系で高信頼の初報告
2000	I. Watanabe, et al.	[48]	↑	↑	↑	↑	110 GHz	InAlAs系プレーナ構造でのまとめ報告
1994	M. Tsuji, et al.	[49]	InAlGaAs-staircase他	メサ	↑	↑	-	
1994	M. Tsuji, et al.	[50]	↑	↑	↑	↑	100 GHz	
1995	M. Tsuji, et al.	[51]	↑	↑	↑	↑	-	
1991	H. Nakamura, et al.	[52]	InAlAs/InGaAs狭井戸SL	↑	裏面入射	↑	80 GHz	
1992	H. Nakamura, et al.	[53]	↑	↑	↑	↑	110 GHz	
1993	S. Hanatani, et al.	[54]	↑	↑	↑	↑	130 GHz	
1999	J. C. Dries, et al.	[55]	Bulk-InAlAs	メサ	表面入射	10 Gb/s	60 GHz	
1999	C. Lenox, et al.	[63]	↑	↑	↑	10-25 Gb/s	290 GHz	Resonant-Cavity 構造
2000	T. Nakata, et al.	[64]	↑	↑	↑	↑	140 GHz	
2002	S. Tanaka, et al.	[56]	↑	↑	裏面入射	10 Gb/s	120 GHz	InP埋込み成長メサ型
2003	S. Tanaka, et al.	[57]	↑	↑	↑	↑	-	InAlAs系で高信頼の報告
2003	N. Li, et al.	[65]	↑	↑	表面入射	10-25 Gb/s	160 GHz	
2005	N. Duan, et al.	[66]	↑	↑	裏面入射	↑	160 GHz	
2006	B. F. Levine, et al.	[58]	↑	2段メサ	↑	10 Gb/s	130 GHz	InAlAs系で高信頼の報告
2005	E. Yagyu, et al.	[59]	↑	プレーナ	表面入射	↑	120 GHz	Zn選択拡散プレーナ構造
2007	E. Ishimura, et al.	[60]	↑	↑	↑	↑	-	InAlAs系で高信頼の報告
2008	A. Rouvie, et al.	[61]	↑	↑	裏面入射	↑	140 GHz	Zn選択拡散プレーナ構造
2010	M. Lahrchi, et al.	[62]	↑	↑	↑	↑	240 GHz	
2012	M. Nada, et al.	[67]	↑	2段メサ	↑	25 Gb/s	235 GHz	受光感度・GB積=168A/W・GHz
2000	G. S. Kinsery, et al.	[68]	Bulk-InAlAs	メサ	導波路型	25-40Gb/s	120 GHz	
2001	G. S. Kinsery, et al.	[69]	↑	↑	↑	25-40Gb/s	320 GHz	
2002	T. Nakata, et al.	[70]	↑	↑	↑	40Gb/s	180GHz	
2002	J. Wei, et al.	[71]	↑	↑	↑	↑	150 GHz	
2011	K. Shiba, et al.	[72]	↑	↑	↑	25 Gb/s	160 GHz	
2011	M. Lahrchi, et al.	[73]	↑	↑	↑	40Gb/s	170 GHz	

SL=superlattice(超格子)

(注)ここでは、Ge、GaSb系、Si/InGaAs系の報告は除く

## 第2章の参考文献

- [1] 電子情報通信学会「知識ベース」14群-1編-2章、2-2中継伝送技術、他 (2010)
- [2] S. M. Sze, "Physics of semiconductor devices", Wiley-Interscience (1969)
- [3] Sonet/SDH standard: ITU-T G.959 "Optical transport network physical layer Interfaces"
- [4] 10GbE standard: IEEE802.3ae, IEEE802.3aq, P802.3bm
- [5] 10GEPON standard: IEEE802.3av
- [6] H. Ando, H. Kanbe, T. Kimura, T. Yamaoka, and T. Kaneda, "Characteristics of germanium avalanche photodiodes in the wavelength region of 1-1.6  $\mu\text{m}$ ", IEEE J. Quantum Electron., Vol. QE-14, No. 11, pp. 804-809 (1978)
- [7] T. Mikawa, S. Kagawa, T. Kaneda, T. Sakurai, H. Ando, and O. Mikami, "A low-noise N+np germanium avalanche photodiode", IEEE J. Quantum Electron., Vol. QE-17, No. 2, pp. 210-216 (1981)
- [8] I. Hino, T. Torikai, H. Iwasaki, K. Minemura, and K. Nishida, "Ge APD characteristics for optical communications", NEC Research & Development, No. 67, pp. 67-72 (1982)
- [9] K. Taguchi, Y. Matsumoto, and K. Nishida, "InP-InGaAsP planar avalanche photodiodes with self-guard-ring effect", Electron. Lett., Vol. 15, No. 15, pp. 453-456 (1979)
- [10] H. Kanbe, N. Susa, H. Nakagome, and H. Ando, "InGaAs avalanche photodiodes with InP p-n junction", Electron. Lett., Vol. 16, No. 4, pp. 155-156 (1980)
- [11] H. Ando, Y. Yamauchi, and N. Susa, "Reach-through type planar InGaAs/InP avalanche photodiode fabricated by continuous vapor phase epitaxy", IEEE J. Quantum Electron., Vol. QE-20, No. 3, pp. 256-264 (1984)
- [12] Y. Matsushima, Y. Noda, Y. Kushiro, N. Seki, and S. Akiba, "High sensitivity of VPE-grown InGaAs/InP-heterostructure APD with buffer layer and guard-ring structure", Electron. Lett., Vol. 20, No. 6, pp. 235-236 (1984)
- [13] K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, and H. Ishihara, "Planar-structure InP/InGaAsP/InGaAs avalanche photodiodes with preferential lateral extended guard ring for 1.0-1.6  $\mu\text{m}$  wavelength optical communication use", IEEE J. Lightwave Technol., Vol. 6, No. 11, pp. 1643-1655 (1988)
- [14] H. Imai, and T. Kaneda, "High-speed distributed feedback lasers and InGaAs avalanche photodiodes", J. Lightwave Technol., Vol. 6, No. 11, pp. 1634-1642 (1988)
- [15] D. T. Ekholm, J. M. Geary, J. N. Hollenhorst, V. D. Matterna Jr., and R. Pawarek, "High bandwidth planar InP/InGaAs avalanche photodiodes", IEEE Trans. Electron Dev., Vol. 35, No. 12, p. 2434 (1988)
- [16] T. Torikai, K. Makita, S. Fujita, H. Iwasaki, and K. Kobayashi, "Small area planar InGaAs photodiode with 7.5 GHz wide bandwidth" TuC5, OFC (1988)
- [17] Y. Kito, H. Kuwatsuka, T. Kumai, T. Uchida, O. Wada, and T. Mikawa, "High-speed flip-chip InP/InGaAs avalanche photodiodes with ultralow capacitance and large gain-bandwidth products", IEEE Photonics Technol. Lett., Vol. 3, No. 12, pp. 1115-1116 (1991)
- [18] J. C. Campbell, W. T. Tsang, G. J. Qua, and B. C. Johnson, "High-speed InP/InGaAsP/InGaAs avalanche photodiodes grown by chemical beam epitaxy", IEEE J. Quantum Electron., Vol. 24, No. 3, pp. 496-500 (1988)
- [19] L. E. Tarof, J. Yu, R. Bruce, D. G. Night, T. Baird, and B. Oosterbrink, "High-frequency performance of separate absorption grading, charge, and multiplication InP/InGaAs avalanche photodiodes", IEEE Photonics Technol. Lett., Vol. 5, No. 6, pp. 672-674 (1993)
- [20] W. R. Clark, A. Margittai, J. P. Noel, S. Jatar, H. Kim, E. Jamroz, G. Night, and D. Thomas, "Reliable,

- high gain-bandwidth product InGaAs/InP avalanche photodiodes for 10 Gb/s receivers", IOOC/OFC, Tu11, pp.96-98 (1999)
- [21] M. A. Itzler, C. S. Wang, S. McCoy, N. Codd, and N. Komba, "Planar bulk-InP avalanche photodiode design for 2.5 and 10 Gb/s applications", ECOC, MoB03 (1998)
- [22] E. Ishimura, S. Funada, Y. Tanaka, T. Aoyagi, T. Nishimura, and E. Omura, "High efficiency 10 Gbps InP/InGaAs avalanche photodiodes with distributed bragg reflector", 27<sup>th</sup> ECOC ThM2.2, pp.554-55 (2001)
- [23] R. J. McIntyre, "Multiplication noise in uniform avalanche diodes", IEEE Trans. Electron Dev., Vol. ED-13, No.1, pp.164-172 (1966)
- [24] R. B. Emmons, "Avalanche photodiode frequency response", J. Appl. Phys., Vol.38, No.9, pp.3705-3714 (1967)
- [25] R. Chin, N. Holonyak, G. E. Stillman, J. Y. Tang, and K. Hess, "Impact ionization in multilayered heterojunction structures", Electron. Lett., Vol.16, No.12, pp.467-469 (1980)
- [26] F. Capasso, W. T. Tsang, A. L. Hutchinson, and G. F. Williams, "Enhancement of electron impact ionization in a superlattice: A new avalanche photodiode with a large ionization rate ratio", Appl. Phys. Lett. Vol.40, No.1, pp.38-40 (1982)
- [27] G. E. Bulman, V. M. Robbins, and G. E. Stillman, "The determination of impact ionization coefficients in (100) Gallium Arsenide using avalanche noise and photocurrent multiplication measurement", IEEE Trans. Electron Devices, Vol.11, No.ED-32, pp.2454-2466 (1983)
- [28] F. Capasso, J. Allam, A. Y. Cho, K. Mohammed, R. J. Malik, A. L. Hutchinson, and D. Sivco, "New avalanche multiplication phenomenon in quantum well superlattices: Evidence of impact ionization across the band-edge discontinuity", Appl. Phys. Lett. Vol.48, No.19, pp.1294-1296 (1986)
- [29] Y-J. Yu, G. Bosman, and P. K. Bhattacharya, "Impact ionization coefficient ratio in InGaAs/InAlAs superlattice avalanche photodiodes determined from noise measurements", Appl. Phys. Lett., Vol.51, No.18, pp.1433-1435 (1987)
- [30] F. Osaka, T. Mikawa, and O. Wada, "Electron and hole impact ionization rates in InP/Ga<sub>0.47</sub>In<sub>0.53</sub>As superlattice", IEEE J. Quantum Electron., Vol.QE-22, No.10, pp.1986-1991 (1986)
- [31] T. Kagawa, Y. Kawamura, and O. Mikami, "Dependence of the GaAs/AlGaAs superlattice ionization rate on Al content", Appl. Phys. Lett., Vol.54, No.1, pp.33-35 (1989)
- [32] T. Kagawa, Y. Kawamura, H. Asai, M. Naganuma, and O. Mikami, "Impact ionization rates in an InGaAs/InAlAs superlattice", Appl. Phys. Lett., Vol.55, No.10, pp.993-995 (1989)
- [33] T. Kagawa, Y. Kawamura, H. Asai, and M. Naganuma, "InGaAs/InAlAs superlattice avalanche photodiodes with a separated photoabsorption layer", Appl. Phys. Lett., Vol.57, No.18, pp.1895-1897 (1990)
- [34] T. Kagawa, H. Asai, and Y. Kawamura, "An InGaAs/InAlAs superlattice avalanche photodiode with a gain bandwidth product of 90 GHz", IEEE Photonics Technol. Lett., Vol.3, No.9, pp.815-817 (1991)
- [35] T. Kagawa, Y. Kawamura, and H. Iwamura, "InGaAsP-InAlAs superlattice avalanche photodiode", IEEE J. Quantum Electron., Vol.28, No.6, pp.1419-1423 (1992)
- [36] T. Kagawa, Y. Kawamura, and H. Iwamura, "Wide-bandwidth low-noise InGaAsP-InAlAs superlattice avalanche photodiode with a flip-chip structure for wavelength of 1.3 and 1.55  $\mu\text{m}$ ", IEEE J. Quantum Electron., Vol.29, No.5, pp.1387-1392 (1993)
- [37] T. Kagawa, Y. Kawamura, and H. Iwamura, "Saturation of multiplication factor in InGaAsP/InAlAs

- superlattice avalanche photodiodes", *Appl. Phys. Lett.*, Vol.62, No.10, pp.1122-1124 (1993)
- [38] T. Kagawa, and H. Iwamura, "Effect of the ionization rate ratio on nonlinear distortion in avalanche photodiodes", *IEEE Photonics Technol. Lett.*, Vol.8, No.3, pp.417-419 (1996)
- [39] K. Makita, I. Watanabe, M. Tsuji, and K. Taguchi, "Marked enhancement of electron impact ionization in InAlAs/InGaAs superlattice avalanche photodiode", 16<sup>th</sup> Intentional symposium on GaAs and related compounds, LB-3 (1989)
- [40] I. Watanabe, T. Torikai, T. and K. Taguchi, "Monte Carlo simulation of impact ionization rates in InAlAs-InGaAs square and graded superlattice", *IEEE J. of Quantum Electron.*, Vol.31, No.10, pp.1826-1834 (1995)
- [41] I. Watanabe, K. Makita, M. Tsuji, T. Torikai, and K. Taguchi, "Extremely low dark current InAlAs/InAlGaAs quaternary well superlattice APD", *Proceedings of international conference on Indium Phosphide and related materials*, WE2, pp.246-249 (1992)
- [42] I. Watanabe, S. Sugou, H. Ishikawa, T. Anan, K. Makita, M. Tsuji and T. Taguchi, "High-speed, and low-dark-current flip-chip InAlAs/InAlGaAs quaternary well superlattice APD's with 120 GHz gain-bandwidth", *IEEE Photonics Technol. Lett.*, Vol.5, No.6, pp.675-677 (1993)
- [43] I. Watanabe, M. Tsuji, K. Makita, and T. Taguchi, "Gain-bandwidth product analysis of InAlGaAs-InAlAs superlattice avalanche photodiodes", *IEEE Photonics Technol. Lett.*, Vol.8, No.2, pp.269-271 (1996)
- [44] I. Watanabe, M. Tsuji, M. Hayashi, K. Makita, and T. Taguchi, "Reliability of mesa-structure InAlGaAs-InAlAs superlattice avalanche photodiodes", *IEEE Photonics Technol. Lett.*, Vol.8, No.6, pp.824-826 (1996)
- [45] I. Watanabe, M. Tsuji, M. Hayashi, K. Makita, and K. Taguchi, "Design and performance of InAlGaAs/InAlAs superlattice avalanche photodiodes", *IEEE J. Lightwave Technol.*, Vol.15, No.6, pp.1012-1019 (1997)
- [46] I. Watanabe, M. Tsuji, K. Makita, and T. Taguchi, "A new planar-structure InAlGaAs-InAlAs superlattice avalanche photodiode with a Ti-implanted guard-ring", *IEEE Photonics Technol. Lett.* Vol.8, No.6, pp.827-829 (1996)
- [47] I. Watanabe, T. Nakata, M. Tsuji, K. Makita, and T. Taguchi, "High-reliability, and low-dark-current 10Gb/s planar superlattice avalanche photodiodes ", *IEEE Photonics Technol. Lett.* Vol.9, No.12, pp.1619-1621 (1997)
- [48] I. Watanabe, T. Nakata, M. Tsuji, K. Makita, T. Torikai, T. and K. Taguchi, "High-speed, high-reliability planar-structure superlattice avalanche photodiodes for 10Gb/s optical receivers", *IEEE J. Lightwave Technol.*, Vol.18, No.2, pp.2200- 2207 (2000)
- [49] M. Tsuji, K. Makita, I. Watanabe, and K. Taguchi, "InAlGaAs impact ionization rates in bulk, superlattice, and sawtooth band structures", *Appl. Phys. Lett.*, Vol.65, No.25, pp.3248-3250 (1994)
- [50] M. Tsuji, I. Watanabe, K. Makita, and K. Taguchi, " InAlGaAs staircase avalanche photodiodes", *Japanese Journal of Applied Physics*, Vol.33, No.1A, pp.L32-L34 (1994)
- [51] M. Tsuji, K. Makita, I. Watanabe and K. Taguchi, "Band offset dependence on impact ionization rates in InAlGaAs staircase avalanche photodiodes", *Japanese Journal of Applied Physics*, Vol.34, No.8B, pp. L1048-L1050 (1995)
- [52] H. Nakamura, S. Hanatani, S. Tanaka, C. Notsu, H. Nakano, and K. Ishida, "An InAlAs/InGaAs superlattice avalanche photodiode with thin well width for 10Gb/s optical transmission systems", TuC5-4, pp.261-264, ECOC (1991)
- [53] H. Nakamura, S. Hanatani, S. Tanaka, C. Notsu, Y. Matsuoka, and K. Ishida, "An InAlAs/InGaAs superlattice avalanche photodiode with a gain-bandwidth product of 110 GHz", WeB11.3, pp.593-596, ECOC (1992)
- [54] S. Hanatani, H. Nakamura, S. Tanaka, C. Notsu, H. Sano, and K. Ishida, "Superlattice avalanche photodiode with a gain-bandwidth product larger than 100 GHz for very-high-speed systems", ThG3, OFC (1993)

- [55] J. C. Dries, K. J. Thomson, and S. R. Forrest, "In<sub>0.53</sub>Ga<sub>0.47</sub>As/In<sub>0.52</sub>Al<sub>0.48</sub>As separate absorption, charge, and multiplication layer long wavelength avalanche photodiode", *Electron. Lett.*, Vol. 35, No. 4, pp. 334-335 (1999)
- [56] S. Tanaka, S. Fujisaki, Y. Matsuoka, T. Tsuchiya, S. Tsuji, K. Ito, T. Toyonaka, H. Matsuda, and A. Miura, "Highly sensitive and highly reliable APD for 10Gb/s optical communication systems", *ECOC 10.5.3*, (2002)
- [57] S. Tanaka, S. Fujisaki, Y. Matsuoka, T. Tsuchiya, and S. Tsuji, "10Gb/s avalanche photodiodes applicable to non-hermetic receiver modules", *MF55* pp.67-68, OFC, (2003)
- [58] B. F. Levine, R. N. Sacks, J. Ko, M. Jazwiecki, J.A. Valdmanis, D. Gunther, and J. H. Meier, "A new planar InGaAs-InAlAs avalanche photodiode", *IEEE Photonics Technol. Lett.*, Vol. 18, No. 18, pp. 1898-1900 (2006)
- [59] E. Yagyu, E. Ishimura, M. Nakaji, T. Aoyagi, and Y. Tokuda, "Highly productive and reliable 10Gb/s AlInAs avalanche photodiodes", *ECOC*, Vol. 3, pp. 489-490 (2005)
- [60] E. Ishimura, E. Yagyu, M. Nakaji, S. Ihara, K. Yoshiara, T. Aoyagi, Y. Tokuda, and T. Ishikawa, "Degradation mode analysis on highly reliable guardring-free planar InAlAs avalanche photodiodes", *IEEE J. Lightwave Technol.*, Vol. 25, No. 12, pp. 3686-3693 (2007)
- [61] A. Rouvie, D. Carpentier, N. Lagay, J. Decobert, F. Pommereau, and M. Achouche, "High gain x bandwidth product over 140 GHz planar junction AlInAs avalanche photodiodes", *IEEE Photonics Technol. Lett.*, Vol. 20, No. 6, pp. 455-457 (2008)
- [62] M. Lahrichi, G. Glastre, E. Derouin, D. Carpentier, N. Lagay, J. Decobert, F. Pommereau, and M. Achouche, "240-GHz Gain-bandwidth product back-side illuminated AlInAs avalanche photodiodes", *IEEE Photonics Technol. Lett.*, Vol. 22, No. 18, pp. 1373-1375 (2010)
- [63] C. Lenox, H. Nie, P. Yuan, G. Kinsey, A. L. Holmes, Jr., B. G. Streetman, and J. C. Campbell, "Resonant-cavity InGaAs-InAlAs avalanche photodiodes with gain-bandwidth product of 290 GHz", *IEEE Photonics Technol. Lett.*, Vol. 11, No. 9, pp. 1162-1164 (1999)
- [64] T. Nakata, I. Watanabe, K. Makita and T. Torikai, "InAlAs avalanche photodiodes with very thin multiplication layer of 0.1  $\mu\text{m}$  for high-speed and low-voltage-operation optical receiver", *Electron. Lett.*, Vol. 6, No. 21, pp. 1807-1809 (2000)
- [65] N. Li, R. Shidu, X. Li, F. Ma, X. Zheng, S. Wang G. Karve, S. Demiguel, A. L. Holmes, Jr., and J. C. Campbell, "InGaAs/InAlAs avalanche photodiode with undepleted absorber", *Appl. Phys. Lett.*, Vol. 82, No. 13, pp. 2175-2177 (2003)
- [66] N. Duan, S. Wang, F. Ma, N. Li, J. C. Campbell, C. Wang, and L. A. Coldren, "High-speed and low-noise SACM avalanche photodiodes with an impact-ionization-engineered multiplication region", *IEEE Photonics Technol. Lett.*, Vol. 17, No. 8, pp. 1719-1721 (2005)
- [67] M. Nada, Y. Muramoto, H. Yokoyama, T. Ishibashi, and S. Kodama, "InAlAs APD with high multiplied responsivity-bandwidth product (MR-bandwidth product) of 168 A/W  $\cdot$  GHz for 25 Gbit/s high-speed operations", *Electron. Lett.*, Vol. 48, No. 7, pp. 397 (2012)
- [68] G. S. Kinsery, C. C. Hanang, A. L. Holmes, Jr., B. G. Streetman, J. C. Campbell, and A. G. Dentai, "Waveguide In<sub>0.53</sub>Ga<sub>0.47</sub>As-In<sub>0.52</sub>Al<sub>0.48</sub>As avalanche photodiode", *IEEE Photonics Technol. Lett.*, Vol. 12, No. 4, pp. 416-417 (2000)
- [69] G. S. Kinsery, J. C. Campbell, and A. G. Dentai, "Waveguide avalanche photodiode operating at 1.55  $\mu\text{m}$  with a gain-bandwidth product of 320 GHz", *IEEE Photonics Technol. Lett.*, Vol. 13, No. 8, pp. 842-844 (2001)
- [70] T. Nakata, T. Takeuchi, K. Makita, Y. Amamiya, T. Kato, Y. Suzuki, and T. Torikai, "High-sensitivity 40-Gb/s receiver with a wideband InAlAs waveguide avalanche photodiode", 10.5.1, *ECOC* (2002)

- [71] J. Wei, F. Xia, and S. R. Forest, "A high-responsivity high-bandwidth asymmetric twin-waveguide coupled InGaAs-InP-InAlAs avalanche photodiode", IEEE Photonics Technol. Lett., Vol.14, No.11, pp.1590-1592 (2002)
- [72] K. Shiba, T. Nakata, T. Takeuchi, K. Kasahara, and K. Makita, "Theoretical and experimental study on waveguide avalanche photodiodes with an undepleted absorption layer for 25-Gb/s operation", IEEE J. Lightwave Technol., Vol.29, No.2, pp153-161 (2011)
- [73] M. Lahrichi, G. Glastre, J-F. Paret, D. Carpentier, D. Lanteri, N. Lagay, J. Decobert, and M. Achouche, "Waveguide AlInAs/GaInAs APD for 40Gb/s optical receivers", 23<sup>rd</sup> International Conf. on Indium Phosphide and Related Materials (2011)

OFC : Optical Fiber Communication Conference

ECOC : European Conference on Optical Communication

# 第3章 光通信用アバランシェフォトダイオードの設計論と本研究の意義

## 3-1 緒言

本章では、光通信用アバランシェフォトダイオード (APD) の設計論について述べる。ここでは、APD 素子の動作原理について述べた後、光吸収・増倍層分離構造 APD 素子の設計を従来の InP 増倍層型素子について行い、特に 10 Gbps 用としての設計課題を明らかにする。その結果をもとに、本研究 (超格子増倍層型 APD) の意義・必要性についてまとめる。

## 3-2 APD 素子の動作原理

本節では、光通信用 APD の設計の前提となる素子の動作原理について概括する。APD は、半導体 pn 接合に逆バイアスを印加したときに生じる強電界のもとで起きる衝突イオン化によるキャリアの増倍現象を、光生成キャリアの増幅に利用するダイオード素子である [1]。衝突イオン化現象とは、キャリアが強電界によって加速・散乱を繰り返しながら高いエネルギーを獲得・半導体結晶格子に衝突した際、そのエネルギーによって新たな一組の電子・正孔対を伝導帯・価電子帯に生成する現象である。図 3-1 に電子が初期 (親) キャリアになる場合の衝突イオン化の模式図を示す。衝突イオン化においては、親となる電子、及び、子となる電子・正孔対の間で、エネルギー保存則と運動量保存則が成立する。このような衝突イオン化現象のイオン化のし易さの程度を表す物理定数が衝突イオン化率であり、電子が初期 (親) キャリアとなってイオン化する場合を電子イオン化率、また

正孔の場合を正孔イオン化率と呼び、各々、 $\alpha$ 、 $\beta$  で表す。電界強度  $F$  に対する依存性は、Baraff の式 [2] を用いて、式 (3.1)、式 (3.2) で表される場合が多い。

$$\alpha(F) = A1 \cdot \exp\left(-\frac{A2}{F}\right) \quad (3.1)$$

$$\beta(F) = B1 \cdot \exp\left(-\frac{B2}{F}\right) \quad (3.2)$$

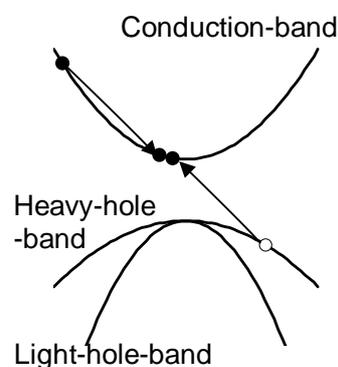


図 3-1 衝突イオン化現象の説明図

APD の層構造としては、増倍層・光吸収層・両者の間の電界を調整する層等の多層構造（図 3-2、表 3-1 参照）で構成されるが、このような APD 層構造中では、 $\alpha$ 、 $\beta$  を用いると、式 (3.3)、式 (3.4) の電流連続式が成立する。

$$\frac{1}{v_n} \frac{\partial J_n}{\partial t} = qG + \alpha J_n + \beta J_p + \frac{dJ_n}{dx} \quad (3.3)$$

$$\frac{1}{v_p} \frac{\partial J_p}{\partial t} = qG + \alpha J_n + \beta J_p - \frac{dJ_p}{dx} \quad (3.4)$$

ここで、 $v_n$ 、 $v_p$  は電子、正孔のドリフト速度、 $J_n$ 、 $J_p$  は電子、正孔の電流密度、 $G$  は光キャリア生成率（光吸収層以外では  $G=0$ ）、 $q$  はキャリア 1 個の電荷である。なお、電界強度  $F$  は、式 (3.5) の Poisson 方程式によって決定される。

$$\varepsilon \frac{dF}{dx} = q \cdot N \quad (3.5)$$

ここで、 $\varepsilon$  は誘電率、 $N$  は半導体各層の不純物濃度である。これらの式から、以下の解析が可能となる。

- 1) 小信号周波数応答解析:  $J_n$ 、 $J_p$  を  $\exp(j\omega t)$  に比例する式で表すことにより、式 (3.3)、式 (3.4) から次式が与えられる [3]。

$$\frac{dJ_n}{dx} = -\left(\alpha - j\frac{\omega}{v_n}\right)J_n - \beta J_p + qG \quad (3.6)$$

$$\frac{dJ_p}{dx} = \alpha J_n + \left(\beta - j\frac{\omega}{v_p}\right)J_p + qG \quad (3.7)$$

- 2) 増倍率  $M$  は、定常状態 ( $\omega=0$ ) から導出され、式 (3.8) または、式 (3.9) で与えられる [1]。

$$\text{電子注入} \quad M_n = \frac{q \int_0^W G \cdot \exp\left[-\int_x^W (\alpha - \beta) dx'\right] dx}{J_0 \left\{1 - \int_0^W \alpha \exp\left[-\int_x^W (\alpha - \beta) dx'\right] dx\right\}} \quad (3.8)$$

$$\text{正孔注入} \quad M_p = \frac{q \int_0^W G \cdot \exp\left[-\int_0^W (\beta - \alpha) dx'\right] dx}{J_0 \left\{1 - \int_0^W \beta \exp\left[-\int_x^W (\beta - \alpha) dx'\right] dx\right\}} \quad (3.9)$$

$$\text{ただし、} \quad J_0 = q \int_0^W G dx$$

ここで、 $W$  は全空乏層厚である。上記の式は、光吸収層中でアバランシェ増倍が発生しない場合は、分子が  $J_0$  となるため、式 (3.10)、式 (3.11) となる。

$$\text{電子注入} \quad M_n = \frac{1}{1 - \int_0^W \alpha \exp[-\int_x^W (\alpha - \beta) dx'] dx} \quad (3.10)$$

$$\text{電子注入} \quad M_p = \frac{1}{1 - \int_0^W \beta \exp[-\int_0^x (\beta - \alpha) dx'] dx} \quad (3.11)$$

3) 過剰雑音  $F_{excess}$  は McIntyre の理論[4]から、式 (3.13)、式 (3.14) を用いて、式 (3.12) で与えられる。

$$F_{excess} = \frac{\varphi}{2qJ_0M(w)^2} \quad (3.12)$$

$$\varphi = 2q \left\{ 2q \int_0^W GM(x)^2 dx + \left[ q \int_0^W GM(x) dx \right] \left[ 2 \int_0^W \alpha M(x)^2 dx - M(w)^2 \right] \right\} \quad (3.13)$$

$$M(x) = \frac{\exp[-\int_x^W (\alpha - \beta) dx']}{1 - \int_0^W \alpha \exp[-\int_x^W (\alpha - \beta) dx''] dx'} \quad (3.14)$$

上記の式は、増倍層のみでアバランシェ増倍が発生し、かつ増倍層の電界強度が一定とする仮定の下では、イオン化率比  $k=\beta/\alpha$  とした時、簡便な式 (3.15) または式 (3.16) となる。

$$\text{電子注入 :} \quad F_{excess} = M \left[ 1 - (1 - k) \frac{(M - 1)^2}{M^2} \right] \quad (3.15)$$

$$\text{正孔注入 :} \quad F_{excess} = M \left[ 1 - \left( 1 - \frac{1}{k} \right) \frac{(M - 1)^2}{M^2} \right] \quad (3.16)$$

以上の式を用いて、次節で実際の APD 素子の設計解析を行う。なお、APD 多層構造においては、キャリア濃度が比較的高い層では、同じ層中でも電界強度の変化の影響が無視しえなくなり (イオン化率  $\alpha$ 、 $\beta$  がこれにあたる)、実際の計算においては、一つの層を多層に分割して計算する必要がある。

### 3-3 光吸収・増倍層分離構造 InP-APD 素子の設計

本節では、従来の InP 増倍層型の光吸収・増倍層分離構造 APD の設計検討を行い、10 Gbps 用途における課題を明らかにする。

### 3-3-1 設計概論

InP/InGaAsP 系受光素子では、光通信の波長帯である 1.3~1.55  $\mu\text{m}$  に受光感度を有し、かつ InP に格子整合する最もバンドギャップの狭い  $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$  を光吸収層とする。この InGaAs はバンドギャップ  $E_g$  が 0.73 eV と狭いため、電界印加時のトンネル暗電流(式 (3.17) [5])が大きくなり、衝突イオン化によるアバランシェ増倍が顕著に生じるような電界強度に到達するまえにトンネル降伏が発生してしまう。

$$\frac{dJ}{dx} = \frac{q^3 m^{*2} F^2(x)}{2\sqrt{2}\pi^3 \hbar^2 E_g^{\frac{1}{2}}} \exp\left(-\frac{\pi m^{*2} E_g^{\frac{3}{2}}}{2\sqrt{2}q\hbar F(x)}\right) \quad (3.17)$$

したがって、増倍層は、トンネル暗電流発生が少ないワイドギャップ材料である InP ( $E_g=1.35$  eV) で構成することになる。これが、長波帯では光吸収・増倍層分離構造 (Separate-Absorption and Multiplication : SAM 構造) が必須となる理由である。InP 増倍層中で衝突イオン化が発生する電界強度は、その不純物濃度や層厚にもよるが、数 100 kV/cm 以上なので、トンネル暗電流制限の上限が 200 kV/cm 程度の InGaAs 光吸収層を、この InP 増倍層に隣接して配置することはできず、両者の中間に電界強度を調整する電界緩和層 (InP) が不可欠となる。以上の理由により、InP 増倍層/InP 電界緩和層/InGaAs 光吸収層という基本的層構造 (SAM 構造) の構成が必要となる。この時、pn 接合位置に対する増倍層/光吸収層の位置関係は、増倍層として用いる半導体のイオン化率が電子  $\alpha$  と正孔  $\beta$  のどちらが大きくなるかによって決定される。これは、増倍層にはイオン率の大きな方のキャリアを注入した方が、低雑音 [4]、かつ、高利得・帯域幅積 (GB 積) 動作が可能 [3] であるからである。InP 増倍層では  $\beta$  が  $\alpha$  より大きく、正孔注入型にする必要があり、最も電界強度が大きくなる pn 接合 (InP) に対して、(p-InP/n-InP 増倍層) /n-InP 電界緩和層/n-InGaAs の順に配置することになる。ここで、InP 系 APD で考慮すべきもう一つの重要な点がある。InP 系では InGaAs と InP の価電子帯不連続量  $\Delta E_v$  は 0.38 eV と大きく、電界加速のみでは、正孔が InGaAs 光吸収層/InP 電界緩和層のヘテロ界面にトラップされて Gbps 級の周波数応答が不可能となる点である。これを回避するには、InP/InGaAs の間に中間組成の InGaAsP 層を挿入して  $\Delta E_v$  を緩和する必要がある。以上をまとめた層構成をバンド図で示したものが図 3-2 である。次に、各層の層厚・不純物濃度についての概略設計値を表 3-1 にまとめる。InGaAs 光吸収層は量子効率を大きくとる為にその厚さを比較的厚く (1  $\mu\text{m}$  以上) する必要があり、全層に渡って空乏層が十分伸びるため

には、低不純物濃度 ( $5 \times 10^{15} \text{ cm}^{-3}$  以下) が必要となる。InGaAsP 中間組成層は、キャリアの走行時間に大きな影響を与えないように比較的薄い層厚 ( $\sim 0.2 \text{ } \mu\text{m}$  以下) とする必要があり、その不純物濃度は隣接する電界緩和層による電界緩和量を考慮して設定する必要がある。一方、電界緩和層も、キャリアの走行時間に大きな影響を与えないように比較的薄い層厚 ( $\sim 0.2 \text{ } \mu\text{m}$  以下) である必要があり、薄い層厚で大きな電界強度変化 ( $400 \sim 500 \text{ kV/cm}$ ) をもたらす為、その不純物濃度は比較的高い濃度 ( $2 \times 10^{16} \sim 10^{17} \text{ cm}^{-3}$  台) に設定する。InP 増倍層については、その層厚は、アバランシェ増倍立ち上り時間に影響し、薄いほど高速応答が可能となる。Gbps 級の応答には厚さは  $1 \text{ } \mu\text{m}$  以下に設定される。一方、増倍層の不純物濃度については二つの設計選択肢がある。その一つは、高速応答を実現するために増倍層厚を等価的に薄くする手法として、強電界となる領域が増倍層内でもさらに限定されるように比較的高い濃度 ( $1 \sim 4 \times 10^{16} \text{ cm}^{-3}$  台) とする方法 (Hi-Lo 構造) である。このように高い濃度とする場合は、増倍層と電界緩和層を同一濃度で一体とした場合が多い。他の一つの方法は、高速応答の実現のために増倍層を薄くする点は同じであるが、その濃度は可能な限り低濃度にして ( $1 \times 10^{16} \text{ cm}^{-3}$  以下)、強電界領域の限定には、前述の電界緩和層 (高い不純物濃度) を用いる手法 (Lo-Hi-Lo 構造) である。前者は、2.5 Gbps 以下用の素子に多く用いられる設計 [6]–[8] であるが、2.5–10 Gbps 級の応答を可能にするには、次節で述べるように増倍層厚さと電界緩和量を精密に制御する必要がある為、電界緩和量制御を増倍層厚制御と独立して行うことができる後者の設計が多く採用される [9]–[12]。

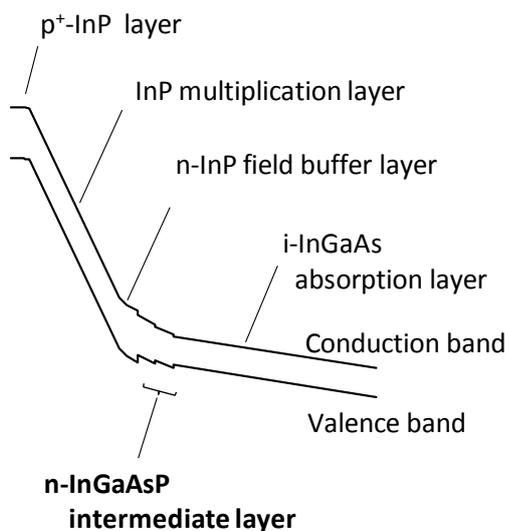


図 3-2 InP-SAM-APD のバンド図

表 3-1 InP 系 SAM-APD の層厚・不純物濃度の概略設計値

	材料	層厚	不純物濃度
	$p^+ \text{-InP}$	-	( $\sim 1 \times 10^{18} \text{ cm}^{-3}$ )
増倍層	$n \text{-InP}$	$< 1 \text{ } \mu\text{m}$	$1 \sim 4 \times 10^{16} \text{ cm}^{-3}$ (case 1) $< 1 \times 10^{16} \text{ cm}^{-3}$ (case 2)
電界緩和層	$n \text{-InP}$	$< 0.2 \text{ } \mu\text{m}$	$1 \times 10^{16} \sim 10^{17} \text{ cm}^{-3}$ 台
中間組成層	$n \text{-InGaAsP}$	$< 0.2 \text{ } \mu\text{m}$	(↑)
光吸収層	$i \text{-InGaAs}$	$1 \sim 3 \text{ } \mu\text{m}$	$< 5 \times 10^{15} \text{ cm}^{-3}$
基板	$n^+ \text{-InP}$	-	( $1 \sim 2 \times 10^{18} \text{ cm}^{-3}$ )

### 3-3-2 InP-APD の 10 Gbps 用詳細設計

本節では、前節で説明したInP増倍層を有するSAM型APDにおいてLo-Hi-Lo構造を採用し、10 Gbps用の詳細設計を行う。

#### 3-3-2-1 受光感度・高周波応答設計

10 Gbps応答を可能とする高周波応答設計においては、アバランシェ増倍による利得・帯域幅積 (Gain-Bandwidth Product: GB積) 制限が主となる走行時間制限と、 $CR$  時定数制限の両方を考える必要がある。ここで $CR$  時定数制限をまず考えると、素子容量 $C$ 、すなわちpn接合面積は、光結合の軸ずれ許容範囲内で、できる限り小さい方が望ましい。別の言い方をすると、pn接合面積が同じ場合、光入射部面積が出来る限り大きくとれる構造の方が有利である。この理由で、本節では裏面入射構造[9][12]を採用するものとする(図2-3参照)。10 Gbps用素子の周波数応答特性を検討する際の具体的検討項目としては、1) 光吸収層厚、2) 増倍層厚、3) 電界緩和量の3点の最適化がある。これらの検討を行うために、3-2節で述べた電流連続の式(3.6)、式(3.7)をSAM層構造のもとに、転送行列法[13]で数値解析し、検討を加えた。計算では、InP増倍層とInGaAs光吸収層の2層中でのアバランシェ増倍を考慮し、キャリアの飽和速度 $v_n/v_p$ は電界によらず一定とした。他の定数は表3-2の値を用いた。

表3-2 周波数応答の計算に用いた材料定数

	比誘電率	光吸収係数	イオン化率	飽和速度	不純物濃度
InP増倍層	12.4	-	$A_1=4.79 \times 10^6, A_2=3.10 \times 10^6$ $B_1=1.85 \times 10^6, B_2=2.29 \times 10^6$	電子: $V_n=7.0 \times 10^6$ cm/s 正孔: $V_p=5.0 \times 10^6$ cm/s	$4 \times 10^{15}$ cm <sup>-3</sup>
InGaAs光吸収層	13.2	$6800$ cm <sup>-1</sup> ( $\lambda=1.55$ $\mu$ m)	$A_1=1.43 \times 10^5, A_2=9.28 \times 10^5$ $B_1=1.27 \times 10^6, B_2=1.01 \times 10^6$	電子: $V_n=7.5 \times 10^6$ cm/s 正孔: $V_p=6.0 \times 10^6$ cm/s	$2 \times 10^{15}$ cm <sup>-3</sup>
その他	InP電界緩和層(0.1 $\mu$ m) / InGaAsP中間層(0.2 $\mu$ m: 飽和速度はInPと同じ)				
	素子抵抗10 $\Omega$ 、pn接合面積 $\phi$ 30 $\mu$ m、寄生容量40 fF 実装モデル(50 $\Omega$ ストリップラインにAPDと50 $\Omega$ 負荷抵抗を実装: 図5-47参照)				

#### 1) 光吸収層厚の検討

光吸収層厚の決定には、受光感度と高周波応答の二つの観点からの検討が必要である。量子効率 $\eta$ は光吸収層の吸収係数 $a$ 、層厚 $d$ 、裏面電極反射率 $R$ とした場合、式(3.18)で与えられる。

$$\eta = [1 + R \cdot \exp(-ad)][1 - \exp(-ad)] \quad (3.18)$$

図3-3に波長1.55 μm光に対する受光感度の光吸収層厚依存性の計算結果を示す。量子効 $\eta$ は、光吸収層が厚いほど大きくなるが、次に述べるように周波数応答特性とトレードオフの関係にある。量子効率64 %以上（受光感度0.8 A/W以上）を得るには、裏面電極反射率 $R$ が0.6の時、光吸収層厚が1 μm以上必要であることがわかる。

次に、-3 dB遮断周波数 $f_c$ の光吸収層厚依存性について検討する。計算を行ったLo-Hi-Lo構造素子内の電界強度分布の一例を図3-4に示す。これ以降の結果の説明に、増倍率 $M=10$ 条件とともに「リーチスルー」条件を用いるが、この状態とは、APD素子にバイアスを印加していく際、InP増倍層のpn接合部から、空乏層が徐々に電界緩和層、光吸収層へと伸び、ちょうど光吸収層の全域が空乏化した状態を言う。

このように光吸収層の全領域が空乏化して電界が印加された状態となって初めて高周波応答が可能になることから、電界緩和量 $E_{down}$ やヘテロ電界強度 $E_i$ は、高周波応答の増倍率 $M$ のダイナミックレンジ影響する重要な設計パラメータといえる。ここで、-3 dB遮断周波数 $f_c$ の増倍率 $M$ 依存性の計算結果として、 $E_i$ が110 kV/cm（図3-5, 7）の場合と、80 kV/cm（図3-6, 8）の場合を示す。InP系APDでは、InP電界緩和層/InGaAsP中間層/InGaAs光吸収層のヘテロ界面における価電子帯不連続 $\Delta E_v$ による正孔トラップの時定数 $\tau_p$ の値が重要なパラメータとなるが、この値が0 psecの場合と10 psec [14]の場合の比較を図3-5、図3-6に示す。

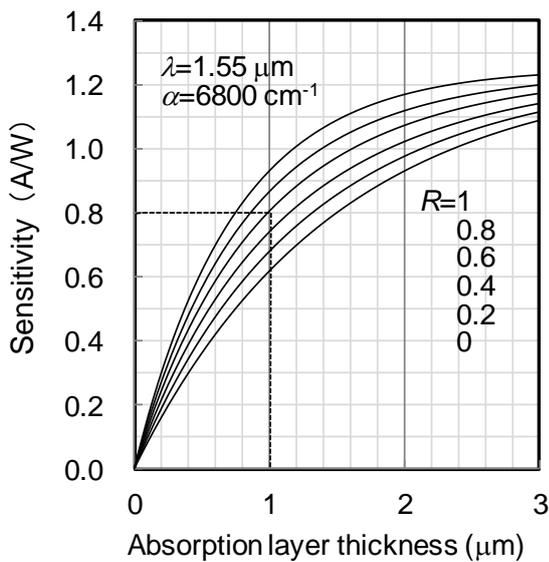


図3-3 量子効率の光吸収層厚依存性

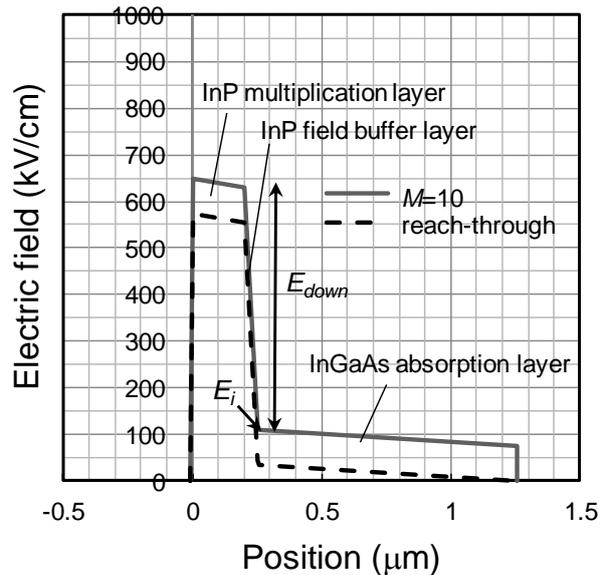


図3-4 APD素子内の電界強度分布

これらの結果から、リーチスルー条件から増倍率 $M=10$ 程度までの $f_c$ は、正孔トラップの時定数 $\tau_p$ に依存し、10 Gbps動作で良好なアイ開口を得るのに必要な遮断周波数 $f_c$ が8 GHz以上を設計マージンを持って実現するには、 $\tau_p$ を0 psecにすることが不可欠であると言える。さらに、光吸収層厚依存性を示す図3-7、図3-8から、光吸収層が薄いほど $f_c$ は大きくなること、 $f_c$ はヘテロ電界 $E_i$ にも依存することが判る ( $E_i$ 依存性については次々項で検討する)。図3-5、図3-7の結果を光吸収層厚依存性としてまとめ直したのが、

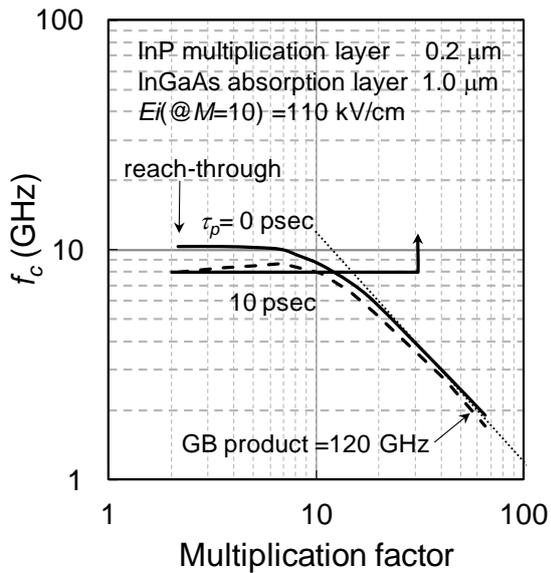


図3-5 -3 dB遮断周波数 $f_c$ の増倍率依存性 (パラメータ：正孔トラップ時間) ( $E_i=110$  kV/cm)

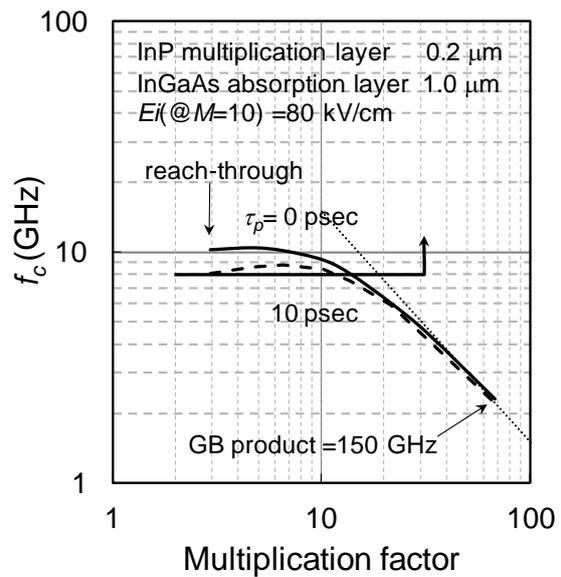


図3-6 -3 dB遮断周波数 $f_c$ の増倍率依存性 (パラメータ：正孔トラップ時間) ( $E_i=80$  kV/cm)

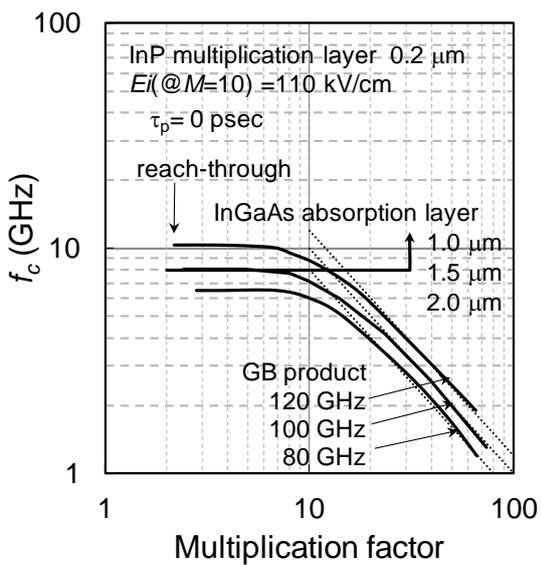


図3-7 -3 dB遮断周波数 $f_c$ の増倍率依存性 (パラメータ：光吸収層厚) ( $E_i=110$  kV/cm)

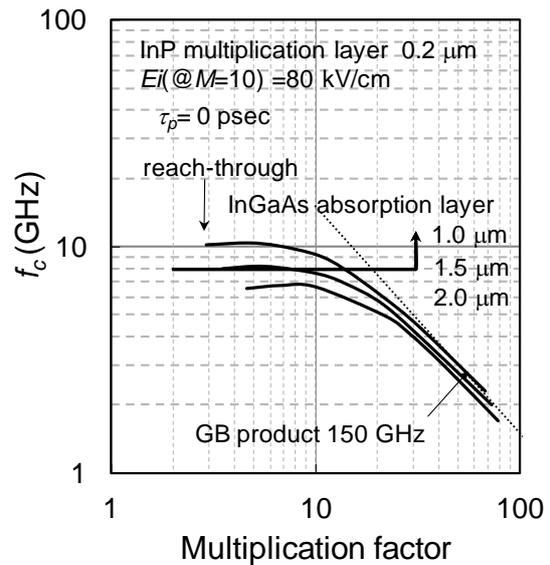


図3-8 -3 dB遮断周波数 $f_c$ の増倍率依存性 (パラメータ：光吸収層厚) ( $E_i=80$  kV/cm)

図3-9、図3-10である。両図ともヘテロ電界 $E_i$ が110 kV/cmの場合であるが、 $f_c$ が8 GHz以上を満たすには $\tau_p$ を0 psecにすることが不可欠であり、この条件のもと、増倍率 $M=10$ の時の $f_c$ が8 GHz以上となる光吸収層厚は1.2  $\mu\text{m}$ 以下が必要であることが図3-10から判った。

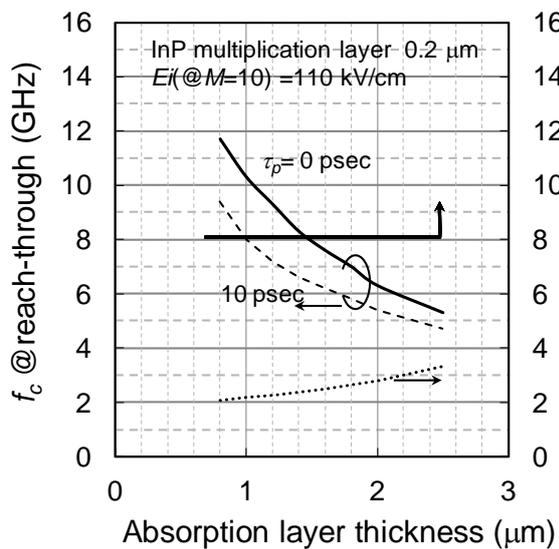


図3-9 -3 dB遮断周波数 $f_c$ の光吸収層厚依存性  
(パラメータ：正孔トラップ時間)  
(リーチスルー時： $E_i=110$  kV/cm)

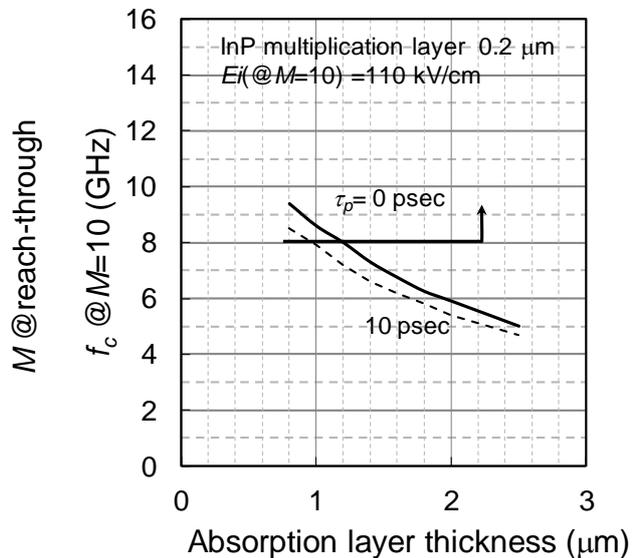


図3-10 -3 dB遮断周波数 $f_c$ の光吸収層厚依存性  
(パラメータ：正孔トラップ時間)  
( $M=10$ ： $E_i=110$  kV/cm)

## 2) 増倍層厚の検討

次に、-3 dB遮断周波数 $f_c$ の増倍層厚依存性を検討する。InGaAs光吸収層厚は $1.0\ \mu\text{m}$ 、ヘテロ電界強度 $E_i$ は増倍率 $M=10$ の時に $110\ \text{kV/cm}$ 一定、正孔トラップの時定数 $\tau_p$ が $0\ \text{psec}$ とした。図3-11の-3 dB遮断周波数 $f_c$ の増倍率依存性の結果から、増倍層厚が薄いほど利得帯域幅積(GB積)が大きくなり、 $f_c$ が大きくなることわかる。次に、リーチスルー時と増倍率 $M=10$ の時の $f_c$ の増倍層厚依存性の計算結果を図3-12、図3-13に示す。リーチスルー時の $f_c$ (図3-12)は、 $\tau_p$ の値に大きく依存し、 $\tau_p$ を $0\ \text{psec}$ にしなければ、 $8\ \text{GHz}$ 以上の $f_c$ を得ることができない。この $\tau_p=0\ \text{psec}$ のもとで、増倍率 $M=10$ の時の $f_c$ が $8\ \text{GHz}$ 以上となる増倍層厚は、 $0.25\ \mu\text{m}$ 以下が必要であることが判った。

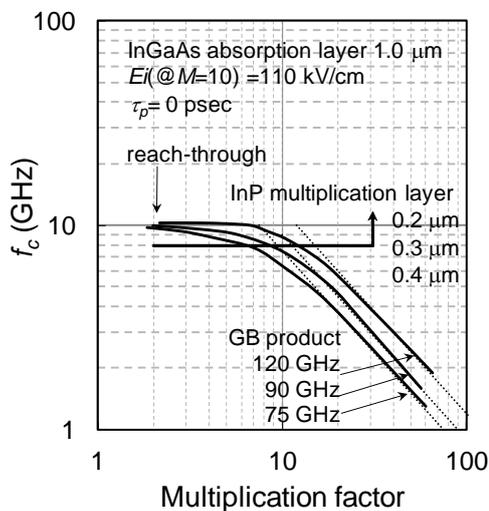


図3-11 -3 dB遮断周波数 $f_c$ の増倍率依存性 (パラメータ: 増倍層厚)

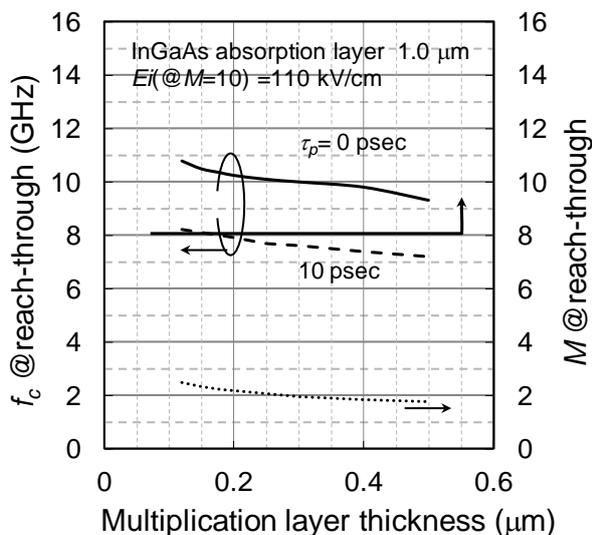


図3-12 -3 dB遮断周波数 $f_c$ の増倍層厚依存性 (パラメータ: 正孔トラップ時間) (リーチスルー時)

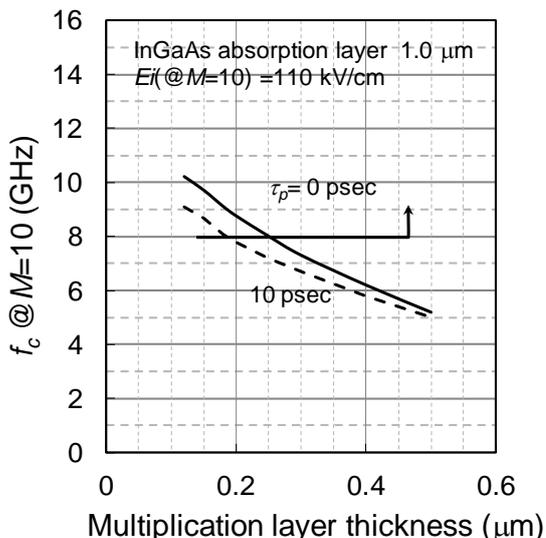


図3-13 -3 dB遮断周波数 $f_c$ の増倍層厚依存性 (パラメータ: 正孔トラップ時間) ( $M=10$ )

## 3) ヘテロ電界強度の検討

前述の-3 dB遮断周波数 $f_c$ の光吸収層厚依存性、増倍層厚依存性の計算では、ヘテロ電界強度 $E_i$ が増倍率 $M=10$ の時に $110\ \text{kV/cm}$ 一定の条件で行った。ここでは、 $f_c$ のヘテロ電界強度 $E_i$ 依存性を検討する。図3-14は $f_c$ のヘテロ電界 $E_i$ をパラメータとした時の増倍率依存性、図3-15は増倍率 $M=10$ の時の $f_c$ のヘテロ

電界依存性を示す。増倍層厚は $0.2\ \mu\text{m}$ 、光吸収層厚は $1.0\ \mu\text{m}$ とした。計算の結果、ヘテロ電界強度 $E_i$ が $120\ \text{kV/cm}$ 以上になると、GB積、 $f_c@M=10$ ともに大きく低下することが判る。これは、このような電界強度になるとInGaAs光吸収層でのアバランシェ増倍が発生し始め、実効的な増倍層厚が大きくなって、増倍生成キャリアの走行時間が急激に増大するためである。一方、図3-15において点線で示されるリーチスルー時の増倍率 $M$ は、ヘテロ電界 $E_i$ を小さく設定するほど大きくなり、 $E_i$ が $90\ \text{kV/cm}$ 以下になると2.5以上になることが示されている。 $E_i$ が小さい、すなわち、電界緩和量 $E_{down}$ が大きい設定では、空乏層が光吸収層に伸びきった瞬間には既に増倍層が高電界となっていて、ある程度の増倍率となってしまうからである。このリーチスルー時の増倍率は、高周波応答する最小の増倍率 $M_{min}$ を規定することになる。光入力が大きな場合（オーバーロード時）には、APDの増倍率を小さくして後段の前置増幅器（プリアンプ）への入力負荷を下げる必要があり、 $M_{min}$ 近傍でAPDを動作させることになるので、 $M_{min}$ が大きい素子（ $E_i$ が小さい素子）は、高光入力側のダイナミックレンジが小さいことを意味する。APDの実使用で要求される $M_{min}$ は室温で2.5以下であるので、 $E_i$ は $90\ \text{kV/cm}$ 以上である必要がある。以上により、増倍層厚 $0.2\ \mu\text{m}$ /光吸収層厚 $1.0\ \mu\text{m}$ の素子では、ヘテロ電界強度 $E_i$ を $90\sim 120\ \text{kV/cm}$ の狭い範囲内に制御する必要がある。

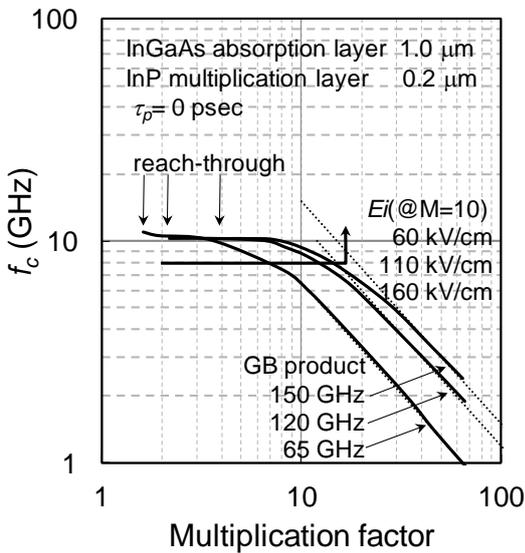


図3-14  $-3\ \text{dB}$ 遮断周波数 $f_c$ の増倍率依存性  
(パラメータ：ヘテロ電界強度)

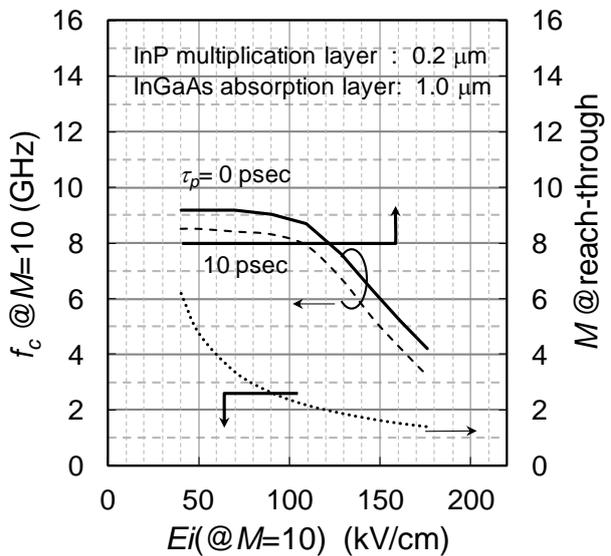


図3-15  $-3\ \text{dB}$ 遮断周波数 $f_c$ のヘテロ電界強度依存性  
( $M=10$ )  
(パラメータ：正孔トラップ時間)

#### 4) 製造の観点からの検討

ここでは、先に検討した-3 dB遮断周波数 $f_c$ の増倍層厚依存性やヘテロ電界 $E_i$ 依存性が、実際のプレーナ構造InP-APDの製造時にどのような制限をもたらすかの観点で考察する。実際のプレーナ構造素子の製造時には、まず、設計した層構造（n-InP基板上に全層n型のエピタキシャル層）を結晶成長により作製するが、成長により得られた個々のエピタキシャル・ウェハの電界緩和量 $E_{down}$ （電界緩和層の不純物濃度 x 層厚に比例）は、設計値に対して製造ばらつきを含んだ出来栄となる。このようなウェハに対して、APDのpn接合形成をZn、Cd等のp型不純物の熱拡散工程で行うのであるが、不純物をエピタキシャル層表面から拡散させた時に、p型化せずにn型として残ったInP層を増倍層として機能させる（図2-2、表3-1を参照）。したがって、従来のプレーナ構造APDにおいて増倍層厚制御とは、熱拡散のpn接合形成位置深さの制御と等価になる。以上の状況を考慮して、電界緩和量 $E_{down}$ をパラメータとして、 $f_c$ の増倍層厚依存性を計算した結果を図3-16に示す。なお、InGaAs光吸収層厚は1.0  $\mu\text{m}$ 、正孔トラップ時間 $\tau_p$ はゼロとした。計算では、 $E_{down}$ を470 kV/cmから570 kV/cmの範囲（ $520 \pm 50$  kV/cm）で変化させ、各々の $E_{down}$ で計算された曲線の右端はリーチスルー時の増倍率 $M_{min}$ が2.5以下の範囲を、曲線の左端は増倍率 $M$ が10の時のヘテロ電界 $E_i$ が180 kV/cm以下の範囲を示している。増倍層厚が薄くなると（p型不純物の拡散深さが深くなると）所望の増倍率を得るには、より高い電界強度が必要になるので、電界緩和量 $E_{down}$ もより大きな値で最適（ $f_c @ M=10$ が極大）となる。与えられた $E_{down}$ （電界緩和層濃度 x 厚さ）に対して増倍層が最適な厚さを超えて薄くなると、増倍電界強度が高くなりすぎた状態になるので、ヘテロ電界 $E_i$ が高くなりすぎてInGaAs光吸収層で増倍が始まり、GB積が低下する。極大値の左側（薄い側）で $f_c$ が低下する理由はこのことによる。一方、極大値の右側（厚い側）で $f_c$ が低下する理由は、GB積の増倍層厚依存による。以上の傾向を踏まえて、図3-16を数値として読みとると、電界緩和量 $E_{down}$ を470 kV/cmから570 kV/cmまで順次大きくすると、-3 dB遮断周波数 $f_c @ M=10$ が極大値となる増倍層厚が0.25  $\mu\text{m}$ から0.15  $\mu\text{m}$ まで薄くなる方向にシフトすることが判る。 $E_{down}$ が470kV/cmの設定では、増倍層をどのような値にしても $f_c @ M=10$ は設計マージンをもって8 GHz

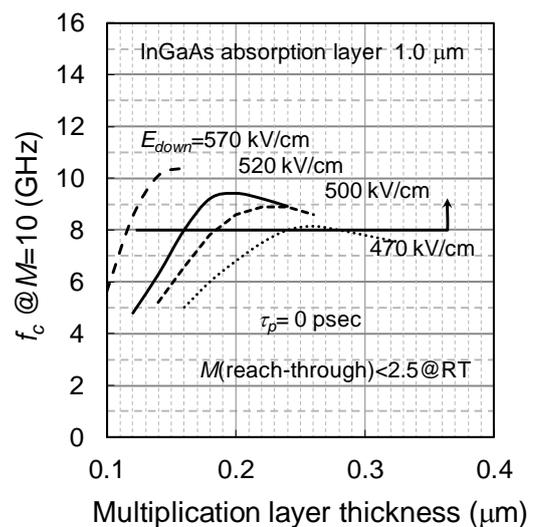


図3-16 -3 dB遮断周波数 $f_c$ の増倍層厚依存性  
(パラメータ：電界緩和量)

以上を達成することはできない。 $f_c @ M=10$ が8 GHz以上を満たすには、 $E_{down}$ が500 kV/cmでは増倍層厚0.18~0.26 (range±0.04  $\mu\text{m}$ )、 $E_{down}$ が520 kV/cmでは増倍層厚0.16~0.24  $\mu\text{m}$ (range±0.04  $\mu\text{m}$ )、 $E_{down}$ が570 kV/cmでは増倍層厚0.12~0.16  $\mu\text{m}$ (range±0.02  $\mu\text{m}$ )が必要となる。これは、p型不純物熱拡散の深さ制御精度が一般には±0.05  $\mu\text{m}$ であることを考慮すると、極めて狭い層厚範囲であると言える。さらに、その前提として、電界緩和量 (n濃度 x 層厚に比例) の設定範囲が535±35 kV/cm以内 (±10 %以内) の高い精度で制御することが必要となる。

### 3-3-2-2 過剰雑音設計

ここでは、10 Gbps用設計InP-APD素子の過剰雑音特性について検討する。図3-17に光吸収層厚1.0  $\mu\text{m}$ /ヘテロ電界強度 $E_i=110$  kV/cmのときの過剰雑音指数の増倍率依存性の計算結果を示す。増倍層厚が0.4  $\mu\text{m}$ から0.2  $\mu\text{m}$ に薄くなるにつれて、過剰雑音 $F_{excess}$ が0.8 dB (@ $M=10$ )増加しているが、これは増倍層が薄くなると高い増倍電界が必要になり、InP増倍層のイオン化率比が低下するからである。次に、図3-18に増倍層厚0.2  $\mu\text{m}$ /光吸収層厚1.0  $\mu\text{m}$ の素子の過剰雑音係数の計算結果を示す。ヘテロ電界強度 $E_i$ が110 kV/cmと180 kV/cmの場合について比較すると、両者の過剰雑音はほぼ等しく、増倍率 $M=10$ のとき9.0 dB、実効イオン化率比 $k_{eff}$ は1.3となった。-3 dB遮断周波数 $f_c$ の場合は、ヘテロ電界 $E_i$ が高い場合に顕著な劣化が見られたが、過剰雑音係数 $F_{excess}$ においては、大きなヘテロ電界 $E_i$ 依存性がないことが判った。

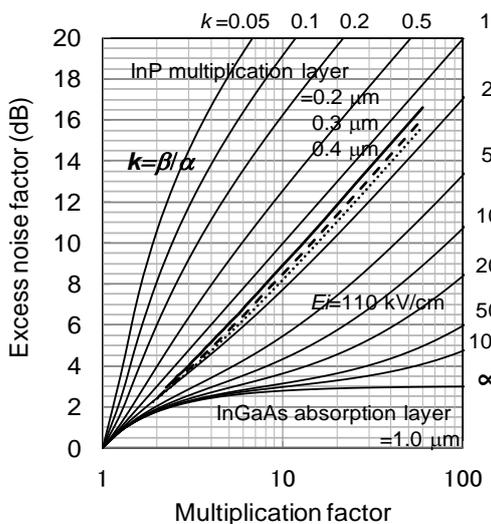


図3-17 過剰雑音指数の増倍率依存性 (パラメータ：増倍層厚)

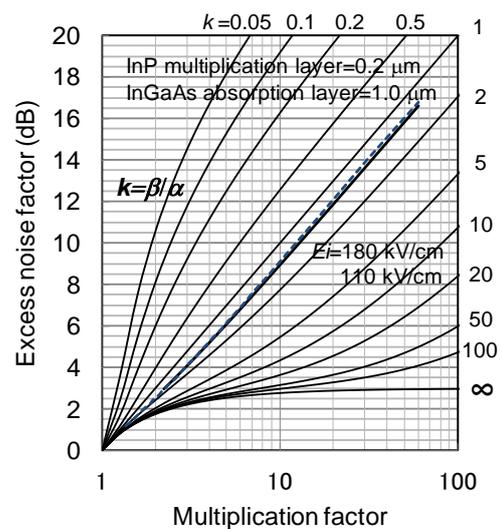


図3-18 過剰雑音指数の増倍率依存性 (パラメータ：ヘテロ電界強度)

### 3-3-2-3 受信感度特性見積り

ここでは、APDとプリアンプを組み合わせた光受信器の最小受信感度特性について検討する。受信感度の計算は、Smith and Personickの方法[15], [16]で、GaAs-FETプリアンプ・波形等価なしの場合について行った。FETフロントエンドの等価入力雑音電流は、式 (3.19) で与えられる。

$$\begin{aligned} \langle i^2 \rangle_a = & \frac{4kT}{R_L} I_2 B + 2qI_{gate} I_2 B + \frac{4kT\Gamma}{g_m} (2\pi C_t)^2 f_c I_f B^2 \\ & + \frac{4kT\Gamma}{g_m} \left[ \frac{I_2 B}{R_L^2} + (2\pi C_t)^2 I_3 B^3 \right] \end{aligned} \quad (3.19)$$

$B$ はビットレート、 $R_L$ は負荷抵抗または帰還抵抗、 $I_{gate}$ はFETのゲートリーク電流、 $f_c$ はFETの $1/f$ コーナー周波数、 $\Gamma$ はFETのチャネル雑音ファクタである。 $g_m$ と $f_t$ はFETの相互コンダクタンスと遮断周波数であり、式 (3.20) の関係にある。式 (3.19) (3.22) で使われるPersonick integralの値はNRZ信号の時、 $I_1=0.548$ 、 $I_2=0.562$ 、 $I_3=0.0868$ 、 $I_f=0.184$ である。また、 $C_t$ は全入力容量であり、式 (3.21) で与えられる。

$$g_m = 2\pi f_t (C_{gs} + C_{gd}) \quad (3.20)$$

$$C_t = C_d + C_s + C_{gs} + C_{gd} \quad (3.21)$$

$C_d$ は受光素子容量、 $C_s$ は寄生容量、 $C_{gs}$ はFETゲートソース容量、 $C_{gd}$ はFETゲートドレイン容量である。

APDレシーバの最小受信感度 $P_r$ は、式 (3.22) で与えられる。

$$P_r = \frac{1}{\eta} \left( \frac{h\nu}{q} \right) Q \left\{ QqBI_1 F(M) + \left[ \frac{\langle i^2 \rangle_a}{M^2} + 2qI_{dm} F_{excess}(M) BI_2 \right]^{1/2} \right\} \quad (3.22)$$

$F_{excess}(M)$ はAPDの過剰雑音指数で式 (3.15) または、式 (3.16) で与えられる。 $I_{dm}$ 、 $\eta$ はAPDの増倍暗電流、受光感度である。また、 $Q$ 値は7(BER=1x10<sup>-12</sup>) とした。ここではレシーバの波形等価なしの場合とし、APDの増倍率 $M$ は、最適増倍率 $M_{opt}$  式(3.23)、またはGB積 $f_{GB}$  で制限された値 $M_{max}$  式(3.24) とした。

$$M_{opt} = \frac{1}{k^{1/2}} \left( \frac{\langle i^2 \rangle_a^{1/2}}{qBI_1 Q} + k - 1 \right) \quad (3.23)$$

$$M_{max} = \frac{f_{GB}}{B} \quad (3.24)$$

これらの式で、最小受信感度の計算を行う際に用いた定数は、表3-3の値とした。

図3-19にInP-APDのGB積をパラメータとした最小受信感度のビットレート依存性の計算結果を示す。2.5 Gbpsにおいては受信感度のGB積制限による劣化は見られないが、10 Gbpsにおいては、GB積が無限大の時を基準にすると、劣化量は、GB積が40 GHz、60 GHz、80 GHz、120 GHzのとき、順に2.2 dB、1.0 dB、0.4 dB、0.0 dBとなった。次に、図3-20にAPDの増倍暗電流 $I_{dm}$ をパラメータとした最小受信感度のビットレート依存性の計算結果を示す。ビットレートが高く帯域が広がるほど、アンプの雑音が大きくなるので、これと相対的に、暗電流による最小受信感度の劣化量は小さくなる傾向があるものの、10 Gbpsにおいては無視できるほどではなく、増倍暗電流 $I_{dm}$ がゼロの時を基準にすると、劣化量は増倍暗電流 $I_{dm}$ が1000 nA、100 nA、10 nAのときに1.6 dB、0.3 dB、0.1 dBとなった。以上をまとめると、10 Gbpsで使用するInP増倍層型APDとしては、GB積80 GHz程度以上、増倍暗電流100 nA程度以下の高速かつ低暗電流素子を実現する必要がある。

表3-3 受信感度の計算に用いた定数

$R_L$	400	$\Omega$	$k = \alpha/\beta$	1.16	(InP)
$f_t$	60	GHz	$\eta^{1.55}$	0.72 (S=0.9 A/W)	(for APD)
$g_m$	18	ms		0.80 (S=1.0 A/W)	(for PIN)
$\Gamma$	1.1	-	$C_d$	150	fF
$I_{gate}$	100	nA	$C_s$	50	fF
$f_c$	50	MHz	$C_{gs} + C_{gd}$	48	fF

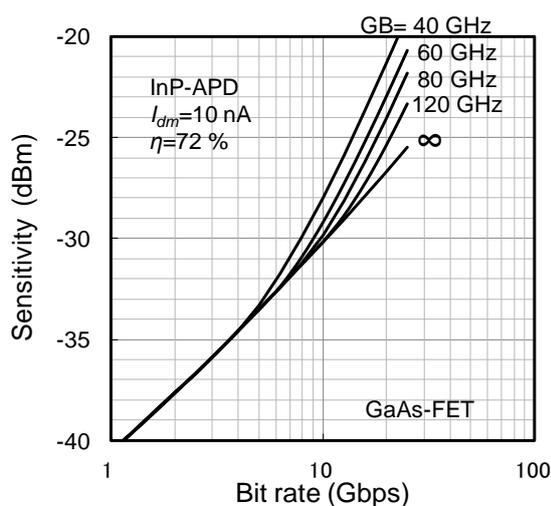


図3-19 最小受信感度のビットレート依存性  
(パラメータ：GB積)

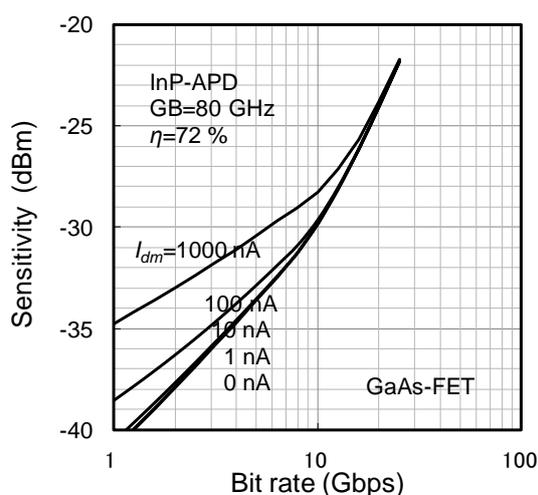


図3-20 最小受信感度のビットレート依存性  
(パラメータ：増倍暗電流)

### 3-4 InP-APDの設計課題と超格子増倍層型素子の必要性（本研究の意義）

本節では、前節で行ったInP増倍層型APDの設計検討結果をもとに10 Gbps用素子としての課題を整理し、本研究（超格子増倍層型APD）の必要性・意義について述べる。

まず、第一に、10 Gbps用APDとしてはGB積80 GHz以上が必要である事が示されたが、前節でのInP系APDの設計検討の結果、その製造許容範囲が極めて狭い点が明らかとなり、解決すべき根本的な課題と言える。ここで、EmmonsやMcIntyreの理論に立ち返ると、増倍層に用いる半導体材料の衝突イオン化率比をInPよりも大きくすることが、GB積拡大、低雑音化・最小受信感度改善に必要と言える。この為、本研究では、第2章で述べたInAlAs/InAlGaAs系超格子を増倍層として用いるAPDの開発・実用化を目的とした。この目的の実現には、増倍層に用いる新材料・超格子半導体の物性を明らかにして、素子設計を確立する必要がある。なかでも、APDの増倍特性設計において最も重要なパラメータである、超格子半導体中の衝突イオン化率の電界強度依存性については、本研究の開始時点で不明な多かった。そこで、本研究ではその解明に重点を置いた。具体的には、新材料であるInAlAsのバルクとして衝突イオン化率を初めて精度の高い値として実測し、この結果をもとにしたモンテカルロ解析を初めて行うことで、超格子半導体中の衝突イオン化率の構造依存性・電界強度依存性等を理論的に明らかにする。

第二に、高い遮断周波数 $f_c$ を実現するには、光吸収層と増倍層のヘテロ界面でのキャリア・トラップ時間を簡便な層構造で0 psecに近づけることが課題となる。従来のInP-APDにおいて、これを実現するには、InP/InGaAs間の大きな価電子帯不連続量 $\Delta E_v$ を緩和するための中間組成のInGaAsP層を3段以上の階段構成にして挿入すること[8]、もしくは、連続組成のgrading層[9][11]にして挿入することが不可欠である。しかしながら、このようなInGaAsP組成層全てを、InPに格子整合し、かつ、後述する電界緩和量制御に誤差・ばらつきを与えない程度の不純物濃度範囲に制御して再現性よく形成するには、非常に多くの実現工数が結晶成長工程に必要となる。このような複雑な中間層が必要となるのは、光吸収層として用いるInGaAs層と正孔注入が必要なInP増倍層( $\beta > \alpha$ )という材料的組合せによるものである。一般に、正孔の有効質量は大きく、かつ、価電子帯も波数 $k=0$ 近傍で、状態密度の大きいheavy-hole帯とlight-hole帯が縮退しているため、正孔は電界加速をしても高エネルギー状態になりにくい性質があり、それ故に、価電子帯不連続を多段階に緩和する必要があるのである。これに対して、電子は有効質量が小さく、かつ、伝導帯には波数 $k=0$ 付近の $\Gamma$ 谷以外に、比較的高いエネルギー状態の谷底エネ

ルギー値を有する X 谷や L 谷が存在するので、電子は電界加速を行うと高エネルギー状態になりやすい性質を有する。したがって、増倍層を電子注入型 ( $\alpha > \beta$ ) の新材料にすることで、比較的単純な層構成で、光吸収層/増倍層間のバンド不連続によるキャリア・トラップ時間  $\tau_n$  をゼロに近づけることができる可能性が高い。そこで本研究では、超格子増倍層を用いた電子注入型の SAM-APD の基本特性を明らかにすることを目的として、メサ構造素子の素子設計・試作評価を行う。これにより、超格子 APD の高周波応答特性、暗電流特性、過剰雑音特性等を明らかにする。

最後に挙げる第三の課題は、高 GB 積・広ダイナミックレンジを両立するヘテロ電界強度  $E_i$  の範囲が 90~120 kV/cm と狭く、p 型不純物の熱拡散工程で pn 接合を形成・増倍層厚を決定する従来のプレーナ構造 InP-APD では、その実現のための、増倍層厚制御、すなわち拡散深さ制御が、拡散の工程能力限界に近い状況となる課題がある。このヘテロ電界の最適範囲の制限は、InGaAs 層を光吸収層に用いる素子構造では、アバランシェ増倍領域を増倍層以外の光吸収層に広げない範囲で高速応答（オーバーロード時の低増倍率動作時を含む）を実現するために必要な共通の制約条件となる。このような状況を打破するには、増倍層厚制御を不純物の熱拡散以外の別の手法で行う事が考えられ、その手法として、結晶成長による pn 接合形成位置制御が考えられる。この方法を採用する場合、従来は、素子構造を、第 2 章の図 2-1(b) で示したようなメサ構造にすることが通常であるが、メサ構造ではメサ側壁の表面保護膜の経時的安定性が不十分で、表面リーク暗電流の増大により長期信頼性の確保が困難であることが、特に InGaAs を光吸収層に用いるメサ構造受光素子で一般的に知られている。したがって、本研究では、高周波応答特性の優位性を保持しながら、長期信頼性も確保できる新たな成長接合 (grown-junction) 型素子構造の提案と、その設計・試作評価を行う。

### 3-5 結言

本章では、光通信用アバランシェフォトダイオード (APD) の設計論・動作原理について述べた後、従来の SAM 構造 InP 増倍層型素子の 10 Gbps 用設計を詳細に行い、課題を明らかにした。その結果、正孔増倍を基本とする InP-APD においては、増倍層/光吸収層の層厚設計、ヘテロ界面のキャリア走行時間制限、素子内部電界強度設計の観点で、従来のプレーナ構造素子では、10 Gbps 動作に対して製造許容範囲が極めて狭いことが明らかとなった。このような限界を打破するためには、電子増倍型の半導体層

を増倍層とする新規の APD 素子構造が必要となることを認識し、その候補として超格子増倍層型 APD に着目し、その開発・実用化を本研究の目的とした。次章以降で、超格子 APD の基本的動作機構の解析（衝突イオン化率の超格子構造依存性のモンテカルロ解析等）、メサ構造素子での基本素子設計・基本特性検証、更には、高信頼化のための新規構造の提案とその素子設計・特性検証を、順次議論していく。

### 3 章の参考論文

- [1] S. M. Sze, "Physics of semiconductor devices", Wiley-Interscience (1969)
- [2] G. A. Baraff, "Distribution functions and ionization rates for hot electrons in semiconductors", Physical Review, Vol.128, No.6, pp.2507-2517 (1962)
- [3] R. B. Emmons, "Avalanche photodiode frequency response", J. Appl. Phys., Vol.38, No.9, pp.3705-3714 (1967)
- [4] R. J. McIntyre, "Multiplication noise in uniform avalanche diodes", IEEE Trans. Electron Dev., Vol.ED-13, No.1, pp.164-172 (1966)
- [5] J. E. Moll, "Physics of semiconductors", New York Academic, pp.250-259 (1964)
- [6] K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, and H. Ishihara, "Planar-structure InP/InGaAsP/InGaAs avalanche photodiodes with preferential lateral extended guard ring for 1.0-1.6 $\mu$ m wavelength optical communication Use", IEEE J. Lightwave Technol., Vol.6, No.11, pp.1643-1655 (1988)
- [7] H. Imai, and T. Kaneda, "High-speed distributed feedback lasers and InGaAs avalanche photodiodes", IEEE J. Lightwave Technol., Vol.6, No.11, pp1634-1642 (1988)
- [8] 鳥飼俊敬、渡邊功、石原久寛、田口剣申、"吸収・増倍分離型ヘテロ接合APDの厳密周波数応答解析"、280-F-8、応用物理学会学術講演会、1991年
- [9] Y. Kito, H. Kuwatsuka, T. Kumai, T. Uchida, O. Wada, and T. Mikawa, "High-speed flip-chip InP/InGaAs avalanche photodiodes with ultralow capacitance and large gain-bandwidth products", IEEE Photonics Technol. Lett., Vol.3, No.12, pp.1115-1116 (1991)
- [10] H. Kuwatsuka, Y. Kito, T. Uchida, and T. Mikawa, "High-speed InP/InGaAs avalanche photodiodes with a compositionally graded quaternary layer", IEEE Photonics Technol. Lett., Vol.3, No.12, pp.1113-1114 (1991)
- [11] 鯨塚治彦、鬼頭泰浩、三川孝、"InP/InGaAs APD の周波数特性の解析"、信学技法 OQE90-64、pp.33-38 (1990)
- [12] M. A. Itzler, C. S. Wang, S. McCoy, N. Codd, and N. Komba, "Planar bulk-InP avalanche photodiode design for 2.5 and 10 Gb/s applications", ECOC, MoB03 (1998)
- [13] 芝和宏、博士論文「任意多層構造受光素子に適用可能な転送行列設計手法とそれを用いた高速受光素子の開発・実用化に関する研究」(2011)
- [14] J. C. Campbell, W. S. Holden, G. J. Qua, and A. G. Dentai, "Frequency response of InP/InGaAsP/InGaAs avalanche photodiodes with separate absorption "grading" and multiplication regions", IEEE J. Quantum Electron. Vol.QE-21, No.11, pp.1743-1746 (1985)
- [15] R. G. Smith and S. D. Personick, "Receiver design for optical fiber communication systems", in Semiconductor Devices for Optical communication, New York: Springer-Verlag, ch.4 (1980)
- [16] B. L. Kasper, and J.C. Campbell, "Multigigabit-per-second avalanche photodiode Lightwave Receivers", IEEE J. Lightwave Technol., Vol.LT-5, No.10, pp.1351-1364 (1987)

# 第4章 半導体超格子中の衝突イオン化率の モンテカルロ解析

## 4-1 緒言

本章では、APDの高性能化のために増倍層の衝突イオン化率比増大を意図して提案された超格子APDの基本的動作機構を理解することを目的とし、半導体超格子中の衝突イオン化率を理論的に検討した結果について述べる。ここでは、まず、はじめに、解析手法（モンテカルロ法）について述べた後、超格子増倍層の障壁層として用いる半導体であるInAlAsのバルクのイオン化率の電界強度依存性を初めて実験的に精度の高い値として導出する[1]。これをもとにモンテカルロ計算に必要なパラメータを決定するとともに、バルク半導体中の衝突イオン化現象について考察する。さらに、この実験結果に基づくInAlAs/InGaAs系超格子半導体中の衝突イオン化現象の理論計算を初めて行い、これまで不明であったイオン化率の超格子構造依存性やホットキャリア挙動に関する知見を得たので報告する[2][3]。

## 4-2 モンテカルロ解析の計算手法

モンテカルロ法は、高電界下のキャリア輸送特性を調べる有効な方法である[4]-[6]。この方法は、エネルギーバンド構造（ $E$ - $k$ 関係：図4-1）のモデルと、キャリアのエネルギー $E$ に依存する発生レート

をもつ各種の散乱現象を考慮した上で、印加電界によるキャリアのドリフト・散乱を、乱数を用いた繰り返し計算により模擬し、その運動量・エネルギー・ドリフト距離等を逐次追跡計算する方法である。このためモンテカルロ法は高エネルギー状態のキャリアの運動も厳密に記述でき、物理的な裏付けの弱い種々のフィッティング・パラメータを用いずにキャリアの飽和ドリフト速度や衝突イオン化率等を計算できる。

以下に、実際の計算方法の概略を述べる。

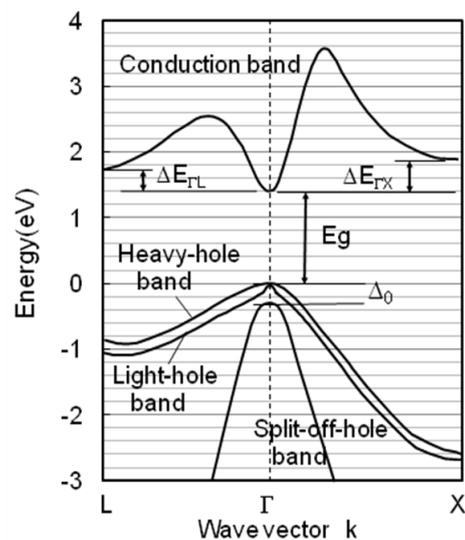


図4-1 典型的なエネルギーバンド図

## 4-2-1 バンド構造

計算に考慮したバンド構造は、伝導帯は $\Gamma$ 、L、Xの3谷モデル、価電子帯はHeavy-hole、Light-hole、Split-off-holeの3バンドモデルとした。本研究の計算では、電子・正孔のエネルギー $E$ 、波数ベクトル $\mathbf{k} = (k_x, k_y, k_z)$ とは、式(4.1)、式(4.2)の関係にあるとした。

(注)  $E$ - $k$ 関係を、擬ポテンシャル法や $\mathbf{k} \cdot \mathbf{p}$ 摂動法で予め計算して数値table化して利用する方法もある。

(伝導帯モデル)

$$E'(1 + \alpha E') = \frac{\hbar^2}{2m^*} (k_x^2 + k_y^2 + k_z^2) \quad (4.1-1)$$

$$E' = E - \Delta E_{ij} \quad (4.1-2)$$

ここで、 $E'$ は電子の全エネルギー、 $\alpha$ は伝導帯のnon-parabolicityであり、 $\Gamma$ 谷・L谷・X谷で各々異なる定数で与えた。 $\Delta E_{ij}$ は、 $\Gamma$ 谷の底を基準にした各谷の底のエネルギー差、 $m^*$ は、各谷の電子有効質量を表わす。

(価電子帯モデル)

$$E'(1 + \alpha(k)E') = \frac{\hbar^2}{2m_0} k^2 \left( A + \sqrt{B^2 + C^2 \mu} \right) \quad (4.2-1)$$

$$\alpha(k) = A' + \sqrt{B' + C' \mu} \quad (4.2-2)$$

$$\mu = \frac{k_x^2 k_y^2 + k_y^2 k_z^2 + k_z^2 k_x^2}{k^4} \quad (4.2-3)$$

$$\text{ただし、} \quad E' = E \quad (\text{Heavy-hole帯、Light-hole帯}) \quad (4.2-4)$$

$$\text{もしくは、} \quad E' = E - \Delta_o \quad (\text{Split-off帯}) \quad (4.2-5)$$

ここで、 $E'$ は正孔の全エネルギー、 $\Delta_o$ はスプリットオフエネルギー、 $m_0$ は真空中の電子有効質量を表わす。 $A$ 、 $B$ 、 $C$ と $\mu$ 、及び、 $A'$ 、 $B'$ 、 $C'$ は価電子帯の異方性を表現するための定数・式である。定数 $A$ 、 $B$ 、 $C$ については、InAlAs・InGaAsとしての報告値がない為、InAsとAlAs、または、InAsとGaAsのLuttinger-Kohn価電子帯パラメータ[7][33]の直線内挿値を用いた。価電子帯のnon-parabolicityは伝導帯と異なる異方性を有するので、これを考慮するため本研究では、式(4.2-2)を提案し、以下の手順で定数 $A'$ 、 $B'$ 、 $C'$ を決定した。

まず、はじめに、InAsとAlAs、または、InAsとGaAsの各バンド図において、3つの方位

<100><111><110>で同じ大きさの  $|k|$  に対する  $E$  の大きさを各々サンプリングし、これらの  $E$  の値を内挿して InAlAs、または、InGaAs の  $E$  の値とした。この  $E$ - $k$  関係から、InAlAs、InGaAs の各々の non-parabolicity  $\alpha_x$ 、 $\alpha_k$ 、 $\alpha_L$  を導出した。これらの値から、式 (4.2-1~3) を用いて  $A'$ 、 $B'$ 、 $C'$  を導出した。

## 4-2-2 散乱機構とフィッティングパラメータ

次に、考慮した散乱機構とモンテカルロ解析におけるフィッティングパラメータについて述べる。電子について考慮した散乱は、音響フォノン散乱、有極性光学フォノン散乱、等価・非等価谷間散乱、混晶散乱である。正孔について考慮した散乱は、音響フォノン散乱、有極性光学フォノン散乱、無極性光学フォノン散乱、混晶散乱である。なお、不純物物散乱はAPDの増倍層の不純物濃度を  $10^{16}\text{cm}^{-3}$  以下とするため、電子・正孔ともに無視した。エネルギー  $E$  における各種散乱レートは以下の式で与えられる。

### 1. 伝導帯電子で考慮した散乱の散乱レート [8] [9]

#### a) 音響フォノン散乱

$$\frac{1}{\tau_{AC}}(E) = \frac{Z_1^2 k_B T (m^*)^{\frac{3}{2}}}{\sqrt{2\pi} \hbar^4 \rho v_s^2} \cdot \sqrt{\gamma(E)} \cdot (1 + 2\alpha E) \cdot F_a(E) \quad (4.3-1)$$

$$\gamma(E) = E(1 + \alpha E) \quad (4.3-2)$$

$$F_a(E) = \frac{(1 + \alpha E)^2 + \frac{1}{3}(\alpha E)^2}{(1 + 2\alpha E)^2} \quad (4.3-3)$$

ここで、 $Z_1$  は音響デフォーメーションポテンシャル、 $k_B$  はボルツマン定数、 $T$  は絶対温度、 $\rho$  は物質密度、 $v_s$  は物質中の音速である

#### b) 有極性光学フォノン散乱

$$\frac{1}{\tau_{PO}}(E) = \frac{q^2 \omega_{LO} (m^*)^{\frac{1}{2}}}{4\pi \sqrt{2} \hbar \epsilon_0 \hbar} \cdot \left( \frac{1}{\epsilon_\infty} - \frac{1}{\epsilon_S} \right) \cdot \frac{(1 + 2\alpha E')}{\sqrt{\gamma(E')}} \cdot F_0(E, E') \times \begin{cases} N_0 & \text{Absorption} \\ (N_0 + 1) & \text{Emission} \end{cases} \quad (4.4-1)$$

$$E' = \begin{cases} E + \hbar\omega_{LO} & \text{Absorption} \\ E - \hbar\omega_{LO} & \text{Emission} \end{cases} \quad (4.4-2)$$

$$N_0 = \frac{1}{\exp(\hbar\omega_{LO}/k_B T) - 1} \quad (4.4-3)$$

ここで、 $\hbar\omega_{L0}$  はL0フォノンエネルギー、 $\epsilon_0$  は真空誘電率、 $\epsilon_s$  は誘電率(static)、 $N_0$  は光学フォノンの平均数であり、 $E'$  は散乱後のエネルギーである。 $F_0(E, E')$ は、p-state-mixingを考慮した関数[8]であり、下記で表される。

$$F_0(E, E') = C^{-1} \left( A \cdot \ln \left| \frac{\sqrt{\gamma(E)} + \sqrt{\gamma(E')}}{\sqrt{\gamma(E)} - \sqrt{\gamma(E')}} \right| + B \right) \quad (4.4-4)$$

$$A = [2(1 + \alpha E)(1 + \alpha E') + \alpha(\sqrt{\gamma(E)} + \sqrt{\gamma(E')})]^2 \quad (4.4-4a)$$

$$B = -2\alpha\sqrt{\gamma(E)}\sqrt{\gamma(E')}[4(1 + \alpha E)(1 + \alpha E') + \alpha(\sqrt{\gamma(E)} + \sqrt{\gamma(E')})] \quad (4.4-4b)$$

$$C = 4(1 + \alpha E)(1 + \alpha E')(1 + 2\alpha E)(1 + 2\alpha E') \quad (4.4-4c)$$

#### d) 等価谷間散乱

$$\frac{1}{\tau_{ii}}(E) = (Z_i - 1) \cdot \frac{D_i^2 (m_i^*)^3}{\sqrt{2\pi\hbar^2\rho(\hbar\omega_i)}} \cdot \sqrt{\gamma_i(E')} \cdot (1 + 2\alpha E') \times \begin{cases} N_i & \text{Absorption} \\ (N_i + 1) & \text{Emission} \end{cases} \quad (4.5-1)$$

$$E' = \begin{cases} E + \hbar\omega_i & \text{Absorption} \\ E - \hbar\omega_i & \text{Emission} \end{cases} \quad (4.5-2)$$

$$N_i = \frac{1}{\exp(\hbar\omega_i/k_B T) - 1} \quad (4.5-3)$$

ここで、 $\hbar\omega_i$  は谷間フォノンエネルギー、 $Z_i$  は等価な谷の数、 $D_i$  はデフォーメーションポテンシャルである。

#### e) 非等価谷間散乱

$$\frac{1}{\tau_{ij}}(E) = Z_{ij} \cdot \frac{D_{ij}^2 (m_j^*)^3}{\sqrt{2\pi\hbar^2\rho(\hbar\omega_{ij})}} \cdot \sqrt{\gamma_j(E')} \cdot (1 + 2\alpha_j E_j') \cdot F_{ij}(E, E') \times \begin{cases} N_{ij} & \text{Absorption} \\ (N_{ij} + 1) & \text{Emission} \end{cases} \quad (4.6-1)$$

$$F_{ij}(E, E') = \frac{(1 + \alpha_i E_i)(1 + \alpha_j E_j')}{(1 + 2\alpha_i E_i)(1 + 2\alpha_j E_j')} \quad (4.6-2)$$

$$E_j' = \begin{cases} E_i + (\Delta_i - \Delta_j) + \hbar\omega_{ij} & \text{Absorption} \\ E_i + (\Delta_i - \Delta_j) - \hbar\omega_{ij} & \text{Emission} \end{cases} \quad (4.6-3)$$

$$N_{ij} = \frac{1}{\exp(\hbar\omega_{ij}/k_B T) - 1} \quad (4.6-4)$$

ここで、 $\hbar\omega_{ij}$  は谷間フォノンエネルギー、 $Z_{ij}$  は等価な谷の数、 $D_{ij}$  はデフォーメーションポテンシャルである。 $\Delta_i \cdot \Delta_j$  は、 $\Gamma$ 谷の底を基準にしたL谷・X谷の底のエネルギー差である。

## 2) 価電子帯正孔で考慮した散乱レート[10][11]

### a) 音響フォノン散乱

$$\frac{1}{\tau_{AC\ ij}}(E) = \frac{E_1^2 k_B T (m_j^*)^{\frac{3}{2}}}{\sqrt{2}\pi\hbar^4 \rho v_s^2} \cdot \sqrt{\gamma_j(E)} \cdot (1 + 2\alpha_j E) \quad (4.7-1)$$

$$\gamma_j(E) = E(1 + \alpha E) \quad (4.7-2)$$

$$E_1^2 = \left[ \frac{1}{3} + \frac{2}{3} \left( \frac{v_t}{v_l} \right)^2 \right] \left[ a^2 + \frac{C_l}{C_t} \left( b^2 + \frac{1}{2} d^2 \right) \right] \quad (4.7-3)$$

$$C_l = \frac{1}{5}(3c_{11} + 2c_{12} + 4c_{44}) \quad C_t = \frac{1}{5}(c_{11} - c_{12} + 3c_{44}) \quad (4.7-4) \quad (4.7-5)$$

$$v_s^2 = \left( \frac{1}{3} v_l^2 + \frac{2}{3} v_t^2 \right) \quad (4.7-6)$$

ここで、 $E_1$ は音響フォノン結合定数であり、結晶弾性定数 $c_{11}$ 、 $c_{12}$ 、 $c_{44}$ で表される縦弾性定数 $C_l$ 、横弾性定数 $C_t$ 、デフォーメーションポテンシャル定数 $a$ 、 $b$ 、 $d$ 、及び、結晶中の音速 $v_l$ 、 $v_t$ と上式の関係にある。

### b) 有極性光学フォノン散乱

$$\frac{1}{\tau_{PO\ ij}}(E) = \frac{q^2 \omega_{LO} (m_j^*)^{\frac{1}{2}}}{\sqrt{2}\hbar\epsilon_0} \cdot \left( \frac{1}{\epsilon_\infty} - \frac{1}{\epsilon_s} \right) \cdot \frac{(1 + 2\alpha_j E')}{\sqrt{\gamma_j(E')}} \cdot \Psi_{ij} \cdot G_{ij} \times \begin{cases} N_0 & \text{Absorption} \\ (N_0 + 1) & \text{Emission} \end{cases} \quad (4.8-1)$$

$$\Psi_{ij} = \ln \left( \frac{\sqrt{\gamma_i(E)} + \sqrt{\gamma_j(E')} \left( \frac{m_j^*}{m_i^*} \right)^{\frac{1}{2}}}{\sqrt{\gamma_i(E)} - \sqrt{\gamma_j(E')} \left( \frac{m_j^*}{m_i^*} \right)^{\frac{1}{2}}} \right) \quad (4.8-2)$$

$$G_{ii} = \frac{1}{4} \left[ 1 + 3\varphi_{ii} \left( \varphi_{ii} - \frac{1}{\Psi_{ii}} \right) \right] \quad G_{ij} = \frac{3}{2} \left[ 1 - 3\varphi_{ij} \left( \varphi_{ij} - \frac{1}{\Psi_{ij}} \right) \right] \quad (4.8-3) \quad (4.8-4)$$

$$\varphi_{ij} = \frac{\gamma_i(E) + \gamma_j(E') \left( \frac{m_j^*}{m_i^*} \right)^{\frac{1}{2}}}{2\sqrt{\gamma_i(E)}\sqrt{\gamma_j(E')} \left( \frac{m_j^*}{m_i^*} \right)^{\frac{1}{2}}} \quad (4.8-5)$$

$$E' = \begin{cases} E + \hbar\omega_{LO} & \text{Absorption} \\ E - \hbar\omega_{LO} & \text{Emission} \end{cases} \quad (4.8-6)$$

$$N_0 = \frac{1}{\exp(\hbar\omega_{LO}/k_B T) - 1} \quad (4.8-7)$$

ここで、 $\hbar\omega_{LO}$ はLOフォノンエネルギー、 $\epsilon_0$ は真空誘電率、 $\epsilon_s$ は誘電率(static)、 $N_0$ は光学フォノンの平均数であり、 $E'$ は散乱後のエネルギーである。

c) 無極性光学フォノン散乱

$$\frac{1}{\tau_{NPO\ ij}}(E) = \frac{(DK)^2(m_j^*)^{\frac{3}{2}}}{\sqrt{2\pi\hbar^2}\rho(\hbar\omega_0)} \cdot \sqrt{\gamma_j(E')} \cdot (1 + 2\alpha_j E') \times \begin{cases} N_0 & \text{Absorption} \\ (N_0 + 1) & \text{Emission} \end{cases} \quad (4.9-1)$$

$$E'' = \begin{cases} E' + \hbar\omega_0 & \text{Absorption} \\ E' - \hbar\omega_0 & \text{Emission} \end{cases} \quad (4.9-2)$$

$$N_0 = \frac{1}{\exp(\hbar\omega_0/k_B T) - 1} \quad (4.9-3)$$

$$(DK)^2 = \rho(a_0 v_s)^{-2} (C_l + 2C_t) d_0^2 \quad (4.9-4)$$

ここで、 $\hbar\omega_0$  は光学フォノンエネルギー、 $N_0$  フォノンの平均数、 $E'$  は散乱後のエネルギーである。 $(DK)^2$  は光学フォノン結合定数、 $d_0$  は光学デフォーメーションポテンシャル定数である。

3) 電子・正孔の両方で考慮した散乱

a) 混晶散乱[12]

$$\frac{1}{\tau_{alloy}}(E') = \frac{3\sqrt{2}\pi(m_j^*)^{\frac{3}{2}}}{16\hbar^4} \cdot \Omega(\Delta U)^2 x(1-x)\sqrt{\gamma(E')} \cdot \frac{d\gamma(E')}{dE'} \quad (4.10)$$

ここで、 $\Delta U$  は混晶ポテンシャル、 $x$  は混晶組成比である。また、 $\Omega$  は単位胞の体積であり、格子定数を  $a_0$  としたとき、 $\Omega = a_0^3/4$  で与えられる。

b) 衝突イオン化散乱[13]

$$\lambda_i(E) = p \cdot \lambda_t(E_{th}) \cdot \frac{(E - E_{th})^2}{E_{th}^2} \quad (4.11)$$

ここで、 $E_{th}$  はイオン化閾値エネルギー、 $\lambda_t(E_{th})$  は閾値エネルギーにおける全散乱レートである。 $p$  は衝突イオン化のしやすさを表す係数である。

4) モンテカルロ解析におけるフィッティングパラメータ

モンテカルロ法によるイオン化率計算のフィッティングパラメータは、衝突イオン化散乱における  $p$  値である。この  $p$  値については、4-3-2節で衝突イオン化率の電界強度依存性の実測値を基に決定する。

### 4-2-3 キャリアのドリフト・散乱・衝突イオン化の計算方法

計算の初期状態としては、伝導帯 $\Gamma$ 谷の底、または価電子帯Heavy-holeバンドの頂点に、1個の電子、または正孔を置き、 $x$ 方向 $\langle 100 \rangle$ に一様な電界 $F_x$ を与える。次に、乱数 $r$  ( $0 \leq r \leq 1$ )を用いてドリフト時間 $\Delta t$ を式(4.12)により決定する。 $\Gamma$ は散乱確率の総和の最大値より大きな一定の定数である。ドリフト後の運動量状態 $k_x'$ は、ドリフト前の運動量状態 $k_x$ に対して式(4.13)により決める。

$$\Delta t = -\frac{1}{\Gamma} \ln(1-r) \quad (4.12)$$

$$k_x' = k_x + \frac{qF_x}{\Delta t} \quad (4.13)$$

次に、この運動量 $k_x'$ に対応するエネルギー $E_t'$ をバンドのエネルギー分散関係(伝導帯では式(4.1)、価電子帯では式(4.2))より求め、このエネルギー値に依存する各種散乱機構の散乱確率を計算、その確率の大きさの比に応じて、乱数によりある一つの散乱を選ぶ。散乱後のエネルギーはフォノンの吸収・放出により若干変化し、また、運動量ベクトルの方向は、その散乱に応じた方位依存性に従って乱数により決定される。散乱後の状態が決定されると再びこれを初期状態としてドリフト・散乱を繰り返す。 $x$ 方向のドリフト距離 $\Delta x$ は、式(4.14)で、電子、正孔イオン化率 $\alpha$ 、 $\beta$ はイオン化までにドリフトした $x$ 方向の距離の総和 $\Delta x_{tot,i}$ の平均値( $n$ 回)の逆数で与えられる式(4.15)。なお、ここでは $\Delta x_{tot,i}$ は対数正規分布に従うとし、相乗平均で算出した。計算では、 $n=30 \sim 50$ 回程度のイオン化で平均値は収束する。

$$\Delta x = \frac{E_t' - E_t}{qF_x} \quad (4.14)$$

$$\alpha, \beta = \frac{1}{\sqrt[n]{\prod \Delta x_{tot,i}}} \quad (4.15)$$

超格子構造中のキャリア輸送現象を計算する際は、ドリフト方向( $x$ 方向)に垂直な層界面を想定し、二つのヘテロ境界条件、1) 全エネルギーの保存、2) 界面に平行な波数ベクトル( $k_y/k_z$ )の保存、を考慮した。この二つの条件を満たす垂直方向波数ベクトル $k_x$ が存在しない場合は弾性散乱するとした。また、空間電荷効果、トンネル効果は考慮しないとした。

#### 4-2-4 プログラムの妥当性検証

今回開発したモンテカルロ計算プログラムの妥当性を検証するため、信頼できる実験報告値のあるバルクInP材料を用いてドリフト速度の電界強度依存性の計算結果と実験結果の比較を行った。(InPの計算の諸定数は文献[18]を参照) 電子についての計算結果と実験値との比較を図4-2に示す。電界強度10 kV/cmにおけるドリフト・ピーク速度の本計算値 $2.3 \times 10^7$  cm/sと実験値 $2.6 \times 10^7$  cm/s@11 kV/cm[14]、同100 kV/cmにおける飽和速度の本計算値 $7.0 \times 10^6$  cm/sと実験値 $8.0 \times 10^6$  cm/s[15]と、良い一致が確認できた。

一方、正孔についても、5 kV/cmにおける移動度の本計算値 $210$  cm<sup>2</sup>/V・sと実験値 $130$  cm<sup>2</sup>/V・s[16]、100 kV/cmにおける飽和速度の本計算値 $7.0 \times 10^6$  cm/sと実験値 $5 \times 10^6$  cm/s[17]・文献値 $8 \times 10^6$  cm/s[6]は比較的良好傾向の一致を確認した。

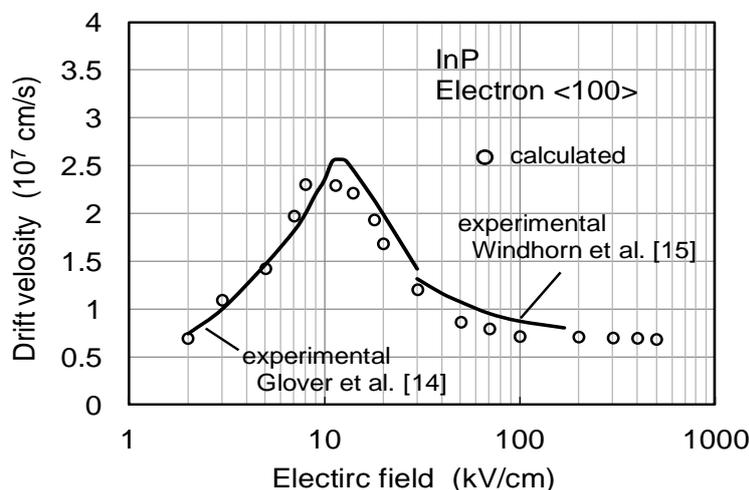


図4-2 InP中の電子ドリフト速度の電界強度依存性 (実験値[14][15])

#### 4-3 バルク半導体中の衝突イオン化率の解析

超格子増倍層中の衝突イオン化率を計算解析するには、前節で述べたモンテカルロ計算法におけるフィッティングパラメータである $p$ 値を、超格子増倍層の障壁層として用いるInAlAs、及び、井戸層として用いるInGaAsの各々で、イオン化率の実測値をもとに決定する必要がある。バルクInGaAsについては信頼できるイオン化率の実験値が既に報告されているが[19][24]、バルクInAlAsについては不明な点が残っていた[20]。そこで、本研究では、まず、4-3-1節でバルクInAlAsのイオン化率の電界強度依存性を実測し、4-3-2節でフィッティングパラメータを決定・考察する。

### 4-3-1 バルク InAlAsのイオン化率の実験的評価

バルク  $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$  のイオン化率の電界強度依存性は、以下の手順で実験的評価を行った[1]。図4-3に作製した  $p^+i$ - $n$  ダイオードの素子構造を示す。(100)  $n^+$ -InP基板に、 $n$ -InPバッファ層、 $n^-$ -InGaAs層、 $n$ -InAlAsキャップ層を順次、MOVPE法により成長した。成長温度は700-750 °C、InAlAs成長時のV/III比は100-200とした。InAlAs層の移動度は300 Kで $\sim 2000 \text{ cm}^2/\text{V} \cdot \text{s}$ 、フォトルミネッセンスは2 Kで14 meVの高品質な特性を示した。PN接合はZn封止拡散法で形成し、受光直径は $\phi 40 \mu\text{m}$  (PN接合は $\phi 80 \mu\text{m}$ 相当)である。各層の層厚と不純物濃度は表4-1に示す。作製した素子の降伏電圧  $V_{br}$  は70~90 Vであり、 $0.9 V_{br}$  バイアス印加時の暗電流は $\sim 60 \text{ nA}$ と低い値を示した。また、降伏電圧  $V_{br}$  の温度依存係数は、25~150 °Cの範囲で $+6.7 \sim 9.0 \times 10^{-4} \text{ K}^{-1}$ であり、正の係数であることからアバランシェ降伏であることを確認している。イオン化率の測定では電子と正孔をそれぞれ別にInAlAs増倍層に注入する必要があるが、電子注入には波長 $0.63 \mu\text{m}$ 、正孔注入には波長 $1.15 \mu\text{m}$ のHeNeレーザ光を表面側から照射した。各々、 $p^+$ -InAlAs層(厚さ $1.5 \sim 2.2 \mu\text{m}$ )、 $n^-$ -InGaAs層でフォトキャリアを発生させた。波長 $0.63 \mu\text{m}$ に対するInAlAsの吸収係数( $\sim 1 \times 10^4 \text{ cm}^{-1}$ )を考慮すると入射光の約90%が $p^+$ -InAlAs層で吸収されることになり、ほぼ純粋な電子注入となる。一方、波長 $1.15 \mu\text{m}$ 光はInAlAs層では吸収されないので、純粋な正孔注入となる。

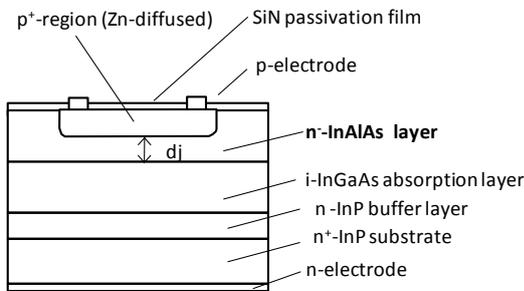


表4-1 素子の各層の厚さ・不純物濃度

	$n^-$ -InAlAs		$n^-$ -InGaAs		$n$ -InP bufferer	
	$n \text{ (cm}^{-3}\text{)}$	$d_j \text{ (}\mu\text{m)}$	$n \text{ (cm}^{-3}\text{)}$	$d \text{ (}\mu\text{m)}$	$n \text{ (cm}^{-3}\text{)}$	$d \text{ (}\mu\text{m)}$
diode 1	$3.0 \times 10^{16}$	1.1	$9.0 \times 10^{15}$	2.3	$9.0 \times 10^{15}$	1.0
diode 2	$3.0 \times 10^{16}$	0.8	$9.0 \times 10^{15}$	2.3	$9.0 \times 10^{15}$	1.0
diode 3	$2.0 \times 10^{16}$	1.3	$2.0 \times 10^{16}$	1.0	$2.0 \times 10^{16}$	1.0
diode 4	$1.5 \times 10^{16}$	1.5	$1.5 \times 10^{15}$	1.0	$1.5 \times 10^{15}$	1.0

図4-3 イオン化率評価用に作製した素子構造

図4-4に、典型的な電子注入、正孔注入に対する電圧-増倍率特性を示す。測定時は2次元増倍感度分布を測定し、エッジ増倍等の異常な増倍が起きていない事を確認し、かつ、InGaAs増倍が含まれないようにInGaAsの電界強度が200 kV/cm以下の結果を用いた。図4-4より、電子増倍の方が大きい、すなわち、電子イオン化率 $\alpha$ が、正孔イオン化率 $\beta$ より大きいことがわかる。図4-5に、InAlAsのイオン化率の電界

強度 $F$ 依存性の実験結果を示す。導出には文献[21]の方法を用いた。図中の直線はBaraffの経験式でフィッティングしたものであり、電子・正孔のイオン化率 $\alpha$ 、 $\beta$ の電界強度依存性として次式を得た。

$$\alpha(F) = 8.6 \times 10^6 \exp\left(-\frac{3.5 \times 10^6}{F}\right) \quad (\text{cm}^{-1}) \quad (4.16)$$

$$\beta(F) = 2.3 \times 10^7 \exp\left(-\frac{4.5 \times 10^6}{F}\right) \quad (\text{cm}^{-1}) \quad (4.17)$$

ただし、 $F$  (V/cm)

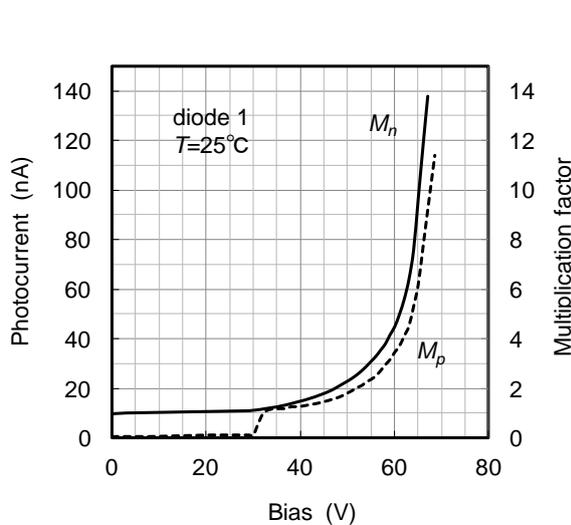


図4-4 典型的な電子注入、正孔注入に対する電圧－電流・増倍率特性 ( $M_n$ 電子注入/ $M_p$ 正孔注入)

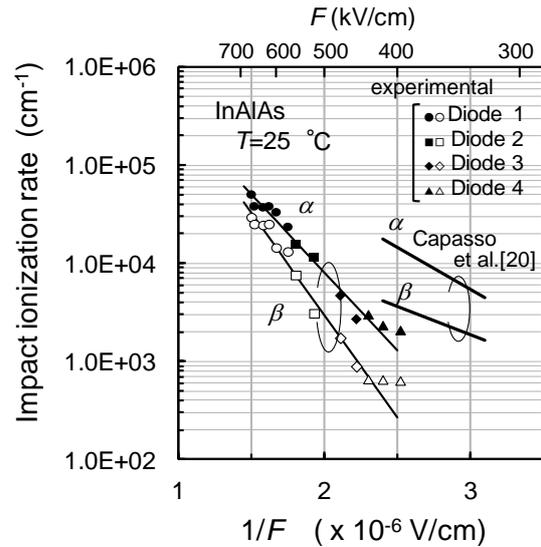


図4-5 InAlAsのイオン化率の電界強度依存性 (直線はフィッティング線) [20]

今回、バルク InAlAs のイオン化率比  $\alpha/\beta$  は 2~3.5 であり、バルク InAlAs として  $\alpha > \beta$  であることが確認できた。ここで、超格子材料としての観点から本結果を考察する。APD の過剰雑音特性は、式 (3.15) または、式 (3.16) で示されるように、電子注入の場合は  $\alpha/\beta$  比が、正孔注入の場合は  $\beta/\alpha$  比が大きいほど低雑音になる。既報告 [25] の InP/InGaAs 超格子では、価電子帯不連続量  $\Delta E_v$  が伝導帯不連続量  $\Delta E_c$  より大きく [22]、井戸層の正孔のイオン化率  $\beta$  の増大化作用があるが、井戸層の InGaAs のバルク状態でのイオン化率が  $\alpha > \beta$  [23][24] であるため、正孔イオン化率  $\beta$  が増大しても超格子井戸層のイオン化率としては  $\alpha$  と  $\beta$  の大小関係を逆転することはできても、比 ( $\beta/\alpha$ ) を増大させるほどではないという実験・解析結果であった。一方、InAlAs/InGaAs 超格子を考えた場合、この系では伝導帯不連続量  $\Delta E_c$  が価電子帯不連続量  $\Delta E_v$  より大きく [26]、井戸層の電子イオン化率  $\alpha$  の増大化作用が期待されるが、井戸層の InGaAs がバルク状態で、もともと  $\alpha > \beta$  であるために、超格子井戸層としてのイオン化率比  $\alpha/\beta$  の増大

が現れやすい可能性がある。また、「障壁層として用いるInAlAsのイオン化率も $\alpha > \beta$ （井戸層での大小関係と同じ）である」との結果は、超格子全体としてマクロ的（平均的に）にみた場合に、井戸層の電子増大効果を大きく打ち消す方向には作用しないと考えられる。（4-3-3節で検討）。

次に、本実験結果をCapassoらのMBE成長InAlAsの報告[20]（図4-5参照）と比較すると、以下の2点が差異として挙げられる。1）同じ電界強度で比較すると、Capassoらのイオン化率は本実験値よりも大きな値となっている。2）電界強度が大きくなるほど本実験値ではイオン化率比 $\alpha/\beta$ は小さくなるが（これは他の材料系にも共通の傾向）、Capassoらのイオン化率比は逆に大きくなっている。このようなCapassoらのイオン化率の値の差異・不自然なイオン化率比の傾向の理由は不明である。NojimaらはMBE成長のInAlAs中のdeep donor濃度が成長条件に依存することを報告している[27]。CapassoらのInAlAsはMBE成長の初期の報告[28]であり、結晶性に影響を受けている可能性がある。

#### 4-3-2 バルクInAlAs、InGaAsのイオン化率のモンテカルロ解析

ここでは、前節で得られたバルクInAlAsのイオン化率の実験結果、及び、InGaAsのイオン化率の文献値[19]をもとに、4-2-2節で述べたモンテカルロ計算でのフィッティングパラメータである $p$ 値を電子、正孔について導出する。計算に用いたInAlAs、InGaAsのバンド構造の諸定数を表4-2、表4-3に、また、散乱の諸定数を表4-4、表4-5に示す。諸定数は文献[7][12][29]-[34]を参考に、不明なパラメータは既知の2元結晶の値の直線内挿値を用いた。これらの物性定数を用いて、4-2-2節で述べた各種の散乱レーターのキャリア・エネルギー依存性を計算した結果について述べる。電子については、 $\Gamma$ 谷の場合について計算した（図4-6、図4-7）。図中の総散乱レートには、音響フォノン散乱・有極性フォノン散乱・アロイ散乱の他に、谷間散乱（ $\Gamma$ -L間、 $\Gamma$ -X間）が加算されている。この谷間散乱は、L谷・X谷においてとり得るエネルギーの範囲においてのみ存在するので、各谷のエネルギー範囲の上下端（底値 $E_{\min}$ と上限値 $E_{\max}$ ）で、総散乱レートが不連続的な増減を示すことになる。InAlAs（図4-6）とInGaAs（図4-7）の比較から、特徴的に言えることは、InAlAsにおいては、 $\Gamma$ -L谷のセパレーション量が0.16 eVと、InGaAsにおける0.55 eVより小さいため、比較的小さいエネルギーにおいて総散乱レートが大きくなっている点がある。また、InAlAsとInGaAsで共通に言えることは、総散乱レートに対して、アロイ散乱の割合が

表4-2 In<sub>0.52</sub>Al<sub>0.48</sub>Asのバンド・パラメータ

(a) 伝導帯				
	$m^*$ ( $m_0$ )	$a$ ( $eV^{-1}$ )	$E_{min}$ (eV)	$E_{max}$ (eV)
$\Gamma$ Valley	0.084	0.571	0	2.8
L Valley	0.274	0.250	0.16	1.2
X Valley	0.496	0.200	0.53	1.6
(b) 価電子帯				
Luttinger-Kohn	$A=-12.17$ $B=-9.46$ $C=10.25$			
	$m^*$ ( $m_0$ )	$a_x$ ( $eV^{-1}$ )	$a_k$ ( $eV^{-1}$ )	$a_L$ ( $eV^{-1}$ )
Heavy hole	0.68	0.67	1.41	1.40
Light hole	0.086* / 0.46**	11.4	4.4	47.8
Split off hole	0.16	0.33	0.15	0.26
Split off energy	$\Delta_0=0.33$ (eV) (*: $E < \Delta_0$ , **: $E > \Delta_0$ )			

表4-3 In<sub>0.53</sub>Ga<sub>0.47</sub>Asのバンド・パラメータ

(a) 伝導帯				
	$m^*$ ( $m_0$ )	$a$ ( $eV^{-1}$ )	$E_{min}$ (eV)	$E_{max}$ (eV)
$\Gamma$ Valley	0.0463	1.18	0.0	2.80
L Valley	0.256	0.22	0.55	1.42
X Valley	0.529	0.049	0.67	2.08
(b) 価電子帯				
Luttinger-Kohn	$A=-14.02$ $B=-11.14$ $C=11.4$			
	$m^*$ ( $m_0$ )	$a_x$ ( $eV^{-1}$ )	$a_k$ ( $eV^{-1}$ )	$a_L$ ( $eV^{-1}$ )
Heavy hole	0.61	0.47	2.17	0.63
Light hole	0.059* / 0.42**	10.14	5.9	30.3
Split off hole	0.12	0.44	0.33	0.27
Split off energy	$\Delta_0=0.36$ (eV) (*: $E < \Delta_0$ , **: $E > \Delta_0$ )			

表4-4 In<sub>0.52</sub>Al<sub>0.48</sub>Asの散乱パラメータ

音響フォノン散乱			
Density		4.75	g/cm <sup>3</sup>
Sound velocity	$v_l$	4.97x10 <sup>5</sup>	cm/s
	$v_t$	3.27x10 <sup>5</sup>	cm/s
Deformation potential		8.0	eV
Deformation potential constant	$a$	2.548	eV
	$b$	-1.656	eV
	$d$	-3.504	eV
	Elastic constant	$C_{11}$	10.10x10 <sup>11</sup>
	$C_{12}$	5.09x10 <sup>11</sup>	dynes/cm <sup>2</sup>
	$C_{44}$	4.89x10 <sup>11</sup>	dynes/cm <sup>2</sup>
分極性光学フォノン散乱			
Dielectric constants	$\epsilon_0$	10.28	(High-frequency)
	$\epsilon_s$	12.42	(Low-frequency)
Optical phonon energy		41.0	meV
谷間散乱			
Intervalley coupling constants		1.0x10 <sup>9</sup>	eV/cm
Intervalley phonon energy		29	meV
混晶散乱			
Alloy potential	$\Delta U_e$	0.46	eV
	$\Delta U_h$	0.38	eV
衝突イオン化			
Electron	$P_e$	<b>0.20</b>	
	Threshold energy	2.0	eV
Hole	$P_h$	<b>0.20</b>	
	Threshold energy	2.0	eV

表4-5 In<sub>0.53</sub>Ga<sub>0.47</sub>Asの散乱パラメータ

音響フォノン散乱			
Density		5.48	g/cm <sup>3</sup>
Sound velocity	$v_l$	4.55x10 <sup>5</sup>	cm/s
	$v_t$	3.01x10 <sup>5</sup>	cm/s
Deformation potential		9.2	eV
Deformation potential constant	$a$	2.606	eV
	$b$	-1.747	eV
	$d$	-4.104	eV
	Elastic constant	$C_{11}$	10.21x10 <sup>11</sup>
	$C_{12}$	4.98x10 <sup>11</sup>	dynes/cm <sup>2</sup>
	$C_{44}$	5.01x10 <sup>11</sup>	dynes/cm <sup>2</sup>
分極性光学フォノン散乱			
Dielectric constants	$\epsilon_0$	11.09	(High-frequency)
	$\epsilon_s$	13.85	(Low-frequency)
Optical phonon energy		32.7	meV
谷間散乱			
Intervalley coupling constants		1.0x10 <sup>9</sup>	eV/cm
Intervalley phonon energy		29	meV
混晶散乱			
Alloy potential	$\Delta U_e$	0.60	eV
	$\Delta U_h$	0.20	eV
衝突イオン化			
Electron	$P_e$	<b>0.12</b>	
	Threshold energy	1.0	eV
Hole	$P_h$	<b>0.21</b>	
	Threshold energy	1.0	eV

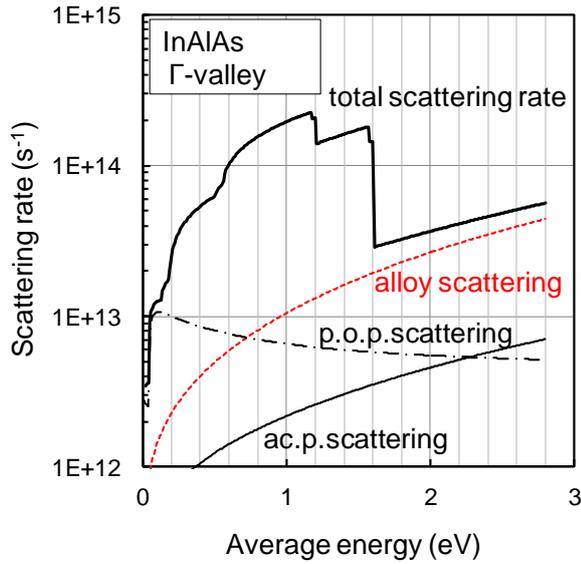


図4-6 InAlAsの $\Gamma$ 谷における各種散乱レートの電子エネルギー依存性

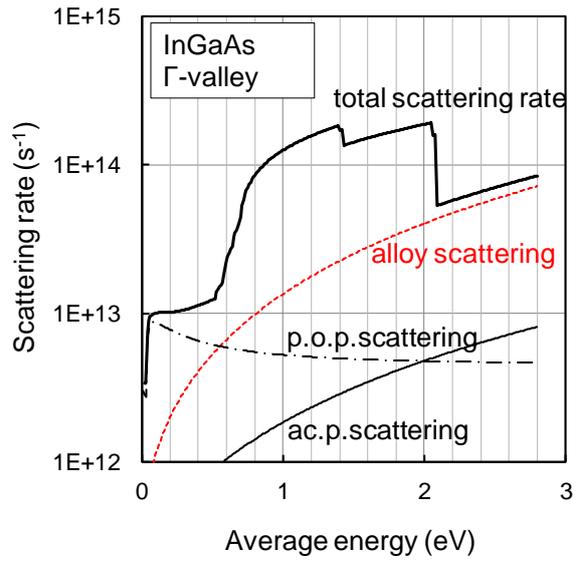


図4-7 InGaAsの $\Gamma$ 谷における各種散乱レートの電子エネルギー依存性

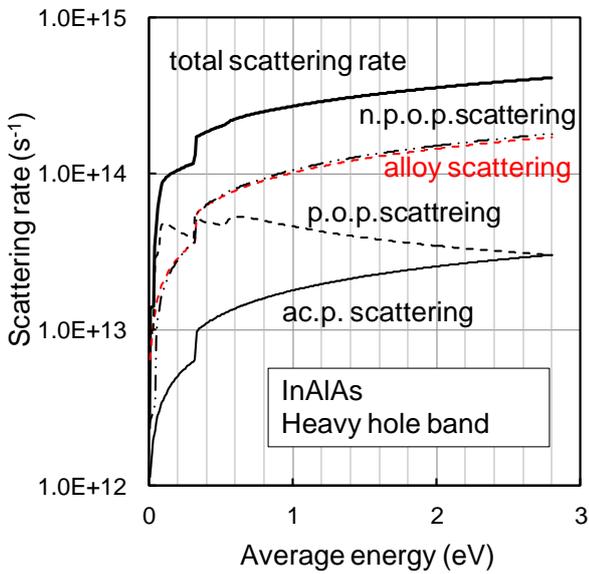


図4-8 InAlAsのHeavy-holeバンドにおける各種散乱レートの正孔エネルギー依存性

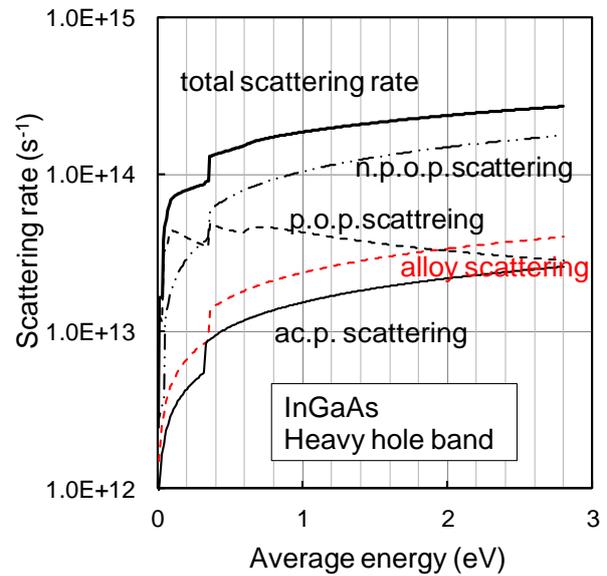


図4-9 InGaAsのHeavy-holeバンドにおける各種散乱レートの正孔エネルギー依存性

n. p. o. p. : non-polar optical phonon  
 p. o. p. : polar optical phonon  
 ac. p. : acoustic phonon

大きく、特にX谷のエネルギー上限値を超える高エネルギー側（InAlAsでは1.6 eV以上、InGaAsでは2.08 eV以上）でその傾向が顕著になる点がある。一方、正孔についてはheavy-holeバンドの場合について計算した（図4-8、図4-9）。ここでも、散乱レートの不連続が見られるが、これは、Light-holeバンドの有効質量が、スプリットオフエネルギー値付近を境界に大きく異なるので（図4-1参照）、本計算においては、この境界を境に、2つの有効質量（表4-2、表4-3）を設定して散乱レートを計算したためである。（Light-holeバンドへのバンド間散乱において散乱レートが不連続となった。）正孔について、InAlAs（図4-8）とInGaAs（図4-9）で共通に言えることは、非分極性光学フォノン散乱レートの割合が大きいことと、総散乱レートが低いエネルギーから、高い値を示すことが挙げられる。

以上のような散乱機構を含む本シミュレーション・プログラムを用いて、InAlAs、及び、InGaAsの電子、及び、正孔のイオン化率の電界強度依存性を計算した結果を図4-10に示す。4-2-2節で述べた式(4.10)式(4.11)のフィッティングパラメータとして、InAlAsでは電子 $P_e=0.2$ /正孔 $P_h=0.2$ が、また、InGaAsでは電子 $P_e=0.12$ /正孔 $P_h=0.21$ が、実験値を良く説明することが判った。衝突イオン化確率を与える $p$ 値が0.12~0.21と比較的小さな値であることは、衝突イオン化がソフトな閾値の現象であり、キャリアが電界の加速によりイオン化の閾値エネルギー $E_{th}$ よりも大きなエネルギーを得ても、必ずしも直ちにイオン化するとは限らないということを意味している[35]。このことは、キャリアが電界によるドリフトで超格子井戸層に注入されたとき、バンド不連続によりイオン化の閾値エネルギーより高いエネルギー状態を獲得したとしても、直ちにイオン化するとは限らないことを意味する。

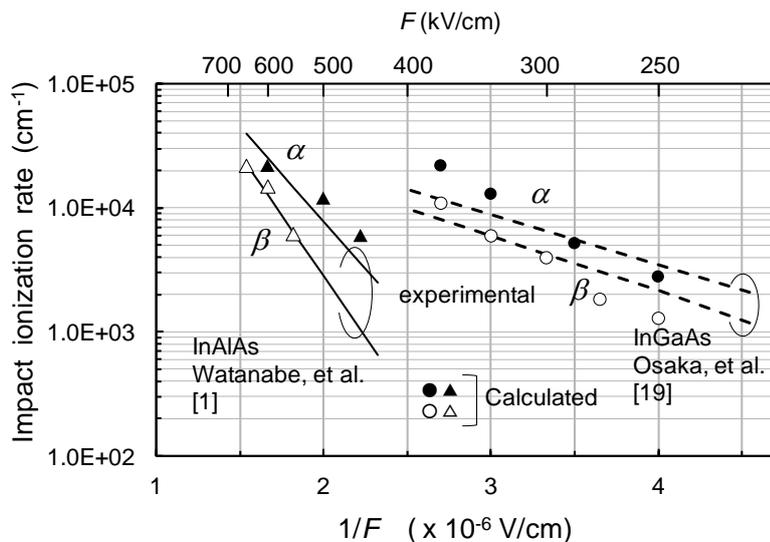


図4-10 バルクInAlAsとInGaAsのイオン化率の電界強度依存性  
 プロット：計算値  
 直線・破線[19]：実験値のフィッティング線

次に、InAlAsにおける電子・正孔の平均エネルギーの電界強度依存性に対する混晶散乱の有無の比較を計算した結果を図4-11に示す。混晶散乱が仮想的にないとした場合に比較して、混晶散乱が存在する現実の場合はキャリアの平均エネルギーが低くなっていることから、混晶散乱により電子・正孔とも平均エネルギーが抑制されていることが判る。このことは、図4-6～9で、混晶散乱レートの全散乱レートに対する割合が大きかったことと対応する。衝突イオン化散乱は、式(4.11)で示されるように、平均エネルギーが低い場合に起こりにくくなることから、InAlAsにおいては、混晶散乱が衝突イオン化率の支配要因になりうると考えられる。混晶散乱レートは混晶の組成揺らぎに起因する散乱であるため温度依存が小さいことから、InAlAsにおいては衝突イオン化率の温度依存性が非混晶の2元系半導体(InP等)より小さいことが予想される。InAlAsとInPの衝突イオン化率の温度特性の定量的比較に関しては、第5章において、InAlAsを構成要素とする超格子APDの降伏電圧の温度特性として、実験的に評価・議論する。

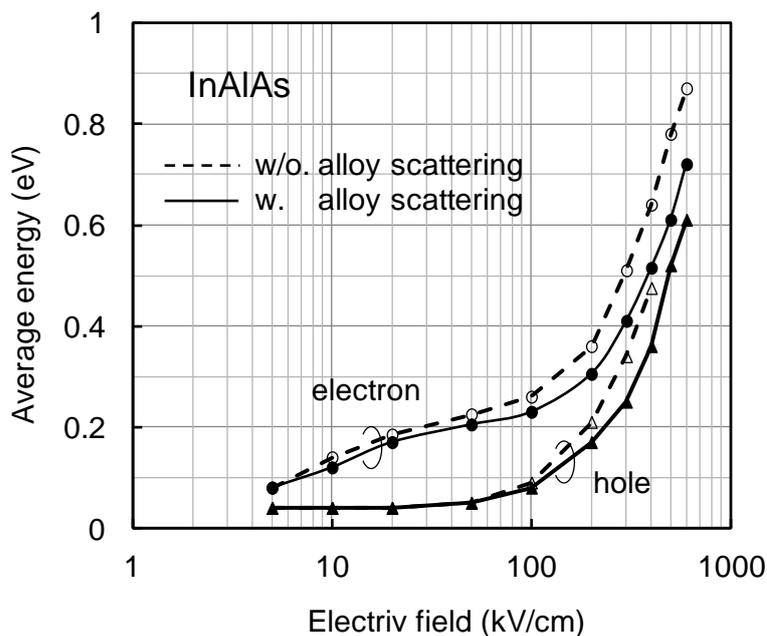


図4-11 InAlAs中における平均エネルギーの電界強度依存性（混晶散乱の有無を比較）  
 プロット：計算値  
 直線、波線：計算値を結んだ線

## 4-4 超格子半導体中の衝突イオン化率のモンテカルロ解析

超格子APDの最適な増倍層構造を知るには、衝突イオン化率の超格子構造依存性を知る必要がある。モンテカルロ法による超格子イオン化率の理論検討では、従来、Osakaら、Brennanらによる報告がある。OsakaらのInP/InGaAs超格子の報告[26]では、4-3-1節でも述べたように、超格子障壁層をInPとしたため、バンド不連続量の大小関係が $\Delta E_v > \Delta E_c$  ( $\Delta E_v$ : 価電子帯不連続/ $\Delta E_c$ : 伝導帯不連続)であり、超格子による正孔のイオン化率 $\beta$ の増大作用があっても、井戸層のInGaAsがバルクでは $\alpha > \beta$  ( $\alpha/\beta \sim 2$ )であるため、超格子全体のイオン化率比 $\beta/\alpha$ が2程度と大きくならない実験・計算結果であった。一方、BrennanらはInAlAs/InGaAs超格子の計算結果を報告[29]しているが、計算の前提に用いたバルク・イオン化率の実験値を、InAlAsについては前述のCapassoら[20]の値、InGaAsについてはPearsallら[23]の値 (Osakaら[19]・Urquhartら[24]の実験値より約10倍大きい値)としたため誤差が大きく、超格子中のキャリアイオン化率の構造依存性については、不明な点が多く残っていた。そこで、本研究では4-3節で得られた精度の高いイオン化率の実験値とこれに基づく計算パラメータを用いて、4-4-1節でInAlAs/InGaAs矩形超格子中の衝突イオン化率の構造依存性、及び、InGaAs井戸層中でのホットキャリア挙動を、4-4-2節でグレーデッド障壁超格子中のイオン化率の構造依存性を、4-4-3節で4元井戸層超格子のイオン化率の構造依存性を各々計算し、得られた知見について述べる。

(注) これ以降、超格子:superlatticeをSLと略記する場合がある。

### 4-4-1 矩形超格子半導体中の衝突イオン化率

図4-12に、バイアス印加時の矩形超格子のバンド図を示す。

計算では、InAlAs/InGaAs系の伝導帯不連続量 $\Delta E_c = 0.55$  eV[22]、価電子帯不連続量 $\Delta E_v = 0.20$  eV、InAlAs障壁層バンドギャップ1.48 eV、InGaAs井戸層バンドギャップ0.73 eVを用いた。

まず、はじめに、InAlAs/InGaAs矩形超格子におけるイオン化率の井戸層厚 $L_z$ 依存性の計算結果を図4-13 (電界強度300 kV/cm)、図4-14 (電界強度350 kV/cm)に示す。障壁層厚 $L_B$ は15 nm、40 nmとして計算した。これらより、超格子のイオン化率比 $\alpha/\beta$

の増大効果が、主に正孔イオン化率 $\beta$ の抑制効果により、

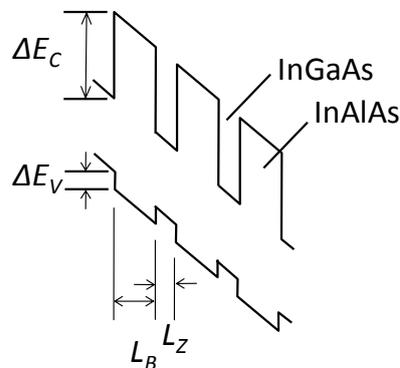


図4-12 超格子バンド構造 (バイアス印加時)

もたらされることがわかる。より詳しく見ると、超格子中の電子イオン化率 $\alpha$ は、井戸層厚が薄くなってもほとんど小さくならないのに対して、正孔イオン化率 $\beta$ は井戸層厚が薄いほど、障壁層が相対的に厚いほど小さくなることからわかる。これらの理由は以下のように説明される。

1) 障壁層のデッドスペース効果

超格子中のイオン化率 $\alpha_{ave}$ は、電界が均一の時、バンド不連続によるイオン化促進効果を見れば、式(4.18)となる。

$$\alpha_{ave} = \alpha_B \cdot \frac{L_B}{L_B + L_Z} + \alpha_Z \cdot \frac{L_Z}{L_B + L_Z} \quad (4.18)$$

ここで、 $\alpha_B$ 、 $\alpha_Z$ は、各々障壁層、井戸層でのイオン化率である。障壁層ではイオン化閾値エネルギーが大きいためイオン化がほとんど起こらず ( $\alpha_B < \alpha_Z$ )、デッドスペースとなる。このため、超格子全体としてのイオン化率は、式(4.19)となる。

$$\alpha_{ave} = \alpha_Z \cdot \frac{L_Z}{L_B + L_Z} \quad (4.19)$$

2) 電子に対するバンド不連続の効果

電子については、障壁層を井戸層に対して相対的に厚くしたときに現れる障壁層のデッドスペース効果が、伝導帯バンド不連続 $\Delta E_c$ による井戸層のイオン化率増大効果によって相殺されるため、超格子としてのイオン化率はバルクInGaAsと同程度になる。

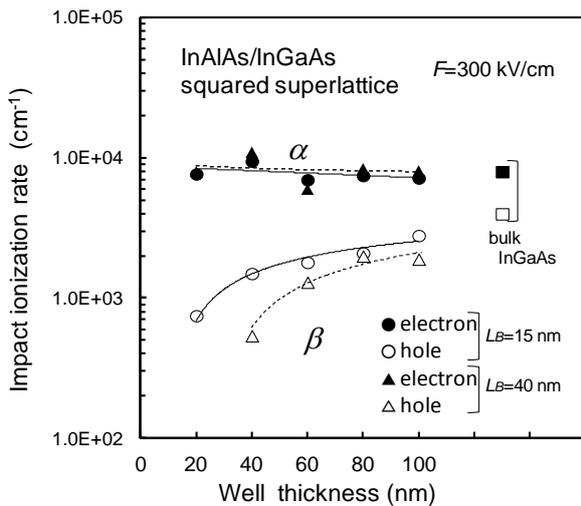


図4-13 イオン化率の井戸層厚依存性  
( $F=300$  kV/cm: 実線 $L_B=15$  nm/破線 $L_B=40$  nm)

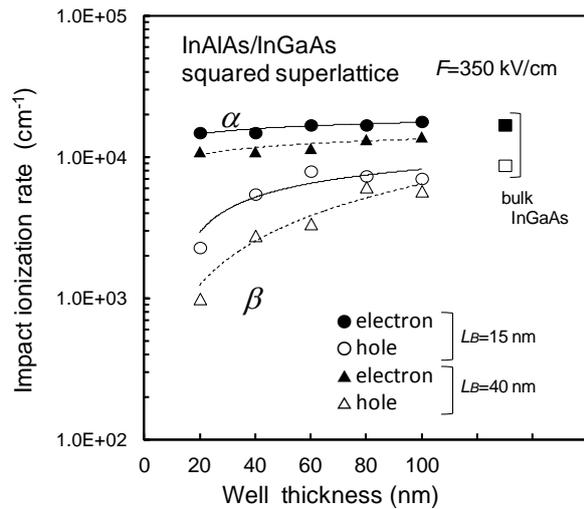


図4-14 イオン化率の井戸層厚依存性  
( $F=350$  kV/cm: 実線 $L_B=15$  nm/破線 $L_B=40$  nm)

プロット: 計算値  
直線・破線: 計算値の傾向を示す為の対数近似線

### 3) 正孔に対するバンド不連続効果

正孔については、価電子帯バンド不連続 $\Delta E_v$ が小さいことから井戸層のイオン化率増大効果が起きず、むしろ、障壁層のデッドスペース効果の影響が強く働く。また、正孔は散乱確率が大きく、エネルギーを失いやすいことから、井戸層でイオン化するにはヘテロ界面からある程度以上連続的に井戸層をドリフトしなければならず、従って、井戸層が薄くなるほどイオン化しにくくなるという性質を有する。このため、正孔のイオン化率は井戸層が薄い場合、バルクのイオン化率が単純にデッドスペース効果分で小さくなる以上に小さくなる。

一方、図4-13と図4-14の比較から、電界強度が大きくなるとイオン化率比 $\alpha/\beta$ が小さくなることわかる。これは、電界強度が大きい時の正孔のイオン化率の抑制効果が小さくなることによる。

ここで、本計算結果とKagawaらの報告する実験値[36]との比較を図4-15に示す。ともに障壁層 $L_B=20$  nm/井戸層 $L_Z=40$  nmの場合の結果である。両者には電界強度のずれ(横方向のずれ)が50 kV/cm程度あるものの、電界強度依存性の傾向は比較的良く一致しており、これより、本計算手法による超格子中のイオン化率の構造依存性の傾向には一定の妥当性があるものとする。

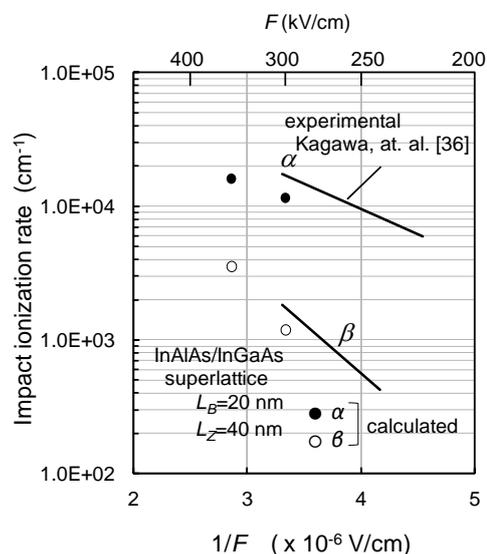


図4-15 超格子イオン化率の電界強度依存性  
プロット：計算値、直線：実験値[36]

次に、超格子井戸層中のホットキャリアの挙動を理解するために、井戸層の入り口に当たるヘテロ界面の位置を $x$ 座標の位置ゼロと定義して、そこから5 nm毎にキャリアのエネルギー分布を計算した。その結果を電子は図4-16に、正孔は図4-17に各々示す。両図は、電子と正孔が井戸層に注入された時に、井戸層のどの位置まで、障壁層におけるホットキャリア状態を保持するかを理解することに役立つ。

なお、縦軸のエネルギーは井戸層の底をゼロと定義した。計算では、障壁層 $L_B=40$  nm/井戸層 $L_Z=40$  nm、電界350 kV/cmとした。これら二つの図は、ホットキャリアの以下の二つの基本的な挙動を示している。

- 1) 井戸層の入り口( $x=0$ )では、多くの電子が高エネルギー側に分布しているが、正孔は大部分が低エネルギー側に分布している。
- 2) 井戸の入り口のヘテロ界面から20 nm以上離れた位置においては、電子・正孔ともにエネルギー分

布はバルク的な分布に緩和している。

1) の挙動を示す理由の一つは、伝導帯不連続量 $\Delta E_c$  が価電子帯不連続量 $\Delta E_v$  より大きいことによるが、もう一つの理由として、以下のことが考えられる。ここでもし散乱がないと仮定すると、キャリアは一周期分の障壁層もしくは井戸層の $X$ 方向ドリフトで1.4 eV (=350 kV/cm x40 nm)のエネルギーを獲得するであろう。複数の障壁層/井戸層を散乱なしでドリフトすれば、さらに高いエネルギーを獲得するであろう。しかし、高電界下においては、伝導帯中の電子のエネルギー分布は、頻繁な谷間散乱 ( $\Gamma$  谷と、L 谷・X谷間) で決定される。L谷やX谷の状態密度は $\Gamma$  谷と比較してはるかに大きいので、計算によると95%以上の電子は、L谷やX谷に存在する。このために、電子は、井戸層の入口部 ( $x=0$ ) では、0.8 eV以上と $\Delta E_c$ より大きな値のエネルギー (=  $\Delta E_c + \Delta E_{TL}$ , もしくは $\Delta E_c + \Delta E_{TX}$ ) を獲得できる。同じ理由で、井戸層の出口部 ( $x=40$  nm) でも、ほとんどの電子は $\Gamma$  谷の底近傍には分布しない。これとは対照的には、正孔は、 $\Gamma$  点で縮退しているHeavy-hole帯・Light-hole帯間のバンド間散乱により、そのエネルギー分布が決定される。価電子帯頂上付近の状態密度は非常に大きいので、正孔はフォノン散乱によって容易にエネルギーを失い、井戸層でも障壁層でも、0 eV近くに分布することになる。このため、井戸層の入口部では、正孔は $\Delta E_v$  分のエネルギーのみを獲得するに留まる。このような井戸層入口におけるエネルギー獲得量の違いが、電子が正孔よりもはやくイオン化の閾値に到達しう理由となる。以上のメカニズムによって、電子のみに超格子のイオン化率増大効果が現れ、障壁層のデッドスペース効果を打ち消すのだと考えられる。

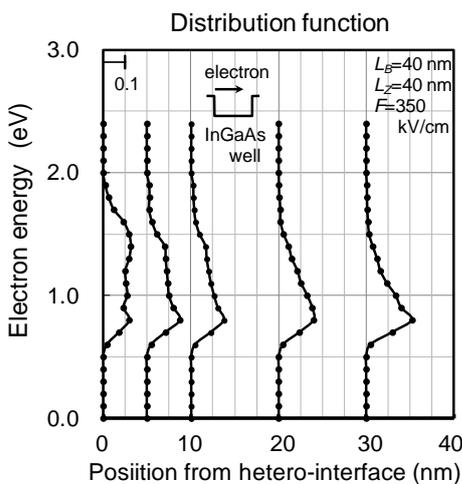


図4-16 超格子井戸層中の電子エネルギー分布のヘテロ界面からの位置依存性 (\*)

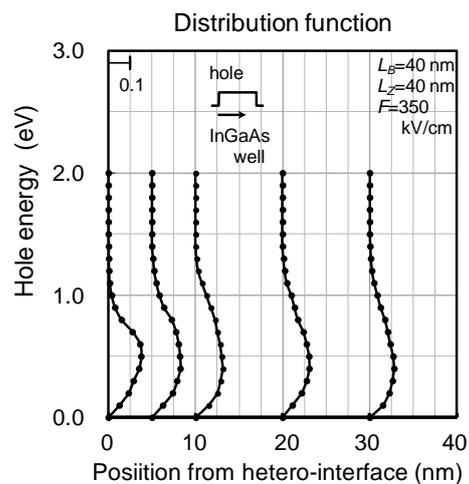


図4-17 超格子井戸層中の正孔エネルギー分布のヘテロ界面からの位置依存性(\*)  
(\* ) 5 nm毎に平均化

2) に関しては、このような傾向がある場合、井戸層においてバンド不連続によるエネルギー獲得の効果が有効なのは、井戸層の入り口からおよそ10~15 nmの位置までであることを意味する。これに対して、障壁層中では、次の井戸層に注入される前に十分に障壁層のバルク的なエネルギー分布に再分布する必要があるが、そのためには、やはり厚さ10~15 nm程度が必要と考えられる。

ここで、本結果とOsakaらの計算結果 (InPのバンドパラメータを用いながら $\Delta E_c$ のみをInAlAsと同じ値にした場合) [26]を比較すると、本結果の方が、電子イオン化率 $\alpha$ が小さい結果となった。(例えば、300 kV/cmにおいて、本結果： $L_B=40$  nm/ $L_Z=30$  nmの超格子で  $8 \times 10^3$  cm<sup>-3</sup>、Osakaら： $L_B=45$  nm/ $L_Z=35$  nmの超格子で  $3 \times 10^4$  cm<sup>-3</sup>) この差異は、同じ $\Delta E_c$ を用いても障壁層に用いる材料の谷間エネルギー差( $\Delta E_{Lc}$ 、 $\Delta E_{Rx}$ )のパラメータが異なると、障壁層中での電子のエネルギー分布の計算値に差異が生じることに起因すると考えられる。すなわち、超格子中のイオン化率を考える際は、従来のように伝導帯不連続量 $\Delta E_c$ だけに注目するのではなく、障壁層の谷間エネルギー ( $\Delta E_{Lc}$ 、 $\Delta E_{Rx}$ ) も重要なパラメータであると認識すべきであることが理解された。

また、4-3-2節で述べたように、イオン化の閾値特性がソフトである ( $p=0.12 \sim 0.21$ ) ために、キャリアが電界によるドリフトで超格子井戸層に注入されたとき、バンド不連続によりイオン化の閾値エネルギーより高いエネルギー状態を獲得したとしても、直ちにイオン化するとは限らないことから、これが超格子の電子イオン化率がバルクInGaAsの値と同程度 (図4-13、14) に留まっている理由と考える。

#### 4-4-2 グレーデッド障壁超格子半導体中の衝突イオン化率

InAlAs/InGaAsの伝導帯不連続量 $\Delta E_c$ は0.55 eVと大きく、このため、超格子中では電子の井戸層へのトラップによる応答速度の劣化が懸念される。これを回避するために、InAlAs矩形障壁層をグレーデッド層化することが提案されている[37]。ここでは、このグレーデッド障壁超格子中のイオン化率の計算を行い、矩形超格子の場合と比較した。図4-18に $\text{In}_{0.52}(\text{Al}_x\text{Ga}_{1-x})_{0.48}\text{As}$  ( $x=0 \sim 1$ ) /InGaAsグレーデッド超格子のバンド図を示す。比較のため、矩形超格子のバンド図も破線で示す。井戸層厚 $L_Z$ 、障壁層厚 $L_B$ である。計算では、図4-19に示すInAlGaAsグレーデッド障壁層のバンドギャップが5段階にステップ的に変化するモデルとした。グレーデッド層を構成する $\text{In}_{0.52}(\text{Al}_x\text{Ga}_{1-x})_{0.48}\text{As}$ 4元混晶のパラメータは、 $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ と $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ の直線内挿により得た (ここでは湾曲項は無視した)。

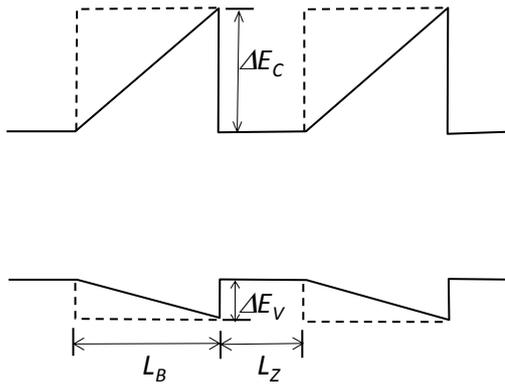


図 4-18 グレーデッド障壁超格子のバンド図

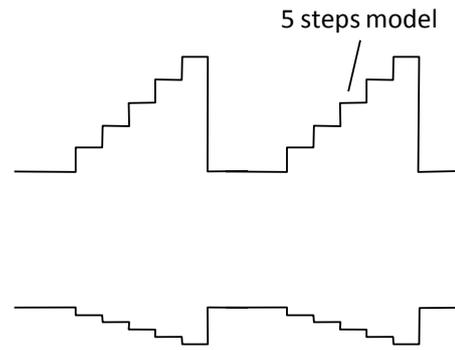


図 4-19 計算に用いたモデル

図 4-20、図 4-21 に電子、及び、正孔のイオン化率のグレーデッド障壁層厚依存性について、井戸層厚  $L_z=40$  nm、 $20$  nm の場合の計算結果をそれぞれ実線で示す。また、比較のための同一障壁層厚の矩形超格子のイオン化率の計算結果を破線で示す。電界強度は  $350$  kV/cm とした。図 4-20、図 4-21 から、グレーデッド超格子と矩形超格子で大きく異なる点は、正孔イオン化率  $\beta$  にあるといえる。矩形超格子（破線）では、前節で述べたように、井戸層厚  $L_z$  を薄く、障壁層厚  $L_b$  を厚くするほど正孔のデッドスペース効果により、イオン化率比  $\alpha/\beta$  が大きくなっている。グレーデッド超格子（実線）でも同様の傾向であるが、イオン化率比  $\alpha/\beta$  は矩形の場合より小さくなっている。これは、グレーデッド障壁層の存在

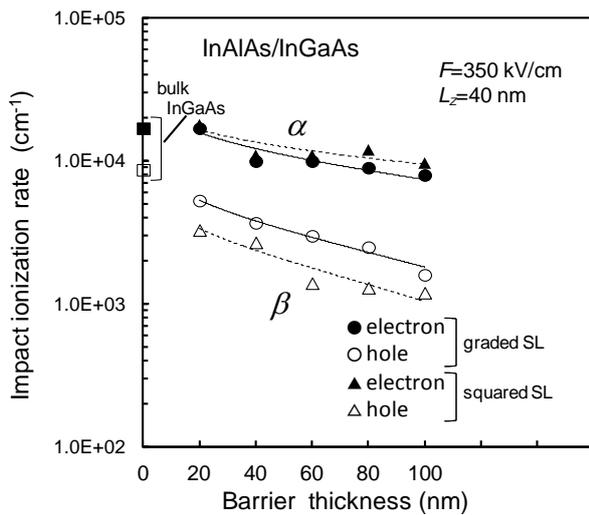


図 4-20 イオン化率の障壁層厚依存性  
(井戸層厚  $L_z=40$  nm、電界強度  $F=350$  kV/cm)

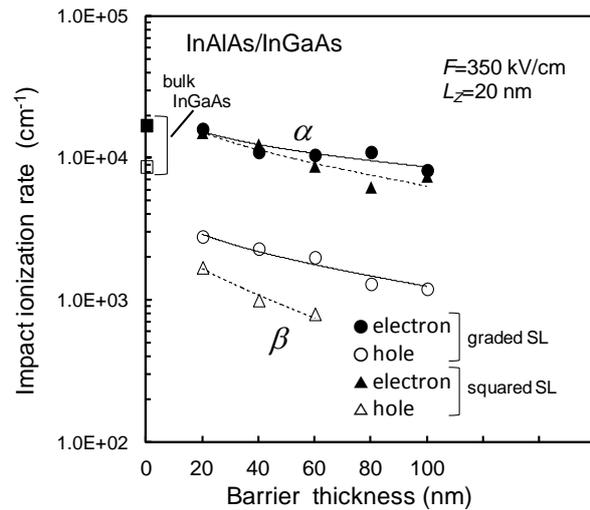


図 4-21 イオン化率の障壁層厚依存性  
(井戸層厚  $L_z=20$  nm、電界強度  $F=350$  kV/cm)

プロット：計算値  
直線・破線：計算値の傾向を示す為の対数近似線

で、比較的バンドギャップの小さな領域の比率が大きくなって、この領域での正孔のイオン化が生じ、デッドスペースによる正孔イオン化率抑制効果が減少するからである。一方、グレーデッド超格子中の電子イオン化率  $\alpha$  の障壁層厚  $L_B$  依存性は、矩形超格子の場合と比較して変化が少ない。電子の場合も正孔と同様、グレーデッド障壁層中の比較的バンドギャップの小さい領域でのバルクのイオン化が生じる。しかし、矩形超格子中ではバンド不連続  $\Delta E_c$  によるイオン化率増大効果によってデッドスペース効果が相殺されて、超格子の電子イオン化率  $\alpha$  がすでにバルク InGaAs 程度に大きくなっているため、グレーデッド障壁層が存在して、その比較的バンドギャップの小さい領域でイオン化が発生するようになっても、その寄与は小さいものとなる。以上を要約すると、キャリア・トラップ回避のためのグレーデッド障壁超格子の導入は、イオン化率比を矩形超格子の場合より小さくするというトレードオフ効果をもたらすことが判った。

このようなトレードオフを克服する方法として、いわゆる Sawtooth 型超格子 ( $L_z=0$  A のグレーデッド障壁超格子) が有効である。図 4-22 にそのバンド構造図を、図 4-23 にそのイオン化率のグレーデッド障壁層厚依存性の計算結果 ( $F=350$  kV/cm) を示す。このような Sawtooth 超格子では、井戸層厚  $L_z$  がゼロであるために、正孔のイオン化率がデッドスペース効果により抑制されて、イオン化率比  $\alpha/\beta$  として 10 程度の大きな値が、グレーデッドバリア層厚 20~100 nm という広い範囲で得られることが判った。

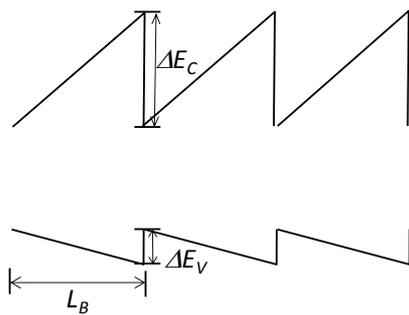


図 4-22 Sawtooth 超格子のバンド図

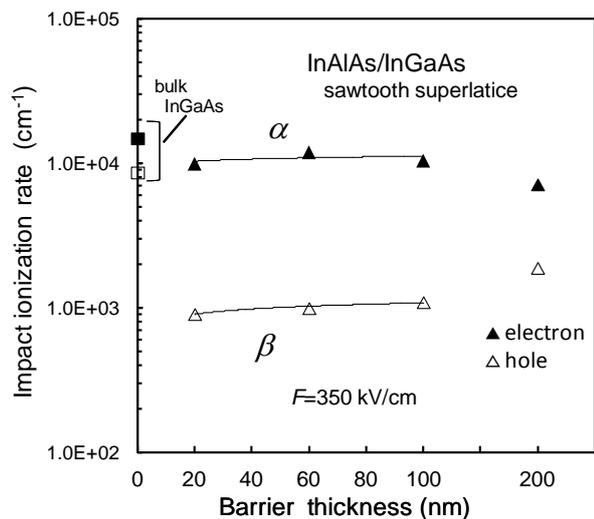


図 4-23 イオン化率の障壁層厚依存性 (Sawtooth 超格子、電界強度  $F=350$  kV/cm) プロット：計算値 直線：計算値の傾向を示す為の対数近似線

### 4-4-3 4元井戸超格子半導体中の衝突イオン化率

InAlAs/InGaAs の価電子帯不連続量  $\Delta E_v$  は 0.20 eV と InP/InGaAs の 0.38 eV より小さいものの、超格子中では正孔の井戸層へのトラップによる応答速度の劣化の懸念がある。これを回避するために、InGaAs 井戸層を 4 元化 (InGaAsP) して、 $\Delta E_v$  を小さくする超格子構造が提案されている [38]。ここでは、InAlAs/InGaAsP 超格子中のイオン化率の計算を行い、3 元井戸超格子の場合と比較した。図 4-24 に InGaAsP 井戸超格子のバンド図を、図 4-25 に 4 元井戸超格子のイオン化率の電界強度依存性の計算結果を示す。障壁層  $L_B=40$  nm/井戸層  $L_Z=40$  nm、4 元井戸組成は  $\Delta E_v$  をパラメータとした。(  $\Delta E_v=0.1$  eV、0 eV の時の InGaAsP のバンドギャップは 0.9 eV、1.05 eV とした。) InGaAsP バルクのイオン化率は Osaka らの値 [19] を用いてフィッティングした。図 4-25 において、価電子帯不連続量  $\Delta E_v$  が 0.2 eV の 3 元 (InGaAs) 井戸超格子と比較すると、 $\Delta E_v$  が 0.1 eV、0 eV と小さくなるにつれてイオン化率の絶対値が小さくなっている。これは、井戸層のバンドギャップが大きくなるとイオン化の閾値エネルギーが高くなるので、イオン化により強い電界加速が必要になることを意味している。イオン化率比  $\alpha/\beta$  を電界強度 450 kV/cm において比較すると、バルクでは 1.5~2 程度であった [19] のに対して、4 元井戸超格子では 5 程度に増大することが判った。これは、InAlAs/InGaAsP 系では、InGaAsP 4 元井戸をワイドギャップ化して  $\Delta E_v$  を小さくしても、伝導帯不連続  $\Delta E_c$  を比較的大きく維持できる材料系であるためである (  $\Delta E_v=0.1$  eV、0 eV の時、 $\Delta E_c=0.49$  eV、0.42 eV)。最後に、Kagawa らの

報告する実験値 [39] と本計算との比較を図 4-26 に示す。

井戸層/障壁層厚を同じとした比較ではないが、イオン化率の電界強度依存性の傾向について比較する意味で掲載した。計算では、実験より障壁層が厚いとしており、このためイオン化率の絶対値が計算値の方が小さい値となったが (図 4-21 参照)、イオン化率比やイオン化率の電界強度依存の傾向としては比較的近い事が確認できた。

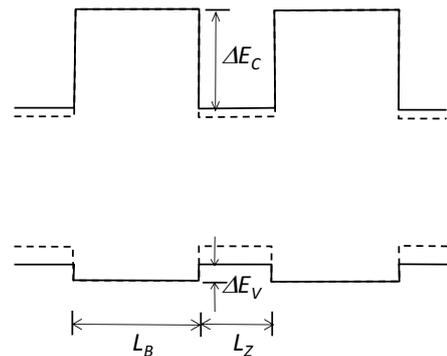


図 4-24 InGaAsP 4元井戸超格子のバンド図  
(実線は 4 元井戸/破線は 3 元井戸)

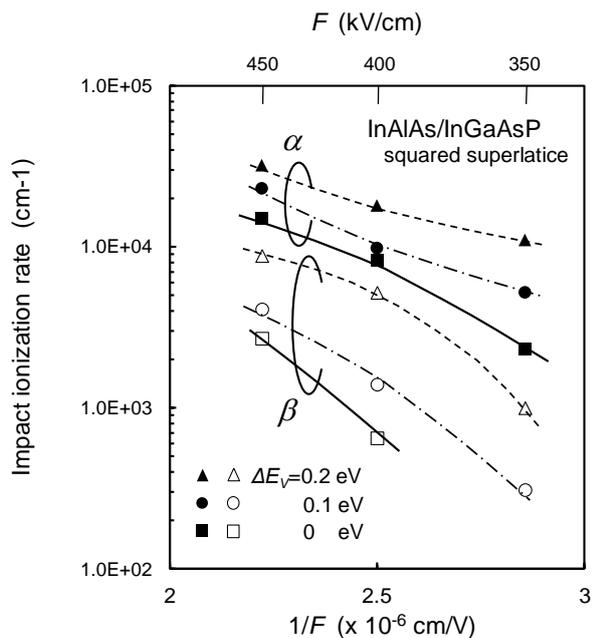


図 4-25 イオン化率の電界強度依存性  
 プロット：計算値  
 曲線：計算値の傾向を示す為の対数近似線

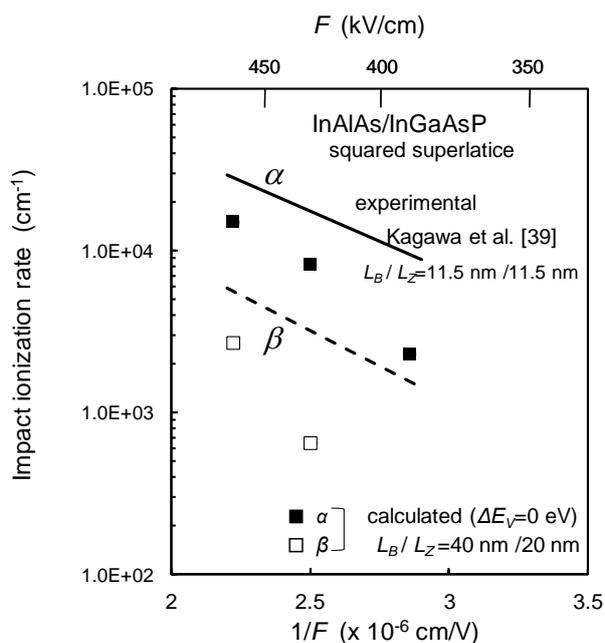


図 4-26 イオン化率の電界強度依存性  
 プロット：計算値  
 直線・破線：実験値[39]

## 4-5 結言

本章では、InAlAs/InGaAs系超格子の衝突イオン化現象の基礎的理解を得るため、モンテカルロ法による理論計算を行った。まず初めに、超格子のイオン化率計算に必要なバルクInAlAsのパラメータを得るため、イオン化率の電界強度依存性を初めて実験的に精度の高い値として導出した。これをもとに、モンテカルロ計算における衝突イオン化率のフィッティングパラメータ $p$ 値を決定した。導出された $p$ 値は電子正孔ともに、0.12~0.21と比較的小さな値であり、イオン化現象がソフトな現象であることを示唆した。また、InAlAsにおいては混晶散乱のキャリア平均エネルギーに与える影響が大きく、このことから、イオン化率の温度依存性が小さいことが予想された。次に、InAlAs/InGaAs矩形超格子のイオン化率の構造依存性をモンテカルロ法によって計算した結果、矩形超格子のイオン化率比 $\alpha/\beta$ は、主に正孔のイオン化率 $\beta$ の抑制によって増大すること、その傾向は井戸層が障壁層より相対的に薄く、とくに井戸層厚が20 nmの場合に顕著であることが判った。また、超格子井戸層への電子のトラップを回避することを目的とするグレーデッド障壁超格子では、グレーデッド障壁層の比較的バンドギャップの小さい領域で正孔のイオン化率が発生するために、同一障壁層厚/井戸層厚の矩形超格子よりもイオン化率比 $\alpha/\beta$ が小さ

くなるが、Sawtooth超格子にすることでイオン化率比 $\alpha/\beta$ を維持できる傾向があることが判った。一方、超格子井戸層への正孔のトラップを回避することを目的とするInGaAsP4元井戸障壁超格子においても、イオン化率比 $\alpha/\beta$ を5程度に増大させることができることが判った。以上に加えて、超格子中のホットエレクトロンの挙動を理解するには、従来のように伝導帯不連続量 $\Delta E_c$ に着目するだけでなく、 $\Gamma$ 谷とL谷・X谷のセパレーション量 ( $\Delta E_{L\Gamma}$ 、 $\Delta E_{LX}$ ) も重要であることが判った。井戸層でのエネルギー分布の位置変化のシミュレーションからは、いわゆる超格子効果を得るには、障壁層/井戸層とも厚さ10~15 nm程度にすることが有効であることが判った。

#### 4章の参考論文

- [1] I. Watanabe, T. Torikai, K. Makita, K. Fukushima, and T. Uji, "Impact ionization rates in (100)  $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ ", IEEE Electron Device Lett. Vol.11, No.10, pp. 437-438 (1990)
- [2] I. Watanabe, T. Torikai, T. and K. Taguchi, "Monte Carlo simulation of impact ionization rates in InAlAs-InGaAs square and graded superlattice", IEEE Journal of Quantum Electron. Vol.31, No.10, pp. 1826-1834 (1995)
- [3] 渡邊、鳥飼、「InAlAs/InGaAsP 超格子 APD のモンテカルロ解析」28p-F-14、応用物理学会 春季講演会、1991年
- [4] H. Shichijo and K. Hess, "Band structure dependence transport and impact ionization in GaAs", Phys. Rev., Vol.B-23, No.8, pp.4197-4207 (1981)
- [5] K. Brennan and K. Hess, "High field transport in GaAs, InP, and InAs", Solid State Electron., Vol.27, No.4, pp.347-357 (1984)
- [6] K. Brennan and K. Hess, "Theory of high field transport of holes in GaAs, and InP", Phys. Rev., Vol.B-29, No.10, pp.5581-5590 (1984)
- [7] P. Lawaetz, "Valence band parameters in cubic semiconductors", Phys. Rev., Vol.B-4, No.10, pp.3460-3467 (1971)
- [8] W. Fawcett, A. D. Boardman, and S. Swain, "Monte Carlo determination of electron transport properties in gallium arsenide", J. Phys. Chem. Solids, Vol.31, No.9, pp.1963-1990 (1970)
- [9] "GaInAsP Alloy Semiconductors: Appendix 10.1 Scattering rates for Monte Carlo calculations", Edited by T. P. Pearsall, John Wiley and Sons, pp.271-274 (1982)
- [10] M. Costato and L. Reggiani, "Scattering probabilities for holes: I. Deformation potential and ionized impurity scattering mechanisms", Phys. Statist. Sol., Vol.B-58, No.2, pp.471-482 (1973)
- [11] M. Costato and L. Reggiani, "Scattering probabilities for holes: II. Polar optical scattering mechanisms", Phys. Statist. Sol., Vol.B-59, No.1, pp.47-54 (1973)
- [12] M. A. Littlejohn, J. R. Hauser, T. H. Glisson, D. K. Ferry, and J. W. Harrison, "Alloy scattering and high field transport in ternary and quaternary III-V semiconductors", Solid State Electron., Vol.21, No.1, pp.107-114 (1978)
- [13] L. V. Keldysh, "Concerning the theory of impact ionization in semiconductors", Sov., Phys. JETP, Vol.21, No.6, pp.1135-1144 (1965)

- [14] G. H. Glover, "Microwave measurement of the velocity field characteristics of n-type InP", *Appl. Phys. Lett.*, Vol.20, No.6, pp.224-225 (1972)
- [15] T. H. Windhorn, L. W. Cook, M. A. Haase, and G. E. Stillman, "Electron transport in InP at high electric fields", *Appl. Phys. Lett.*, Vol.42, No.8, pp.725-727 (1983)
- [16] "GaInAsP Alloy Semiconductors", Edited by T.P. Pearsall, pp.204, John Wiley & Sons (1982)
- [17] 鳥飼、渡邊、石原、田口、「吸収・増倍分離型ヘテロ接合 APD の厳密周波数応答解析」、28p-F-8、応用物理学会春季講演会、1991年
- [18] F. Osaka, T. Mikawa, and O. Wada, "Analysis of impact ionization phenomena in InP by Monte Carlo simulation", *Jpn. J. Appl. Phys.*, Vol. 25, No.3, pp.394-401 (1986)
- [19] F. Osaka, T. Mikawa, and O. Wada, "Impact ionization coefficients in (100) oriented  $Ga_{1-x}In_xAs_yP_{1-y}$ ", *IEEE J. Quantum Electron.*, Vol.QE-21, No.9, pp.1326-1338 (1985)
- [20] F. Capasso, M. Mohamed, K. Alavi, A. Y. Cho, and P. W. Foy, "Impact ionization rates for electrons and holes in  $Al_{0.48}In_{0.52}As$ ", *Appl. Phys. Lett.*, Vol.45, No.9, pp.968-969 (1984)
- [21] H. D. Law and C. A. Lee, "Interband scattering effects on secondary ionization coefficients in GaAs", *Solid State Electron.*, Vol.21, No.2, pp.331 (1978)
- [22] K. Kodama, M. Ozeki, and J. Komeno, "Optical investigation of MQW system InP-InGaAs-InP", *J. Vac. Sci. Technol.*, B, Vol.1, No.3, pp.1703-1706 (1980)
- [23] T. P. Pearsall, "Impact ionization rates for electrons and holes in  $Ga_{0.47}In_{0.53}As$ ", *Appl. Phys. Lett.*, Vol.36, No.3, pp.218-220 (1980)
- [24] J. Urquhart, D. J. Robbins, R. I. Taylor, and A. J. Moseley, "Impact ionization coefficients in  $In_{0.53}Ga_{0.47}As$ ", *Semiconduct. Sci. Technol.*, Vol.5, pp.789-791 (1990)
- [25] F. Osaka, T. Mikawa, and O. Wada, "Electron and hole impact ionization rates in InP/ $Ga_{0.47}In_{0.53}As$  superlattice", *IEEE J. Quantum Electron.*, Vol.QE-22, No.10, pp.1986-1991 (1986)
- [26] R. People, K. W. Wecht, K. Alavi, and A. Y. Cho, "Measurement of conduction band discontinuity of molecular beam epitaxial grown InAlAs/InGaAs N-n heterojunction by C-V profiling", *Appl. Phys. Lett.*, Vol.43, No.1, pp.118-120 (1983)
- [27] S. Nojima, K. Nakashima, Y. Kawamura, and H. Asahi, "Effects of deep levels on the optoelectronic properties of InGaAs/InAlAs multiquantum-well structures", *J. Appl. Phys.*, Vol.63, No.6, pp.1955-1960 (1988)
- [28] M. Staovola, F. Capasso, J. C. Nability, K. Alavi, and A. Y. Cho, "Metastability and polarization effects in a pn heterojunction device due to deep states", *Appl. Phys. Lett.*, Vol.48, No.15, pp.997-999 (1986)
- [29] K. Brennan, "Theoretical study of multiquantum well avalanche photodiodes made from GaInAs/AlInAs material system", *IEEE Trans, Electron Devices*, Vol.ED-3, No.10, pp.1502-1510 (1986)
- [30] J. R. Chelikowsky and M. L. Cohen, "Nonlocal pseudo potential calculations for the electronic structure of eleven diamond and zinc blend semiconductors", *Phys. Rev.*, Vol.B-14, No.2, pp.556-582 (1976)
- [31] E. Hess, I. Topol, K. R. Schulze, H. Neumann, and K. Unger, "Band structure and pseudopotential form factors for AlAs", *Phys. Stat. Sol.*, Vol.B-55, No.1, pp.187-192 (1973)
- [32] F. Aymerich, "Electronic energies of  $Al_{1-x}Ga_xIn_yAs$ ", *Phys. Rev.*, Vol.B-28, No.10, pp.1968-1973 (1983)
- [33] *Topics in Applied Physics*, Vol.58, "Hot-electron transport in semiconductors", Edited by L. Reggiani, 58, Springer-Verlag (1985)

- [34] W. Porod and D. K. Ferry, "Modification of the virtual crystal approximation for ternary III compounds", Phys. Rev., Vol.B-27, No.4, pp.2587-2589 (1983)
- [35] B. K. Ridley, "Soft threshold lucky drift theory of impact ionization in semiconductors", Semicond. Sci. Technol., Vol.2, No.2, pp.116-122 (1987)
- [36] T. Kagawa, Y. Kawamura, H. Asai, M. Naganuma, and O. Mikami, "Impact ionization rates in an InGaAs/InAlAs superlattice", Appl. Phys. Lett., Vol.55, No.10, pp.993-995 (1989)
- [37] G. F. Williams, F. Capasso, and W. T. Tsang, "The graded bandgap multilayer avalanche photodiode: A new low noise detector", IEEE Electron Device Lett., Vol.EDL-3, No.3, pp.71-73 (1982)
- [38] T. Kagawa, Y. Kawamura, and H. Iwamura, "InGaAsP-InAlAs superlattice avalanche photodiode", IEEE J. Quantum Electron., Vol.28, No.6, pp.1419-1423 (1992)
- [39] T. Kagawa, Y. Kawamura, and H. Iwamura, "Saturation of multiplication factor in InGaAsP/InAlAs superlattice avalanche photodiode", Appl. Phys. Lett., Vol.62, No.10, pp.1122-1124 (1993)

# 第5章 超格子アバランシェフォトダイオードの設計とメサ構造素子の基本特性

## 5-1 緒言

本章では、前章で理論的検討を加えた超格子構造を実際の光吸収・増倍層分離構造のAPDに適用した素子の具体的設計・基本特性について述べる。ここでは、まず、超格子APD素子の高感度化・低暗電流化を実現するために、InAlAs/InAlGaAs4元井戸型超格子APDを新規に提案し、その具体的素子設計について議論する。次に、簡便な素子構造であるメサ構造APD素子を作製、評価し、その基本特性（増倍特性、暗電流特性、降伏電圧の温度特性、高周波応答特性、バルク増倍層との比較、等）を実験的に明らかにし、高速・高感度設計に必要な暗電流や利得帯域幅積の超格子構造・層厚依存性に関する知見をまとめる。さらに、素子の応用評価として、10 Gbpsにおける受信感度評価を行った結果、InP系APDを超える高受信感度特性を確認し、InAlGaAs4元井戸超格子増倍層型APDの有効性を初めて実証した。最後に、本メサ構造素子の信頼性試験を初めて行い、素子寿命を推定するとともに、メサ型構造の素子寿命を制限する要因について考察を行った[1]-[8]。

## 5-2 基本素子構造設計

本節では、従来のInAlAs/InGaAs3元井戸超格子APD素子の課題であった暗電流低減を実現するために、InAlAs/InAlGaAs4元井戸型超格子APDを新規に提案し、その基本設計について議論する。

### 5-2-1 超格子APDの課題とInAlAs/InAlGaAs4元井戸超格子APDの提案

光通信に使用される波長1-1.5  $\mu\text{m}$ 帯に受光感度を有するInAlAs/InGaAs3元井戸超格子APDの初期検討[9][10]では、超格子による電子衝突イオン化率増大化・イオン化率比増大化の結果は得られなかった。これは、4-3-1節で述べたように主にInAlAs結晶成長技術の未成熟が原因と考えられる。その後、結晶成長技術の進展により、Kagawaら（MBE成長）により初めてイオン化率比増大が報告され[11]、ほぼ同時期

にMakitaら (MOVPE成長) [12]-[14]、次いでNakamuraら (MBE成長) [15]により同様の報告がなされた。しかし、これらのInGaAs3元井戸超格子APD[11]-[15]において共通の課題となったのは暗電流の大きさであった。5-2-2-5節に示されたように、高受信感度を実現するためには少なくとも増倍暗電流値を100 nA程度以下に低減することが不可欠である。そこで、本研究では、超格子井戸層にInAlGaAs4元層を用い、井戸層のバンドギャップを大きくすることでトンネル暗電流の生成を抑制する素子構造を新規に提案する[1][16]。他の研究機関における暗電流低減のアプローチとしては、同様の効果を得るために、井戸層のInGaAs層を狭幅化して量子効果を利用する構造[15]や、InGaAsP4元井戸層を用いる構造[17]がある(これらのバンドダイアグラムは(図2-7)に示される)。前者では、高GB積を得るために増倍層を薄層化して、増倍電界強度が高電界化した場合のトンネル暗電流抑制効果は不十分であり、また、後者では、InAlAs障壁層とInGaAsP井戸層の結晶界面においてV族原子(As、P)が2種類あることにより、その切り替え成長に結晶成長上の困難があり、本提案の超格子構造のAs原子1種類の場合と比較して暗電流低減効果が必ずしも十分ではなかった。言いかえると、本提案の超格子構造が低暗電流化の観点で、より適した構造であると言える。図5-1に、5-5節以降で作製・評価するメサ構造InAlAs/InAlGaAs4元井戸超格子APDの素子構造を示す。光吸収・増倍分離型(SAM型)の裏面入射フリップチップ構造を基本としている。

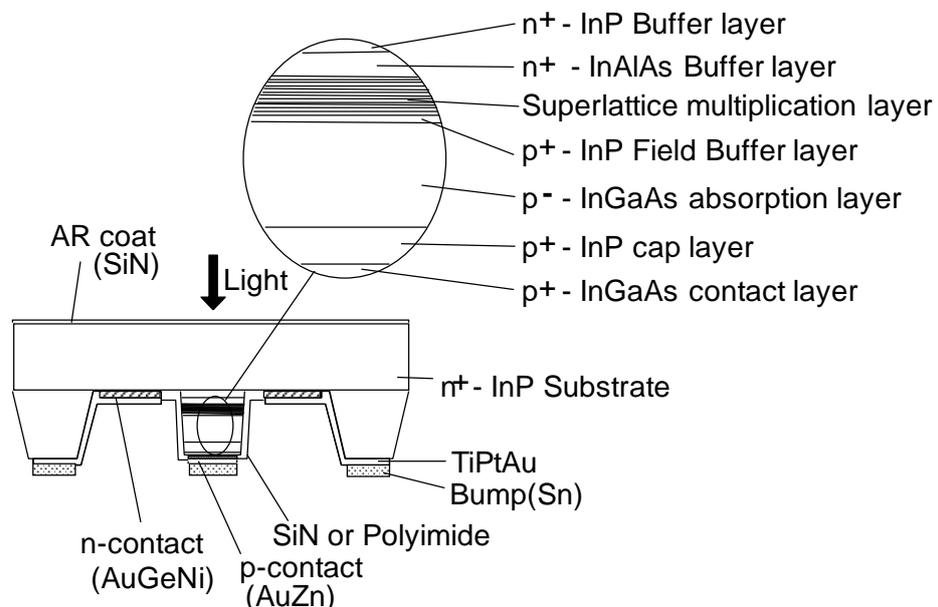


図5-1 メサ構造InAlAs/InAlGaAs4元井戸超格子APDの素子構造

図5-2にバンドダイアグラムを、表5-1にAPD層構造を示す。InAlAs/InAlGaAs超格子は、5-2-2節で述べるように、電子イオン化率 $\alpha$ が正孔イオン化率 $\beta$ より大きな( $\alpha/\beta > 1$ )系であるため、光吸収層で生成した光キャリアのうち、電子が超格子増倍層に注入されるようなp/n導電型・層材料の積層順番とした。超格子増倍層や、光吸収層、電界緩和層の層厚等は、5-2-2節で詳細に設計する。ここで、着目すべき超格子増倍層のInAlGaAs井戸のバンドギャップ $E_g$ は、裏面入射時にも波長1.2  $\mu\text{m}$ 以上で光吸収が起きず(SAM型の原則)、暗電流低減に有効、かつ、超格子の伝導帯不連続による電子イオン化率の増大が期待できるという3つの観点から、 $E_g=1.05$  eVとした( $\lambda_g=1.2$   $\mu\text{m}$ 、 $\Delta E_c=0.30$  eV、 $\Delta E_v=0.12$  eV)。また、高電界となる超格子増倍層と、バンドギャップの小さいp<sup>-</sup>InGaAs光吸収層の間の電界強度の調整を行う機能の電界緩和層としては、ワイドバンドギャップでトンネル暗電流の生成を抑制できるp<sup>+</sup>-InP層を用いた。光吸収層で生成された光キャリアのうち、電子は、光吸収層InGaAs/電界緩和層InP/InAlAs超格子障壁層の順に走行して増倍層に達するが、伝導帯不連続量 $\Delta E_c$ は、InGaAs/InP/InAlAsの順に0.22 eV/0.28 eVと段階的に配置されており、かつ、電子の有効質量が小さい為、電子に対するヘテロ障壁トラップ時間 $\tau_n$ をInP単層でほぼ0 psecにできる利点がある。これは、正孔注入型の従来のInP-APDにおいて、光吸収層InGaAs/増倍層InPの間の大きな価電子帯不連続 $\Delta E_v$ を緩和して有効質量の大きな正孔のヘテロ障壁トラップ時間をほぼ0 psecにするにはInGaAsP中間層を複雑な構成(3段以上の階段組成)で挿入しなければならないことと対照的である。

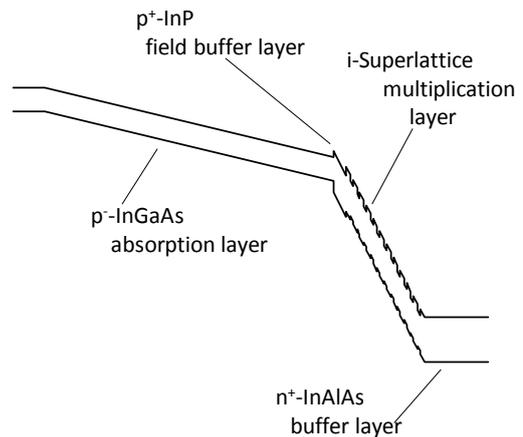


図 5-2 超格子 APD のバンドダイアグラム (バイアス印加時)

表5-1 APD層構造

	導電型	層材料	層厚 (nm)	キャリア濃度( $\text{cm}^{-3}$ )	機能
8	p+	InGaAs	100	$3.0\text{E}+19$	コンタクト層
7	p+	InP	500	$1.0\text{E}+18$	キャップ層
6	p+	InGaAs	100	$5.0\text{E}+17$	光吸収層
5	p-	InGaAs	900	$\sim 2.0\text{E}+15$	光吸収層
4	p+	InP	詳細は、表5-3に記載	$E_i$ で算出	電界緩和層
3	i	InAlAs/InAlGaAs超格子	詳細は、表5-3に記載	Semi-insulating	増倍層
2	n+	InAlAs	200	$4.0\text{E}+18$	バッファ層
1	n+	InP	200	$4.0\text{E}+18$	バッファ層
0	n+	InP	-	-	基板

## 5-2-2 超格子増倍層のイオン化率と素子構造設計

本節では、前節で提案したInAlAs/InAlGaAs4元井戸超格子増倍層を有するSAM型APDにおいてLo-Hi-Lo型の不純物濃度構成を採用し、10 Gbps用としての詳細な理論設計を行う。

### 5-2-2-1 超格子増倍層のイオン化率

APDの詳細設計を行う際、まず、各層の電界強度分布を層厚・不純物濃度から算出し、これをもとに各層の衝突イオン化率の電界強度依存性を考慮して電流連続の(式(3.3)、式(3.4))を解くことになる。

計算では、超格子APDの深さ方向電界強度分布(図5-3)の

もとで、増倍層、電界緩和層、光吸収層の3層のアバランシェ増倍を考慮した。本研究で提案するInAlAs/InAlGaAs

4元井戸超格子層の電子、正孔のイオン化率 $\alpha$ 、 $\beta$ の電界強度 $F$ 依存性は、Tsujiら[18]の報告する下式を用いた。

$$\alpha(F) = 1.53 \times 10^7 \exp\left(-\frac{3.52 \times 10^6}{F}\right) \quad (\text{cm}^{-1}) \quad (5.1)$$

$$\beta(F) = 1.24 \times 10^7 \exp\left(-\frac{3.93 \times 10^6}{F}\right) \quad (\text{cm}^{-1}) \quad (5.2)$$

( $F$ : V/cm)

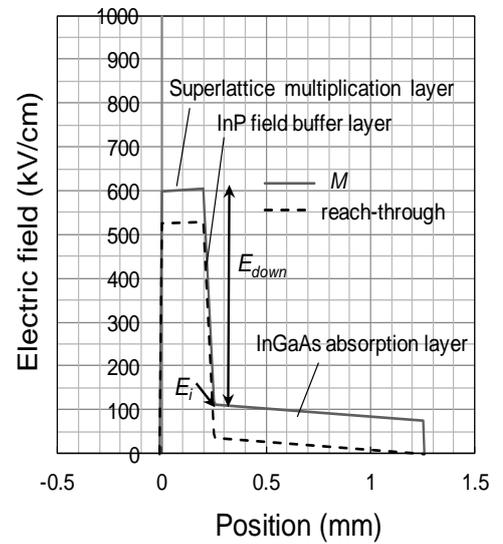


図5-3 素子の深さ方向電界強度分布

### 5-2-2-2 暗電流設計

APD受信器の受信感度は暗電流値に依存し、5-2-2-5節に示すように増倍暗電流値を100 nA以下にする必要がある。ここでは、増倍暗電流の超格子層厚依存性を検討する。増倍暗電流値は、最も電界強度の高い超格子増倍層で発生するトンネル暗電流が支配的であることから、下式(式(3.17)と同じ)を用いて計算した。

$$\frac{dJ}{dx} = \frac{q^3 m^{*2} F^2(x)}{2\sqrt{2}\pi^3 \hbar^2 E_g^{\frac{1}{2}}} \exp\left(-\frac{\pi m^{*2} E_g^{\frac{3}{2}}}{2\sqrt{2}q\hbar F(x)}\right) \quad (5.3)$$

式中の $m^*$ 、 $E_g$ には超格子増倍層の実効的な電子有効質量、バンドギャップを用い、式(5.4)、式(5.5)

で与えられるとした[19]。式中の $L$ は層厚であり、 $m^*/L$ の添え字 $b, w$ は、障壁層、井戸層を表す。

$$m^* = m_b^* \left( \frac{L_b}{L_b + L_w} \right) + m_w^* \left( \frac{L_w}{L_b + L_w} \right) \quad (5.4)$$

$$E_g^{*\frac{3}{2}} = E_{gb}^{*\frac{3}{2}} \left( \frac{L_b}{L_b + L_w} \right) \left( \frac{m_b^*}{m^*} \right)^{\frac{1}{2}} + E_{gw}^{*\frac{3}{2}} \left( \frac{L_w}{L_b + L_w} \right) \left( \frac{m_w^*}{m^*} \right)^{\frac{1}{2}} \quad (5.5)$$

InAlAs障壁層では $m_b^*=0.084/L_b=13 \text{ nm}/E_{gb}=1.47 \text{ eV}$ 、InAlGaAs井戸層では $m_w^*=0.063/L_w=8 \text{ nm}/E_{gw}=1.05 \text{ eV}$ とした。層厚については、4-4-1節におけるホットキャリア挙動の考察を基に決定した。増倍電界強度

$F(x)$ は、各増倍層厚の降伏条件での電界強度とし、

式 (5.1)、式 (5.2)、式 (3.10) を用いて算出した。

図5-4に増倍暗電流の超格子層厚依存性の計算結果を

示す。同じ障壁層厚/井戸層厚のInGaAs3元井戸超格子

と比較し、InAlGaAs4元井戸超格子では約1桁の暗電流

低減が見られ、本素子構造の効果を確認できた。4元

井戸超格子APDで増倍暗電流値を100 nA以下とするには、

増倍層厚の下限値として0.12  $\mu\text{m}$ との指針を得た。

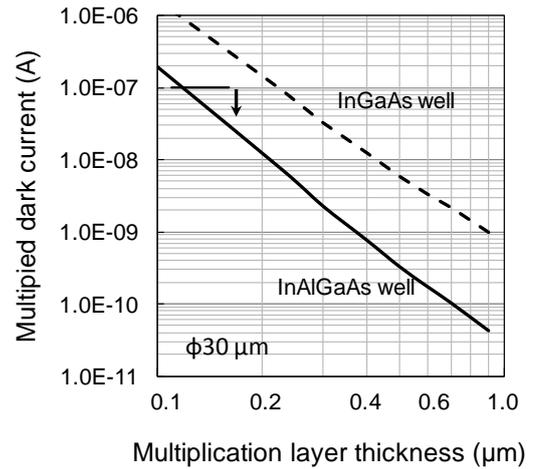


図5-4 増倍暗電流の増倍層厚依存性

### 5-2-2-3 高周波応答設計

高周波応答特性の計算では、超格子増倍層、電界緩和層、光吸収層の3層中のアバランシェ増倍を考慮した。超格子増倍層のイオン化率は式 (5.1) 式 (5.2)、キャリア飽和速度は、電子 $v_n=7.0 \times 10^6 \text{ cm/s}$ 、正孔 $v_p=5.0 \times 10^6 \text{ cm/s}$  (電界によらず一定) で与えられるとした。また、InGaAs光吸収層/InP電界緩和層のヘテロ界面における伝導帯不連続 $\Delta E_c$ による電子トラップの時定数 $\tau_n$ の値は0 psecとした。他の計算パラメータ (InP/InGaAs物性定数、実装モデル、素子定数) は、第3章の表3-2と同じとした。

#### 1) 光吸収層厚の検討

光吸収層厚の決定には、InP-APDの場合 (第3章) と同様、トレードオフ関係にある受光感度と高周波応答の二つの観点からの検討が必要である。受光感度については、式 (3.18) を用いて、InP-APDの場合と共通の結果 (図3-3) となる。波長1.55  $\mu\text{m}$ 光に対する量子効率64 %以上 (受光感度0.8 A/W以上) を得るには裏面電極反射率 $R$ が0.6の時、光吸収層厚が1  $\mu\text{m}$ 以上必要となる。次に、-3 dB遮断周波数 $f_c$ の光吸収層厚依存性を検討する。ここでは、超格子増倍層厚0.23  $\mu\text{m}$ 、InP電界緩和層厚50 nmとした。

-3 dB遮断周波数 $f_c$ の増倍率 $M$ 依存性の計算結果として、ヘテロ電界 $E_i$ が110 kV/cm (図5-5) と80 kV/cm (図5-6) の場合を示す。両図より、 $f_c$ は光吸収層が薄いほど大きくなること、 $E_i$ にも依存することが判る ( $E_i$ 依存性については次々項で検討する)。図5-5の結果を光吸収層厚依存性として整理したのが、図5-7、図5-8である。図5-7より、超格子APDはリーチスルー時の $f_c$ がInP-APDより大きいことが示された。これは、超格子APDがキャリア飽和速度の大きい電子注入型の素子であることによる。また、図5-8より、10 Gbps動作で良好なアイ開口を得るのに必要な $f_c$ が8 GHz以上を実現するには、超格子APDでは光吸収層厚は1.4  $\mu\text{m}$ 以下が必要であることが判った。

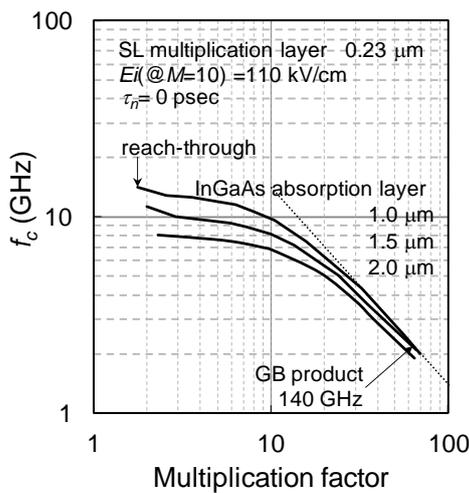


図5-5 -3dB遮断周波数 $f_c$ の増倍率依存性  
(パラメータ：光吸収層厚)  
( $E_i=110$  kV/cm)

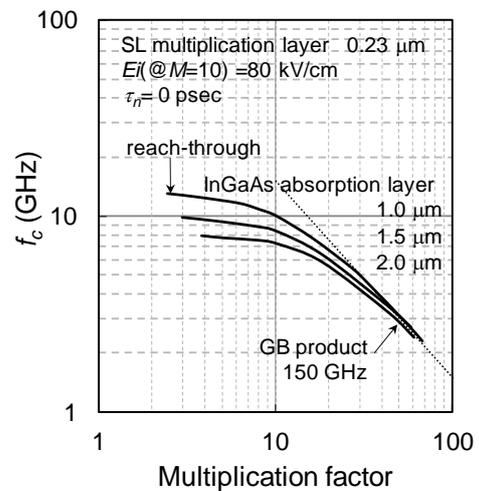


図5-6 -3dB遮断周波数 $f_c$ の増倍率依存性  
(パラメータ：光吸収層厚)  
( $E_i=80$  kV/cm)

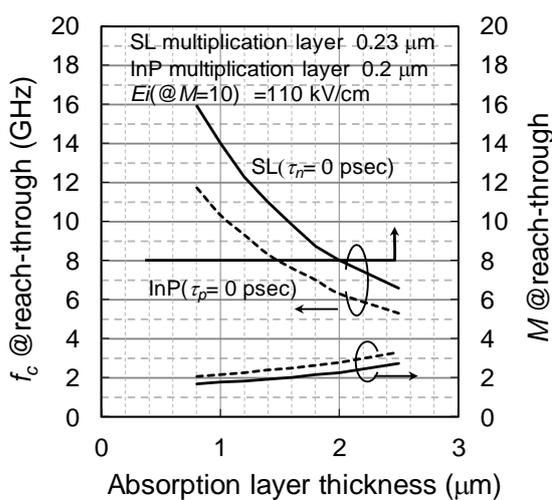


図5-7 -3dB遮断周波数 $f_c$ の光吸収層厚依存性  
(超格子とバルクInPの比較：リーチスルー時)  
( $E_i=110$  kV/cm)

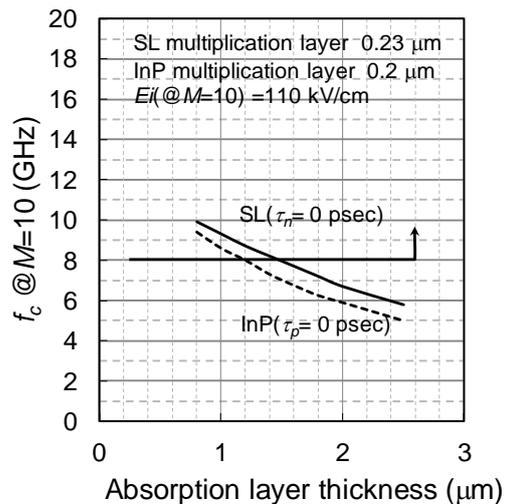


図5-8 -3dB遮断周波数 $f_c$ の光吸収層厚依存性  
(超格子とバルクInPの比較： $M=10$ )  
( $E_i=110$  kV/cm)

## 2) 増倍層厚の検討

次に、-3 dB遮断周波数 $f_c$ の増倍層厚依存性を検討する。InGaAs光吸収層厚 $1.0 \mu\text{m}$ 、InP電界緩和層厚 $50 \text{ nm}$ 、ヘテロ電界強度 $E_f$  (@増倍率 $M=10$ )は $110 \text{ kV/cm}$ 一定とした。図5-9の $f_c$ の増倍率依存性の計算結果から、超格子増倍層厚が薄いほど、 $f_c \cdot$ 利得帯域幅積 (GB積) とともに大きくなるのがわかる。図5-10は、GB積の超格子増倍層厚依存性の計算結果を示す。GB積 $100 \text{ GHz}$ 以上は、増倍層厚 $0.33 \mu\text{m}$ 以下で得られることが判った。なお、増倍層厚の厚い側でGB積が相対的に大きくなる傾向があるのは、増倍層の厚膜化で増倍電界強度が下がり、この時イオン化率比が電界強度に依存して大きくなる為である。図5-11、図5-12にリーチスルー時の $f_c$ と増倍率 $M=10$ の時の $f_c$ の増倍層厚依存性の計算結果を示す。図5-12において、 $M=10$ の時の $f_c$ が $8 \text{ GHz}$ 以上を得るには増倍層厚 $0.3 \mu\text{m}$ 以下が必要であることが判った。

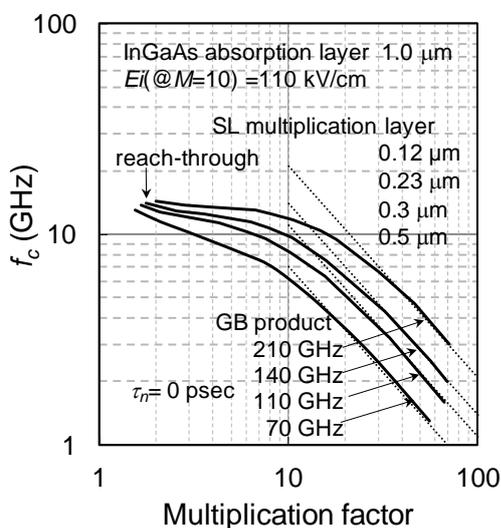


図5-9 -3 dB遮断周波数 $f_c$ の増倍率依存性 (パラメータ: 増倍層厚)

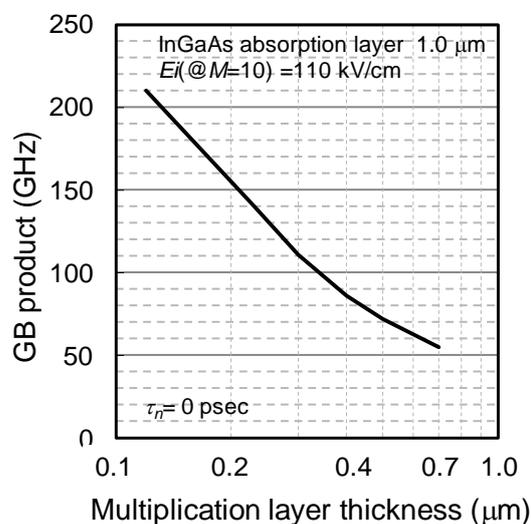


図5-10 GB積の増倍層厚依存性

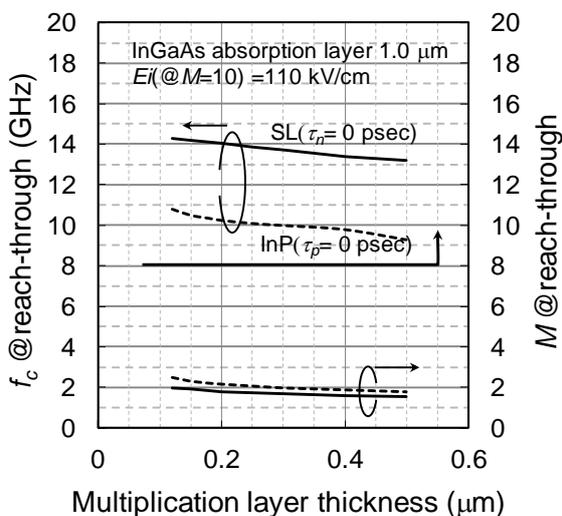


図5-11 -3 dB遮断周波数 $f_c$ の増倍層厚依存性 (超格子とバルクInPの比較: リーチスルー時)

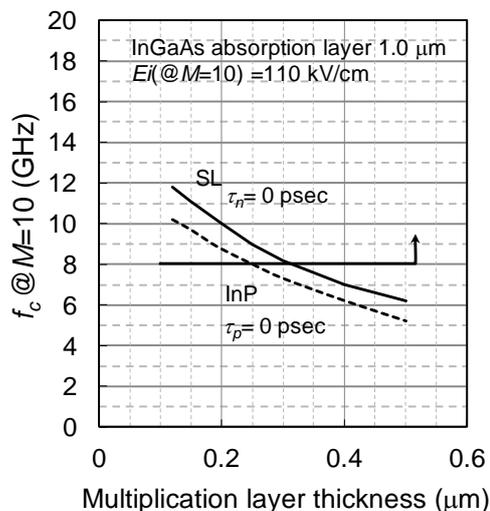


図5-12 -3 dB遮断周波数 $f_c$ の増倍層厚依存性 (超格子とバルクInPの比較:  $M=10$ )

### 3) ヘテロ電界強度の検討

ここでは、-3 dB遮断周波数 $f_c$ 、GB積のヘテロ電界強度 $E_i$ 依存性を検討する。図5-13は増倍率 $M=10$ の時の $f_c$ のヘテロ電界 $E_i$ 依存性（超格子増倍層厚は $0.23\ \mu\text{m}$ ）、図5-14は $E_i$ をパラメータとしたGB積の超格子増倍層厚依存性の計算結果を示す。InP電界緩和層厚は $50\ \text{nm}$ 、光吸収層厚は $1.0\ \mu\text{m}$ とした。計算の結果、ヘテロ電界強度 $E_i$ が $150\ \text{kV/cm}$ になると、 $f_c@M=10$ 、GB積、ともに低下が顕著となることが示された。これは、このような電界強度になるとInGaAs光吸収層でのアバランシェ増倍が無視しえなくなり、実効的な増倍層厚が大きくなって、増倍生成キャリアの走行時間が急激に増大するためである。図5-13において、超格子APDの $E_i$ 依存性は、InP-APDと同様の $E_i$ 依存性を示すが、もともとの $f_c@M=10$ の値が大きいため、 $E_i$ が $150\ \text{kV/cm}$ 以下の範囲で $f_c@M=10$ の値として $8\ \text{GHz}$ が確保できる。これはInP-APDの $120\ \text{kV/cm}$ 以下の範囲と比較すると上限が拡大できることを意味する。一方、オーバーロード時ダイナミックレンジの観点で、高周波応答する最小の増倍率 $M_{min}$ は $2.5$ 以上が必要であるが、これを満たすには、図5-13の右軸から、超格子APDでは、 $E_i$ が $80\ \text{kV/cm}$ 以上、InP-APDでは $90\ \text{kV/cm}$ 以上が必要と示された。以上により、高速・高ダイナミックレンジを両立・確保できるヘテロ電界強度 $E_i$ の範囲は、超格子APDでは $80\sim 150\ \text{kV/cm}$ （幅 $70\ \text{kV/cm}$ ）であり、InP-APDの $90\sim 120\ \text{kV/cm}$ （幅 $30\ \text{kV/cm}$ ）より広い範囲であることが判った。このようにヘテロ電界 $E_i$ の設計範囲を広く取れるということは、素子作製面で電界緩和層の濃度許容範囲を拡大できるという利点を超格子APDが有することを意味する。

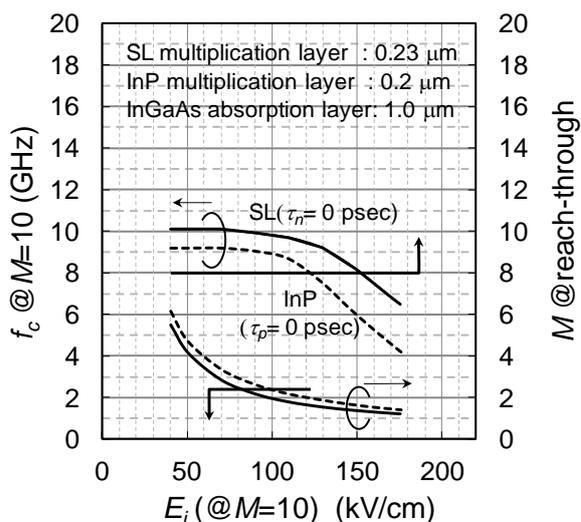


図5-13 -3 dB遮断周波数 $f_c$ のヘテロ電界強度依存性（超格子とバルクInPの比較）

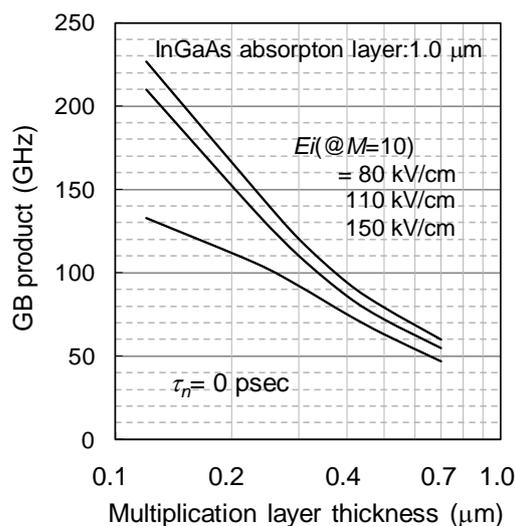


図5-14 GB積の超格子増倍層厚依存性（パラメータ：ヘテロ電界強度）

#### 4) 電界緩和層厚の検討

ここでは、電界緩和層厚がGB積に与える影響について検討する。図5-15に電界緩和層をInP、InAlAsとした場合のGB積の電界緩和層厚依存性を示す。InP電界緩和層の場合、層厚を厚くした場合の帯域 $f_c$ の劣化量が大きい。これは、InP層における電子と正孔のイオン化率の大小関係が、超格子層やInAlAsにおけるそれと逆転しているため、超格子増倍層と電界緩和層のトータルとしての実効的イオン化率比が、InP電界緩和層の場合、より1に近づく為と考えられる。本研究で提案する超格子APDにおいては、InGaAs光吸収層から超格子増倍層への電子注入の際、キャリアのヘテロ界面でのトラップ時間をほぼ0 psecにするために、伝導帯不連続量 $\Delta E_c$ が段階的になるように、InP電界緩和層を採用している。このInP電界緩和層の場合、GB積劣化を抑制する観点から、InP電界緩和層厚を可能な限り薄く（50 nm程度以下に）薄くする必要があることが判った。

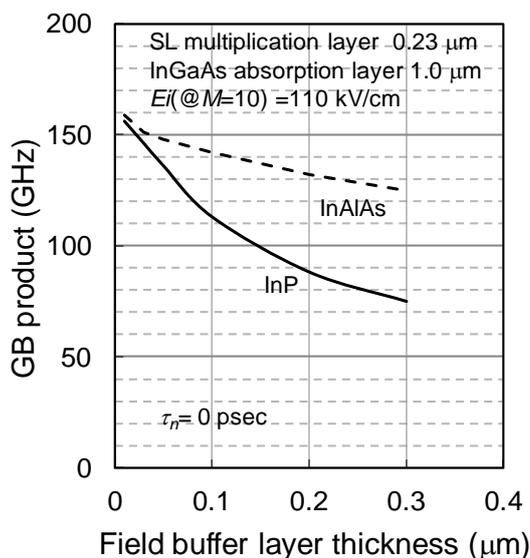


図5-15 GB積の電界緩和層厚依存性  
(電界緩和層：InPとInAlAsの比較)

#### 5) 製造の観点からの検討

ここでは、先に検討した-3 dB遮断周波数 $f_c$ の増倍層厚依存性やヘテロ電界 $E_i$ 依存性が、実際の超格子APDの製造時にどのような制限をもたらすかの観点で考察する。本研究で提案するメサ構造素子においては、素子特性（特に高周波応答特性）に重要な超格子増倍層厚や電界緩和量 $E_{down}$ （電界緩和層の不純物濃度 x 層厚に比例）は、結晶成長による製造ばらつきを含んだ出来栄えとなる。このうち、電界緩和量については、電界緩和層の濃度制御の工程能力に依存する為、これは従来プレーナInP-APDと本メサ構造

超格子APDは同等と言える。一方、増倍層厚の制御については、APDのpn接合形成をZn、Cd等のp型不純物の熱拡散工程（深さ制御精度は一般には $\pm 0.05 \mu\text{m}$ ）で行う従来のプレーナ構造InP-APDに対して、本メサ構造超格子APDにおいては、結晶成長工程の高い層厚制御性（厚さ精度は一般に層厚の $\pm 5\%$ 以内。増倍層 $0.23 \mu\text{m}$ の時、 $\pm 0.012 \mu\text{m}$ ）を利用できる。

#### 5-2-2-4 過剰雑音設計

ここでは、10 Gbps用設計の超格子APD素子の過剰雑音特性について検討する。光吸収層厚 $1.0 \mu\text{m}$ /InP電界緩和層厚 $50 \text{ nm}$ /ヘテロ電界強度 $E_i$ が $110 \text{ kV/cm}$ として計算した。図5-16に、過剰雑音指数の増倍率依存性の計算結果を示す。過剰雑音の実効イオン化率比は、超格子APDでは約2、InP-APDでは約1.3に相当し、超格子増倍層厚を $0.42 \mu\text{m}$ から $0.23 \mu\text{m}$ に薄くするにつれて、増倍電界強度の上昇に伴い過剰雑音 $F_{\text{excess}}$ が $0.4 \text{ dB} (@M=10)$ と漸増するものの、増倍層厚 $0.2 \mu\text{m}$ のInP-APDと比較すると $1.1 \text{ dB}$ の低雑音化が得られることが判った。次に、図5-17に過剰雑音指数のヘテロ電界強度 $E_i$ 依存性の結果を示す。ヘテロ電界強度 $E_i$ が $110 \text{ kV/cm}$ と $180 \text{ kV/cm}$ の場合について比較すると、両者の過剰雑音係数はほぼ等しく、光吸収層でアバランシェ増倍発生するような電界強度となっても雑音特性の顕著な劣化は見られない傾向を確認できた。これはInP-APDの場合(図3-13)と同じ傾向である。

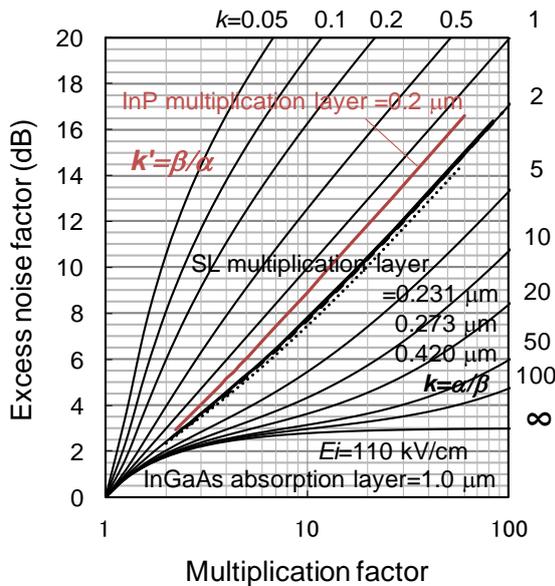


図5-16 過剰雑音指数の増倍率依存性  
(パラメータ：増倍層厚)

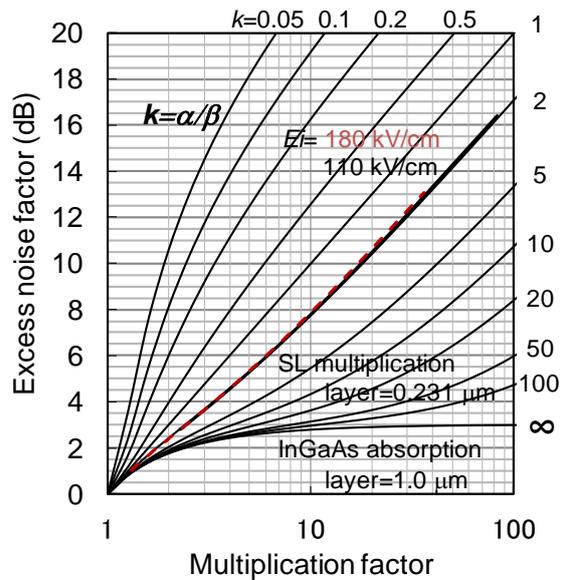


図5-17 過剰雑音指数の増倍率依存性  
(パラメータ：ヘテロ電界強度)

次に、過剰雑音指数の増倍率依存性の電界緩和層厚比較（50 nm/200 nm比較）の計算結果を図5-18に、過剰雑音指数の増倍層厚依存性の計算結果を図5-19に示す。これらより、InP電界緩和層厚を50 nmから200 nmに厚くすると、過剰雑音指数（@増倍率 $M=10$ ）が1.0 dB悪化することが判った。電界緩和層の材料がInPの場合、電界緩和層が厚い場合に雑音特性の悪化が起きる理由としては、電界緩和層厚が厚くなってこの層でのアバランシェ増倍の発生が無視できなくなった場合、InPにおける電子と正孔のイオン化率の大小関係（ $\beta > \alpha$ ）が、超格子層やInAlAsにおけるそれ（ $\alpha > \beta$ ）と逆転しているため、超格子増倍層と電界緩和層のトータルとしての実効的イオン化率比が1に近づく為と考えられる。これに対して、InAlAs電界緩和層の場合は、イオン化率の値も小さく電界緩和層でのアバランシェ増倍が起りにくいことに加えて、イオン化率比の逆転もないので、過剰雑音への影響もほとんどない。5-2-2-3で述べたように、本超格子APDにおいてはGB積の観点からInP電界緩和層厚を50 nm程度に薄くする必要があったが、過剰雑音設計の観点においても、電界緩和層厚を50 nm程度に薄くする必要があることが判った。

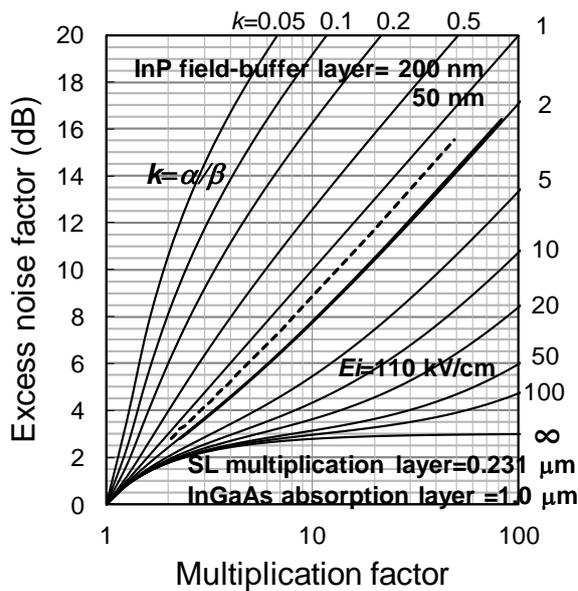


図5-18 過剰雑音指数の増倍率依存性  
(InP電界緩和層の場合の層厚比較)

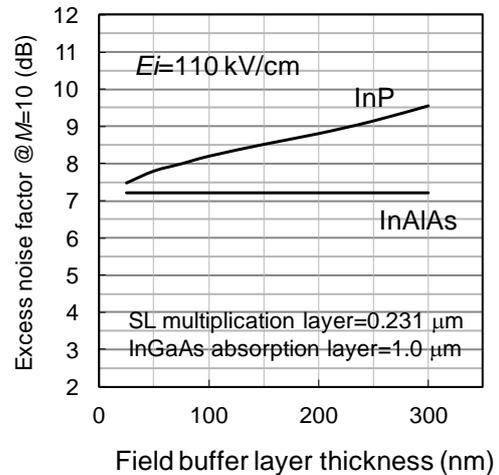


図5-19 過剰雑音指数の電界緩和層厚依存性  
(InP、InAlAs比較)

### 5-2-2-5 受信感度特性見積り

ここでは、超格子APDとプリアンプを組み合わせた光受信器の最小受信感度特性について検討する。受信感度の計算は、第3章と同様の方法を用いた。計算に用いたパラメータは、イオン化率比 $k$ は実験値式(5.1)、式(5.2)を用い、それ以外は表3-3の値と同じとした。図5-20に、超格子APDのGB積をパラメータとした最小受信感度のビットレート依存性の計算結果を示す。増倍暗電流 $I_{dm}$ を10 nAとして、GB積80 GHzと120 GHzの場合を計算したが、10 Gbpsにおいて超格子APDの受信感度は、順に-30.4 dBm、-31.2 dBmとなり、GB積80 GHzのInP-APDの場合の-29.9 dBmに対して、各々0.5 dB、1.3 dBの感度改善となった。次に、図5-21にAPDの増倍暗電流 $I_{dm}$ をパラメータとした最小受信感度のビットレート依存性の計算結果を示す。増倍暗電流 $I_{dm}$ が1000 nA、100 nA、10 nAの時に、順に最小受信感度は順に、-29.4 dBm、-30.9 dBm、-31.2 dBmとなった。以上をまとめると、GB積120 GHz程度以上、増倍暗電流100 nA程度以下の高速かつ低暗電流な素子を超格子APDで実現できれば、10 Gbps用設計のInP増倍層型APD(GB積80 GHz)よりも、1 dB以上の受信感度改善を得られる設計となった。

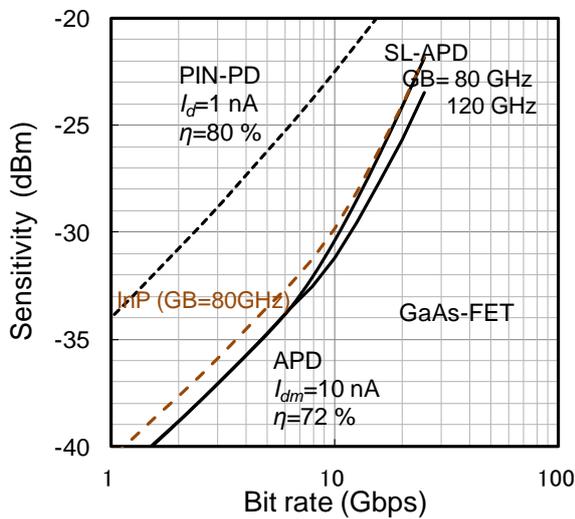


図5-20 最小受信感度のビットレート依存性  
(パラメータ：GB積)

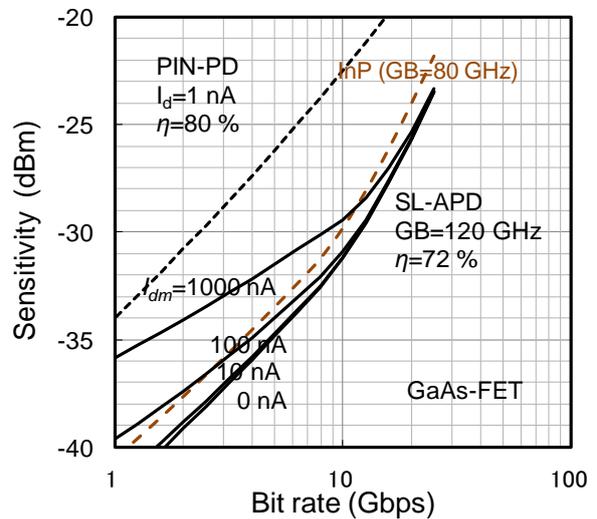


図5-21 最小受信感度のビットレート依存性  
(パラメータ：増倍暗電流)

## 5-2-2-6 降伏電圧・電界強度の見積り

これまでの議論により、10 Gbps用素子としては、高周波応答・高GB積とダイナミックレンジ特性の観点、過剰雑音特性の観点、及び、暗電流特性の観点から、InAlAs/InAlGaAs超格子APDにおいては、超格子増倍層厚0.12~0.3  $\mu\text{m}$ 、InP電界緩和層厚50 nm以下、光吸収層厚1.0~1.4  $\mu\text{m}$ 、光吸収層におけるヘテロ電界強度 $E_i=80\sim 150$  kV/cmを満たす必要が示された。次節以降の素子試作評価に先立ち、これらの設計範囲を満たす場合の素子の降伏電圧 $V_{br}$ 、超格子増倍電界強度 $E_m$ の増倍層厚依存性の計算結果を図5-22に示しておく。本計算では、光吸収層厚1.0  $\mu\text{m}$ /InP電界緩和層厚50 nmとして、製造ばらつき（ヘテロ電界強度 $E_i$ : 80/110/150 kV/cm、光吸収層p濃度:  $2.0 \times 10^{15}/4.0 \times 10^{15}/8.0 \times 10^{15}$   $\text{cm}^{-3}$ )を考慮した。

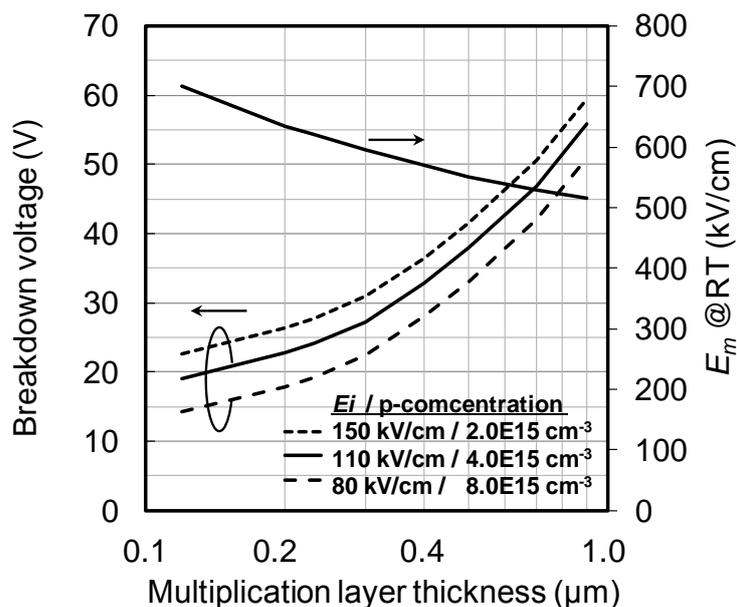


図5-22 降伏電圧/増倍電界強度の増倍層厚依存性

### 5-3 InAlGaAs4元井戸超格子APDの動作の初期的確認

本節では、本研究で提案するInAlGaAs4元井戸超格子APDの動作の初期的確認の実験結果[1]について述べる。初期評価に用いた素子は、表面入射・メサ構造・SAM(Separate-Absorption-Multiplication)型、メサ直径80  $\mu\text{m}$ 相当のSiNパッシベーション膜付き素子である。その素子構造を図5-23に示す。結晶成長はMOVPE法[18]を用いた。超格子増倍層厚は640 nm(InAlAs障壁層20 nm/InAlGaAs井戸層20 nm:16周期)/ $2 \times 10^{15} \text{ cm}^{-3}$ 、 $\text{p}^+$ -InP電界緩和層厚は90 nm/ $2.5 \times 10^{17} \text{ cm}^{-3}$ 、 $\text{p}^-$ -InGaAs光吸収層厚は1.0  $\mu\text{m}/4 \times 10^{15} \text{ cm}^{-3}$ とした。なお、 $\text{p}^+$ -InP電界緩和層から超格子増倍層へZnドーパントが成長中に拡散するため、両層の間にノンドープのInAlAsスペーサ層200 nmを挿入している。図5-24に典型的な光電流・暗電流特性を示す。バイアス30 V以上で光電流の立ち上がりがあり、量子効率 $\eta$ は45 %@波長1.5  $\mu\text{m}$ 、降伏電圧 $V_{br}$ は66 Vであった。降伏電圧が図5-22の計算値より高い理由は、InP電界緩和層が90 nmと厚いこと、InAlAsスペーサ層が存在することによる。図5-25に暗電流の増倍率依存性を示す。増倍率10の時の暗電流は80 nA、増倍暗電流 $I_{dm}$ は4 nA、非増倍暗電流 $I_{d0}$ は92 nAであった。同一層厚のInGaAs3元井戸型超格子APDでは、増倍率10の時の暗電流は50  $\mu\text{A}$ [16]であったので、InAlGaAs4元井戸超格子APDの著しい暗電流低減効果を初めて確認できた。図5-26に増倍暗電流値の計算値と実験値の比較を示す。実験値が計算値より小さな値となった理由は、ワイドギャップのInAlAsスペーサ層の影響と考える。(尚、計算値が、図5-4と異なるのは、障壁層/井戸層厚、及びメサ径の違いによる。)次に、高周波応答特性について述べる(評価系は図5-47を参照)。図5-27に-3 dB帯域の増倍率依存性の評価結果を示す。増倍率 $M=3$ の時に最大帯域10 GHz、

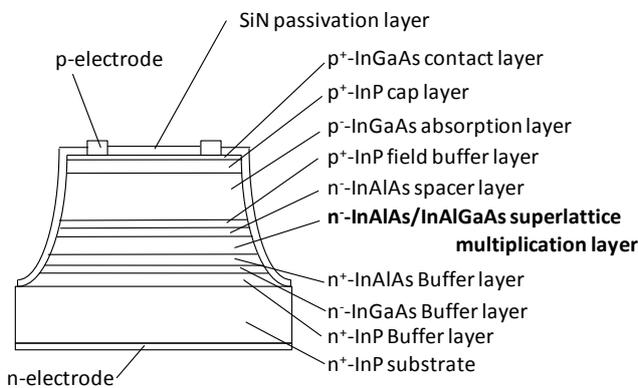


図5-23 初期確認に用いた素子構造

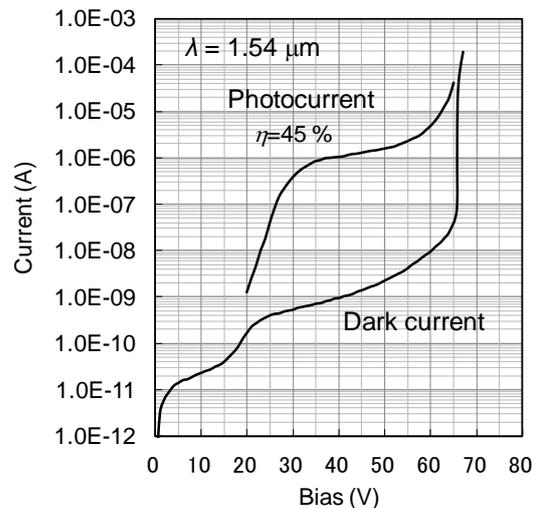


図5-24 光電流・暗電流特性

利得帯域幅積(GB積) 50 GHzが確認できた。このGB積の値は、図5-28に示す理論計算値と良く一致している。以上、本節で試作評価した初期的な素子構造の特性を要約すると、最大帯域10 GHz (容量制限:  $C=350$  fF) が得られたものの、GB積50 GHz・量子効率 $\eta$  は45 %と10 Gbps用としては特性が不十分であった。GB積の改善には、図5-28からも示唆されるように超格子増倍層厚を薄膜化する必要がある。量子効率の改善には、図5-1に示す裏面入射構造にして、p電極の反射を用いることが考えられる。その際同時に、受光メサ径を縮小して素子容量を低減すれば、最大帯域の改善も見込まれる。以上の改善検討を次節以降で行うものとする。

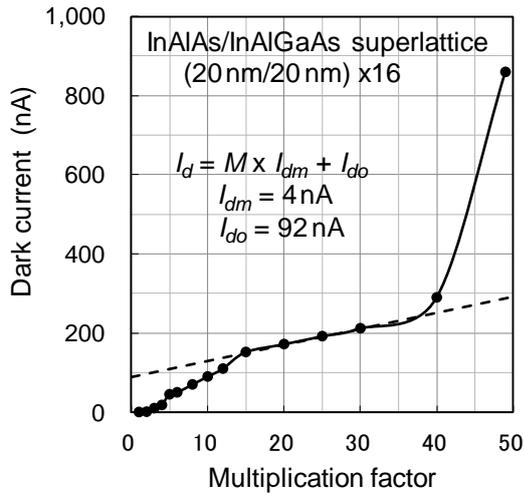


図5-25 暗電流の増倍率依存性

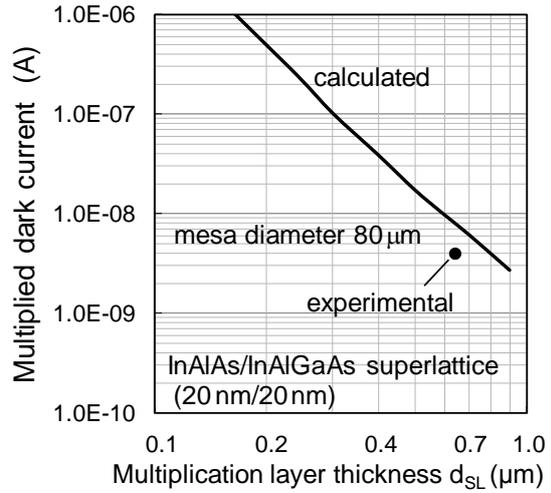


図5-26 暗電流の設計値との比較

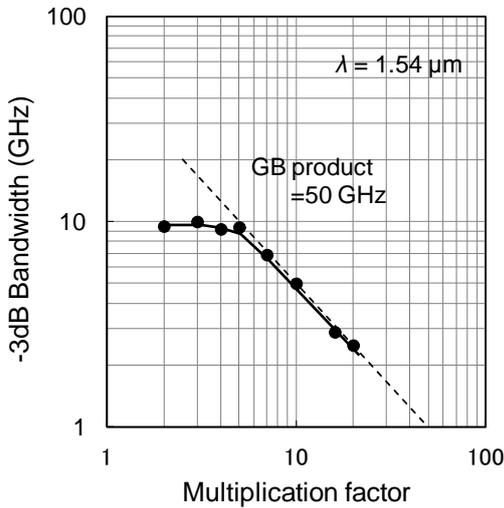


図5-27 -3 dB帯域の増倍率依存性

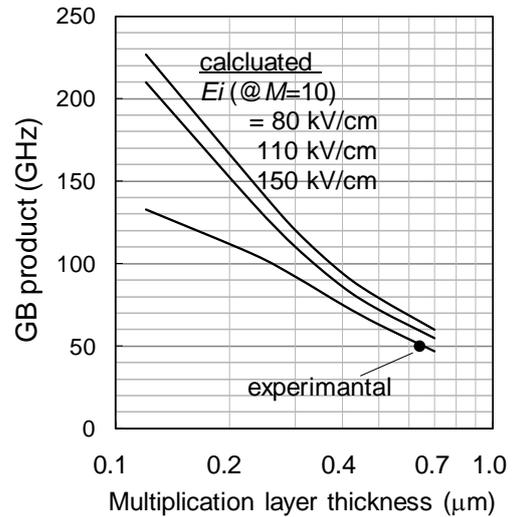


図5-28 GB積の設計値との比較

## 5-4 高速化の為の超格子増倍層の薄膜化時の暗電流検討

本節では、高速化の為に超格子増倍層を薄膜化する際に留意すべき暗電流特性について、超格子層構造依存性の観点からの検討結果について述べる。表5-2に検討した3種類の超格子構造を示す。結晶成長はガスソースMBE法を用いた（次節参照）。障壁層・井戸層の層厚については、4-4-1節におけるホットキャリア挙動の考察（図4-10, 11）を基に10~15 nm程度の厚さに見直すとともに、高速化のため、超格子増倍層の合計層厚を前述のMOVPE成長素子の1/2以下に薄膜化し、素子(a)で300 nm、素子(b)(c)で231 nmとした。暗電流評価に使用した素子は、光吸収層なしの表面入射・メサ構造・超格子PIN構造で、メサ直径80  $\mu\text{m}$ 相当のSiNパッシベーション膜付き素子である。波長0.68  $\mu\text{m}$ 光を表面側キャップ層で吸収させることで電子注入条件の増倍特性を測定した(4-3-1参照)。図5-29に暗電流の増倍率依存性の比較を示す。素子(a)と素子(b)(c)の比較から、超格子増倍層厚を薄くすると暗電流値は増加すると言えるが、これは増倍電界強度が上昇するからである。また、素子(b)と素子(c)の比較から、1周期あたりの合計層厚が同じ場合は、障壁層を厚くする方が暗電流は小さくなるのが判るが、これは、障壁層厚が厚いほど、二つの井戸層間の障壁層を介するトンネル遷移（図5-30）の遷移確率が小さくなるからである。以上の検討をもとに、素子(a)(b)の超格子構造を5-6節以降でSAM構造として詳細に検討する。

表5-2 超格子構造

	超格子増倍層厚 $d_{SL}$ (nm)	障壁層/井戸層 InAlAs/InAlGaAs (nm)	超格子 周期数
素子(a)	300	13/12	12
素子(b)	231	12/9	11
素子(c)	231	9/12	11

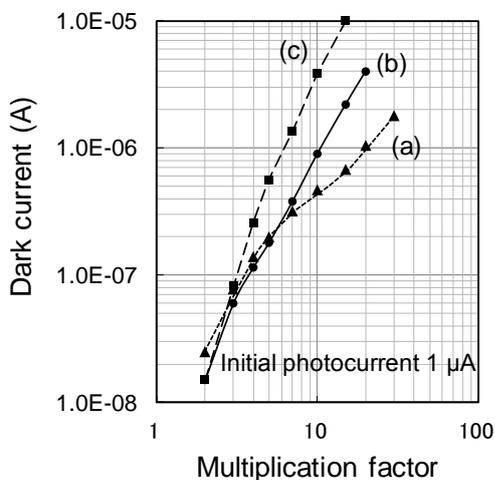


図5-29 超格子PINの暗電流の増倍率依存性

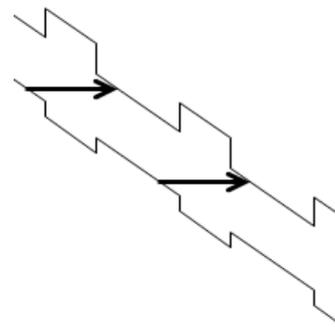


図5-30 超格子中のトンネル遷移の模式図  
(障壁層を介した二つの井戸間の遷移)

## 5-5 メサ構造素子の製造工程

本節では、次節以降で高速化検討の特性評価を行う裏面入射・メサ構造超格子APDの製造工程について述べる。APD層構造の結晶成長はガスソースMBE法を用いた。APDエピ層の品質の観点では、デバイス特性に直結する暗電流特性を指標にInAlAsの成長条件として、自然超格子形成が微弱なCuPt型領域が得られるAsH<sub>3</sub>流量/基板温度の条件範囲を用いた[20][21]。また、本ガスソースMBE成長では、p型不純物としてBeを用いた。Beは一般に熱拡散定数が、MOVPE成長で用いられるZnと比較して小さく、高濃度かつ、急峻なドーピング・プロファイルが必要なAPDのp型電界緩和層の形成に有利である。ただし、Beの熱拡散については、一定の高濃度以上にデルタ・ドーピングすると、拡散定数が小さくなるとの報告[22]がある。このため、p<sup>+</sup>-InP電界緩和層（No. 4層）のBe濃度は $1 \times 10^{18} \text{ cm}^{-3}$ 以下の設定としたが、このBe濃度条件においても p<sup>+</sup>-InP電界緩和層（No. 4層）の層厚は、MOVPE法よりも薄膜化が可能であり、かつ、スペーサ層も不要となるので高周波応答特性の改善に非常に有利である。一方、InGaAs光吸収層（No. 5層）については、全層を空乏化させるために $8 \times 10^{15} \text{ cm}^{-3}$ 以下の低濃度の p 型ドーピングが必要であるが、その為にはInGaAs層はノンドープで $1 \times 10^{15} \text{ cm}^{-3}$ 以下のn型を実現し、Beを低濃度ドーピングする必要がある。

次に、デバイス・プロセスの概略を（図5-31）に示す。工程順に、1) 受光部メサ/バンプ部メサの形成、2) 受光部パッシベーション膜の形成、3) p/n電極、配線/パッド電極の形成、4) 裏面研磨、5) 裏面AR膜の堆積、である。1) の受光部メサの形成については、臭素/臭化水素酸/水の混合溶液によるウェットエッチングを用いた。このエッチング液は結晶方位依存性が小さく、垂直に近い順メサ形状の形成が可能であり、エッジ増倍の抑制に有利である。一方、バンプ部メサの形成には、臭素/メタノールの混合溶液を用いた。このエッチング液は結晶方位依存性が見られるが、順メサ方位を段差配線に利用できる。2) のパッシベーション膜としては、p-CVD・SiN膜、または、ポリイミド膜を用いた。メサ型素子の摩耗素子寿命は、パッシベーション膜の種類に依存するため、5-8節で検討・考察する。3) の電極については、リフトオフ法を用いてp電極はAuZn、n電極はAuGeNi、配線/電極パッドはTiPtAuで各々形成した。プロセス工程4)～5)については、既存の受光プロセスと同じであり説明を省略する。作製したメサ構造APDの素子外観を（図5-32）に示す。チップサイズは $400 \times 300 \mu\text{m}$ である。なお、受光メサがチップの中心位置（対角線の交点位置）からオフセットをもった位置にあるのは、チップキャリア実装時に受光部メサからのキャリア上のp引き出し配線長を短くして、インダクタンスの影響を低減する意図による。

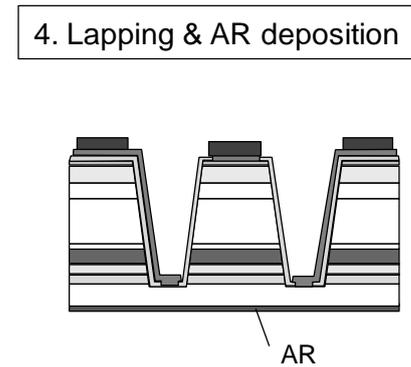
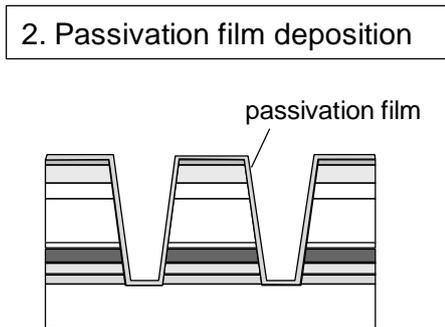
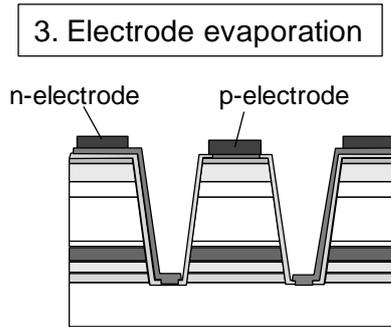
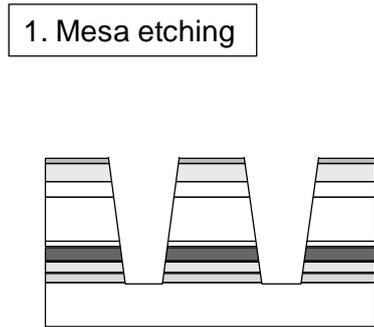
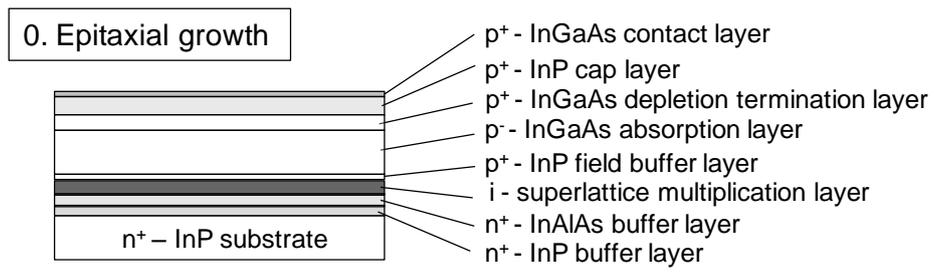


図5-31 デバイス・プロセスの概略

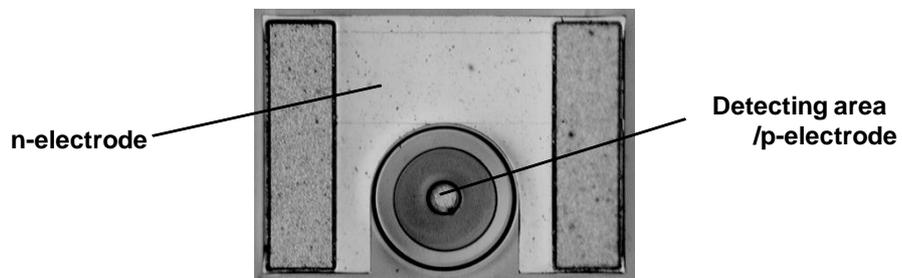


図5-32 素子外観

## 5-6 SAM-APDの特性評価結果

本節では、高速化を意図した裏面入射メサ構造SAM型素子(図5-1)のデバイス特性(増倍・暗電流特性、温度特性、雑音特性、高周波応答特性等)の評価結果について述べる。素子はチップキャリアに upside-downで実装し、超格子増倍層厚 $d_{SL}$ や光吸収層のヘテロ電界 $E_i$ をパラメータとした設計検証を行った。素子一覧を表5-3に示す。

表5-3 試作評価した素子一覧

素子	メサ直径 ( $\mu\text{m}$ )	パッシベーション膜	超格子増倍層厚 $d_{SL}$ (nm)	障壁層/井戸層 InAlAs/InAlGaAs (nm)	超格子 周期数	ヘテロ電界 $E_i$ (kV/cm)	InP field buffer (nm)
#1	$\Phi 40$ 、 $\Phi 50$	SiN	300	13/12	12	160	83
#2	$\Phi 40$ 、 $\Phi 50$	SiN	231	12/9	11	120	52
#3	$\Phi 30$	polyimide	231	13/8	11	70	73
#4	$\Phi 30$	polyimide	231	13/8	11	110	69
#5	$\Phi 30$	polyimide	231	12/9	11	160	52
#6	$\Phi 30$	polyimide	231	13/8	11	90	33
#7	$\Phi 30$	polyimide	126	13/8	6	75	60
#8	$\Phi 42$	polyimide	315	13/8	15	110	50
#9	$\Phi 30$	polyimide	504	13/8	24	120	-
#10	$\Phi 100$	polyimide	693	13/8	33	110	-

### 5-6-1 増倍・暗電流特性

試作の初期段階においては、メサ側壁パッシベーション膜としてSiN膜を用いた(素子#1、#2)。

メサ直径 $\Phi 40 \mu\text{m}$ 素子の典型的な光電流・暗電流特性を順に図5-33、図5-34に示す。降伏電圧 $V_{br}$ は、設計の範囲(図5-22)と合致し、量子効率 $\eta$ は共に65~66%と図3-3のp電極反射率 $R=0.6$ に相当した。

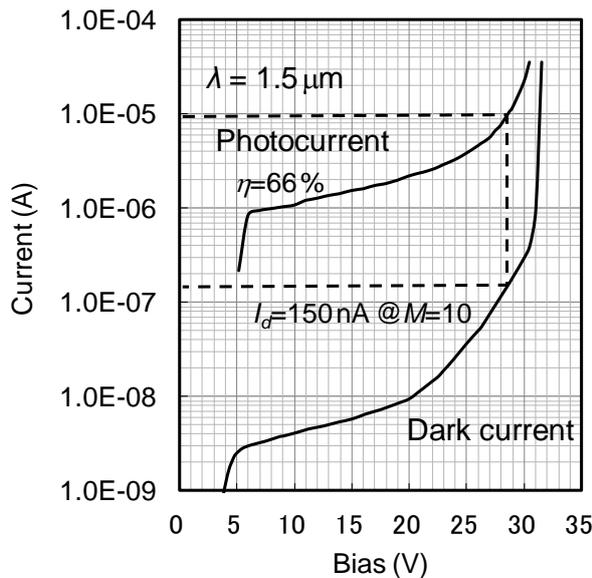


図5-33 素子#1の光電流・暗電流特性  
( $d_{SL}=300 \text{ nm}$ )

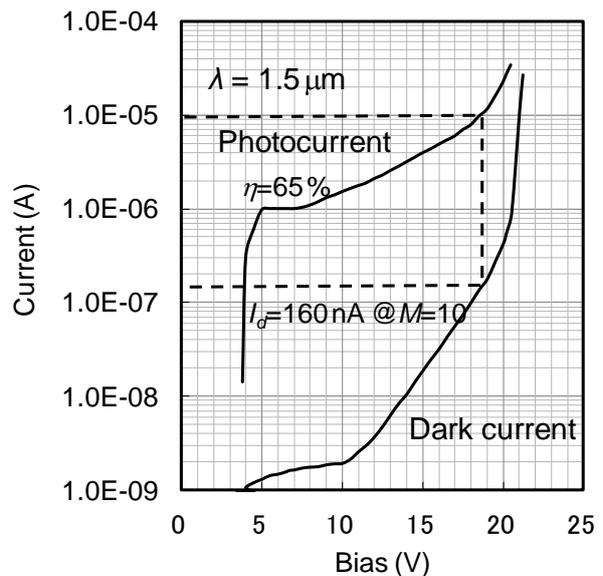


図5-34 素子#2の光電流・暗電流特性  
( $d_{SL}=231 \text{ nm}$ ) [2]

素子#2の2次元増倍感度分布を図5-35に示す。増倍率 $M=20$ においてもエッジ増倍の無い均一な増倍特性を確認した。一方、図5-33、34において初期光電流 $1\ \mu\text{A}$ とした時の増倍率10となるバイアスでの暗電流値 $I_d@M=10$ は $150\ \text{nA}$ 、 $160\ \text{nA}$ であったが、表面リーク電流が原因による暗電流の素子個体間のばらつきが大きいことが、このSiNパッシベーション膜素子の特徴であった。

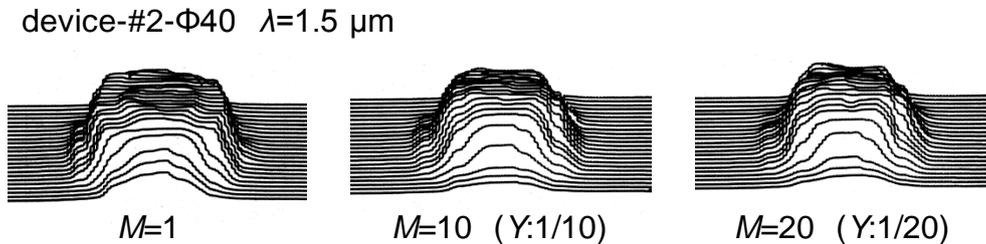


図5-35 2次元増倍感度分布(素子#2)

次に、表面リーク暗電流の素子個体間ばらつきを低減することを意図して、ポリイミド・パッシベーション膜に変更した素子が、素子#3~#10である。このうち、10 Gbps用設計に相当する超格子増倍層厚 $231\ \text{nm}$ /メサ直径 $\Phi 30$ のdevice-#4、#6の典型的な光電流・暗電流特性を順に図5-36、図5-37に示す。

ポリイミド・パッシベーション素子においても、降伏電圧 $V_{br}$ は、設計の範囲(図5-22)と合致し、量子効率 $\eta$ も $63\sim 67\%$ とSiNパッシベーション膜素子と同等であった。一方、初期光電流 $1\ \mu\text{A}$ とした時の増倍率10となるバイアスでの暗電流値 $I_d@M=10$ は $120\ \text{nA}$ 、 $56\ \text{nA}$ であり、また、素子個体間ばらつきは低減された。

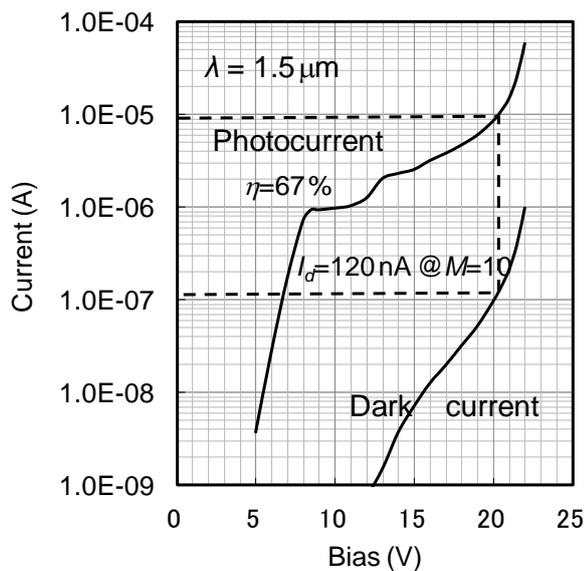


図5-36 素子#4の光電流・暗電流特性  
( $E_i = 110\ \text{kV/cm}$ ,  $d_{SL} = 231\ \text{nm}$ )

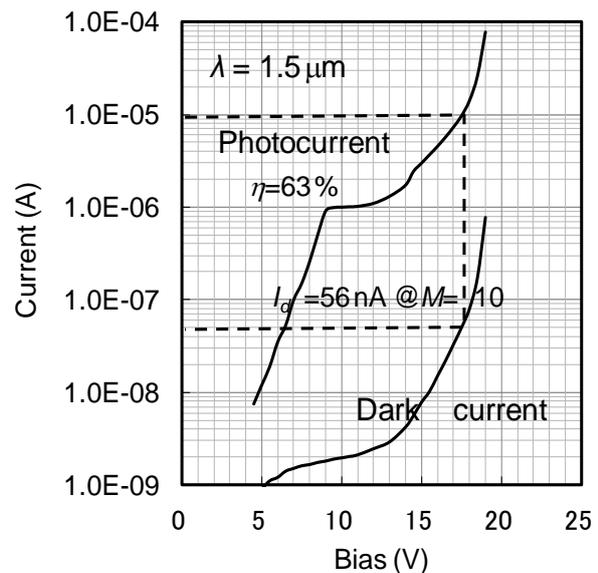


図5-37 素子#6の光電流・暗電流特性  
( $E_i = 90\ \text{kV/cm}$ ,  $d_{SL} = 231\ \text{nm}$ ) [3]

次に、10 Gbps以上への素子応用を視野に、超格子増倍層厚の薄膜化の限界を狙って試作した素子#7 (増倍層厚126 nm)、及び、超格子増倍層厚の厚い側の特性を調べるために試作した素子#9 (増倍層厚504 nm)、素子#10 (増倍層厚693 nm) の典型的な光電流・暗電流特性を図5-38、図5-39、図5-40に順に示す。以上の素子から実験的に得られた増倍暗電流値の増倍層厚依存性を図5-41に示す。この図ではメサ直径 30  $\mu\text{m}$ 換算とした。増倍層厚を薄くするにつれて、増倍電界強度が上昇し増倍暗電流値が増えるが、

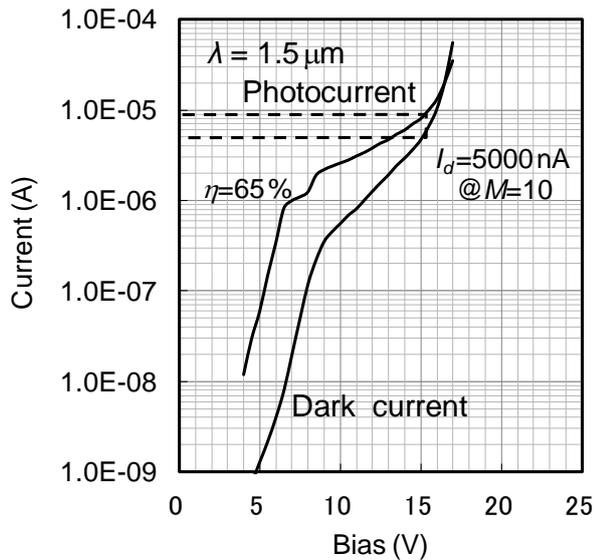


図5-38 素子#7の光電流・暗電流特性  
( $E_i = 75 \text{ kV/cm}$ ,  $d_{SL} = 126 \text{ nm}$ ) [23]

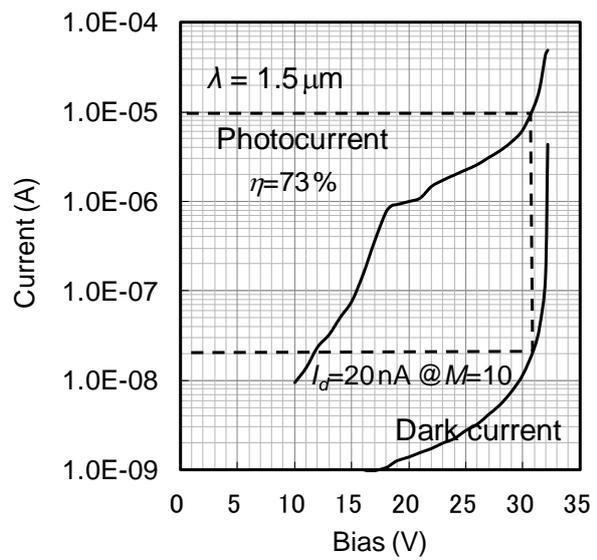


図5-39 素子#9の光電流・暗電流特性  
( $E_i = 120 \text{ kV/cm}$ ,  $d_{SL} = 504 \text{ nm}$ ) [24]

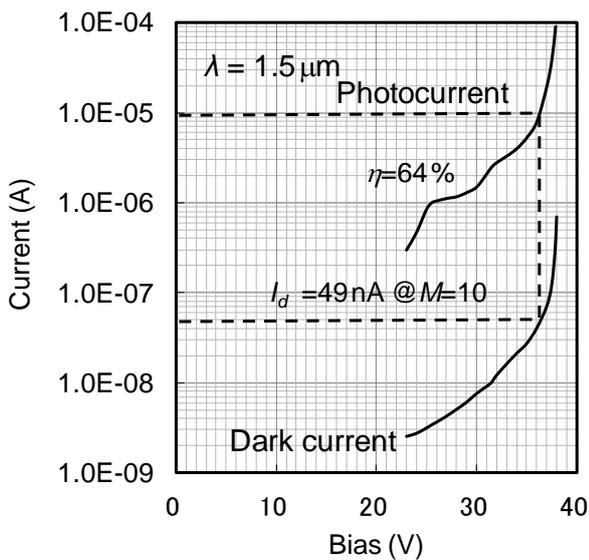


図5-40 素子#10の光電流・暗電流特性  
( $E_i = 110 \text{ kV/cm}$ ,  $d_{SL} = 693 \text{ nm}$ ) [25]

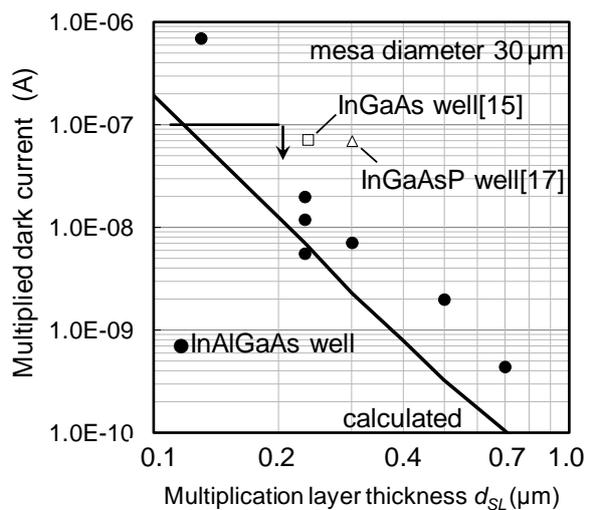


図5-41 増倍暗電流の増倍層厚依存性  
(計算値：直線、実験値：●)

その傾向は、理論計算で予測された傾向と比較的良好一致が得られた。絶対値的な差異として見ると、実験値は理論計算値より大きな値となっている。この差異の原因としてまず考えられるのが、最もバンドギャップが小さく、かつ、厚い層であるInGaAs光吸収層のメサ側壁部における発生電流であるが、前述以外のメサ構造のInGaAs-PIN-PD素子（直径30  $\mu\text{m}$ ）の暗電流値（発生電流が支配的）が0.1~0.2 nA程度であることから、これは主要な原因ではないと判断する。次に挙げられる推定原因として、InAlAs/InAlGaAs超格子層の結晶性の出来栄え（InAlAs中のdeep levelを介したトンネル暗電流の残留）があるが、Makitaらの報告[20]では、同成長条件によるInGaAs/InAlAs超格子の2 Kフォトルミネッセンス評価でInAlAs障壁層のdeep level起因のPL半値幅増大傾向も観測されず、良好なInAlAs品質を確認していることから、これも暗電流増加の原因にあたらないと判断する。もう一点、推定される構造的要因として、本超格子APDでは高電界が印加される増倍層とInP電界緩和層が隣接配置されていること点が挙げられる。図5-42に示すInP（電界緩和層）/InAlAs（超格子障壁層）のヘテロ界面におけるバンドラインナップは、タイプII型のスタガード構造であることが知られているが、この界面においては、InAlAs価電子帯上端とInP伝導帯下端のエネルギー差は1.17 eVと、バルクInPのバンドギャップ1.35 eVより小さく、トンネル暗電流の発生箇所となり得ると考えられる。InP電界緩和層は、電子トラップ時間0 psecとするために採用した構造であるが、暗電流的には不利と考察された。

いずれにせよ、本節では、10 Gbps用の典型的な設計の素子(素子#4, #6)において、増倍暗電流値6~20 nAと、受信感度の観点から目標とする値（100 nA以下）を満たす低暗電流な特性を室温において確認した。また、本研究で提案するInAlGaAs 4元井戸超格子APDが、図5-41の中に示す他の構造の超格子APD[15][17]と比較して、暗電流の観点で優位にあることを確認した。ここで得られた暗電流の超格子層厚依存性は、素子の暗電流設計指針として重要と考える。

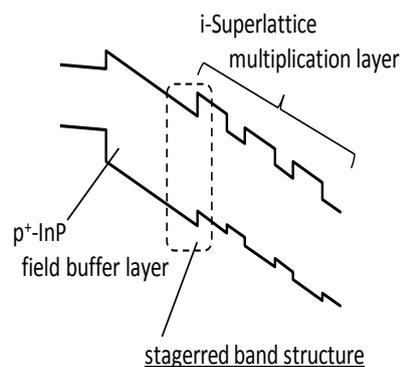


図5-42 電界緩和層/超格子増倍層界面近傍のバンド図

## 5-6-2 暗電流・降伏電圧の温度特性

図5-43に暗電流の温度特性を示す。超格子増倍層厚  $d_{SL}$  が231 nm(素子#4)と504 nm(素子#9)の素子について、バイアスが降伏電圧  $V_{br}$  の0.95倍の条件について測定した。(素子#4では増倍率~15に相当/素子#9では増倍率~8に相当) 両素子とも、室温から100 °Cまでの範囲で暗電流 1  $\mu$ A以下、増倍暗電流値100 nA以下相当を確認できた。これは、10 Gbpsにおける実用の温度範囲で、暗電流による受信感度劣化量がほぼ無視できるレベルにあることを意味する。以上により、InAlGaAs 4元井戸超格子APDの低暗電流性が実証できた。

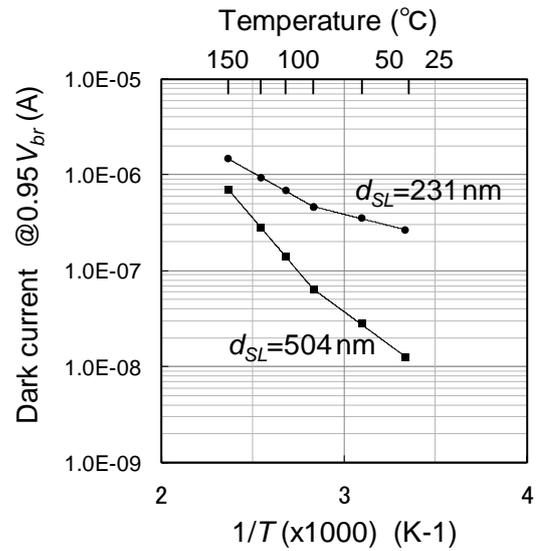


図5-43 暗電流の温度特性

図5-44に降伏電圧の温度特性を示す。超格子増倍層厚  $d_{SL}$  が、231 nm(素子#4)と504 nm(素子#9)の素子について、降伏電圧の温度係数  $\gamma$  は、各々、19.2 mV/°C、20.8 mV/°Cと10G用設計のInP-APDの50.3 mV/°Cの1/2以下という小さな値であった。このように降伏電圧の温度係数が小さい理由としては、1) InAlAs/InAlGaAs超格子を構成する3元/4元混晶では、バルク状態でも温度依存性が小さい混晶散乱が支配的であること、2) 温度依存性の小さい超格子の伝導帯不連続が電子のイオン化散乱に寄与していること、の二つが考えられるが、バルクInAlAs増倍層APDの降伏電圧の温度特性係数の典型値も20 mV/°Cと小さいことから[26]、混晶散乱の影響と判断する。

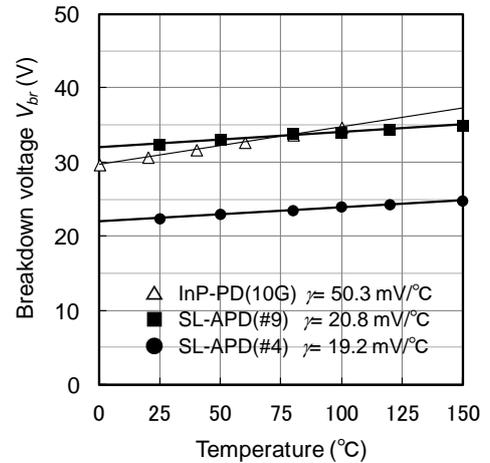


図5-44 降伏電圧の温度特性

## 5-6-3 雑音特性

図5-45に、素子#2の過剰増倍雑音の評価結果を示す。測定された過剰雑音の増倍率依存性から、イオン化率比  $k = \alpha/\beta$  は増倍率  $M = 1.5 \sim 5$  において~2、 $M = 5 \sim 20$  において3~4の値であった。素子#2は10 Gbps

用設計として超格子増倍層厚 $d_{SL}$ が231 nmと薄く、増倍電界強度が550~600 kV/cmと高くなっているために、イオン化率比 $\alpha/\beta$ が2程度に低下していると考えられる。これは、Tsujiらによるイオン化率の実験値(式(5.1)式(5.2))と一致している。KagawaらによるInGaAsP井戸超格子APDでは過剰雑音測定によるイオン化率比として5程度を報告[17]しているが、この値より本研究の実験値が小さいのは、伝導帯不連続量の違いが反映しているためと考えられる。一方、10 Gbps用に設計されたInP-APDでは増倍層厚は200 nm程度に薄膜化する必要があり、その時の増倍電界強度は600 kV/cm程度に高電界化するため、イオン化率比 $\beta/\alpha$ は1.2程度の小さい値になる。この値と比較すると、高速化設計した場合のInAlGaAs井戸超格子APDにおけるイオン化率比の値(2程度)は、絶対値としては大きくはないものの一定の優位性があるものとする。

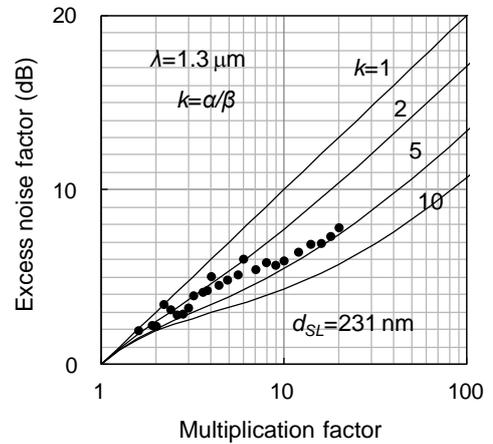


図5-45 過剰増倍雑音特性

#### 5-6-4 容量-電圧特性

図5-46に、APDチップ単体(φ30素子)の典型的なC-V特性の結果(素子#4)を示す。C-V曲線の挙動の説明としては、次の様になる。まず、0~8 Vで超格子井戸中に蓄積されていたキャリアがスweepアウトし、超格子増倍層(n側)が完全に空乏化する。8~12 Vの間は、p側の空乏層端が薄いp<sup>+</sup>-InP電界緩和層中に留まっている状態であり、12 V以上になってはじめて、低濃度で厚いp<sup>-</sup>-InGaAs光吸収層に延び、容量が大きく低下する。この容量が大きく変化するバイアス12.5~16 V付近での容量変化のバイアス依存性から計算される光吸収層のp濃度は $3\sim 4 \times 10^{15} \text{ cm}^{-3}$ であり、設計値にほぼ一致する値であった。このことからp<sup>+</sup>-InP電界緩和層のBe濃度ドーピングの急峻なプロファイルが設計通り形成できていると判断する。

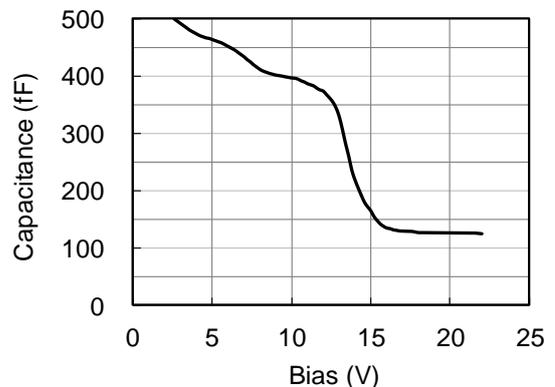


図5-46 C-V 特性

### 5-6-5 高周波応答特性

ここでは、高周波応答特性の評価結果について述べる。評価に用いた高周波応答評価系を図5-47に示す。波長 $1.55 \mu\text{m}$ のヘテロダイン変調光源を用いた $50 \Omega$ マッチング抵抗ありの等価 $25 \Omega$ 負荷系である。図5-48に、室温における高周波応答波形の典型的な例(素子#6)を示す。増倍率 $M=4$ における $-3 \text{ dB}$ 帯域 $14.4 \text{ GHz}$ 、増倍率 $M=20$ における $-3 \text{ dB}$ 帯域 $7.5 \text{ GHz}$ が確認できた。

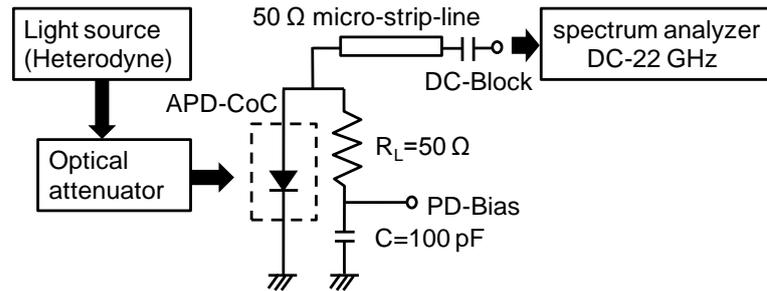


図5-47 高周波応答評価系

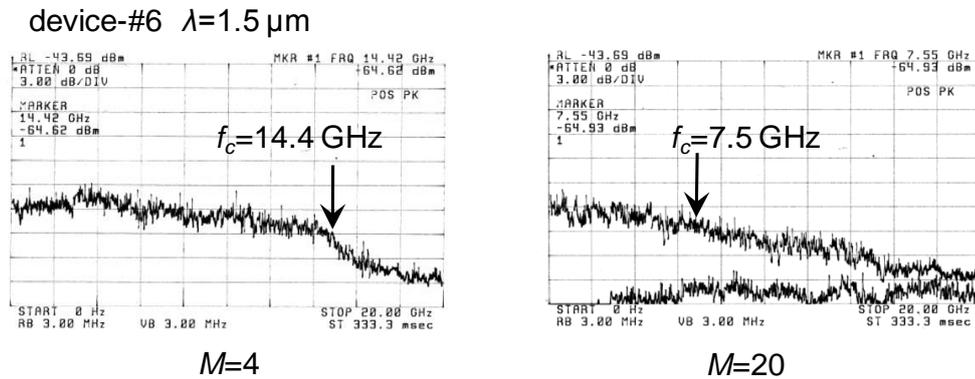


図5-48 光周波応答波形の例 (素子#6)

表5-2に示した素子を用いて、高周波応答特性の増倍層厚依存性・ヘテロ電界強度 $E_i$ 依存性を評価した。図5-49に、超格子増倍層厚 $d_{SL}=231 \text{ nm}$ 素子の室温における典型的な $-3 \text{ dB}$ 帯域 $f_c$ の増倍率依存性の結果を示す。ヘテロ電界強度 $E_i$ をパラメータとし、 $E_i=70 \text{ kV/cm}$ (素子#4)、 $110 \text{ kV/cm}$ (素子#5)、 $160 \text{ kV/cm}$ (素子#6)の順に、GB積 $130 \text{ GHz}$ 、 $120 \text{ GHz}$ 、 $110 \text{ GHz}$ を確認できた。理論計算で示された(図5-13)ように、GB積が $E_i$ に依存するのは、光吸収層におけるアバランシェ増倍の発生の程度の差が反映していると考えられる。

図5-50には、超格子増倍層厚を変化させた場合 ( $d_{SL}=126$  nm(素子#7)/231 nm(素子#6)/315 nm(素子#8)/504 nm(素子#9)) の室温における-3 dB帯域の増倍率依存性の結果を示す。順に、GB積200 GHz、150 GHz、100 GHz、70 GHzを確認できた。素子#6ではInP電界緩和層を32 nmに薄層化し、かつヘテロ電界強度  $E_i$  を90 kV/cmと低めに設定することで、超格子増倍層以外の層におけるアバランシェ増倍の発生を抑制した結果、増倍暗電流100 nA以下を満たす実用的な特性の範囲の超格子増倍層231 nmのサンプルの中ではGB積が150 GHzと最も高い値を示した[3]。一方、素子#7は、暗電流制限による超格子増倍層厚の薄膜化限界評価(図5-4に設計)を行う位置付けのサンプルである。増倍暗電流値は700 nAと大きな値(図5-38)となったものの、GB積は200 GHzという最高値を示した[23]。以上の実験により得られた室温におけるGB積の超格子増倍層厚依存性を図5-51に示す。GB積の実験値は計算値と良く一致している。ここで得られたGB積の超格子層厚依存性は、素子の高速設計の指針として重要と考える。

最後に、素子#4の-3 dB帯域の増倍率依存性の温度変化の評価結果を図5-52に示す。温度特性評価の為に、光ファイバ結合モジュールにした為、パッケージ容量/インダクタンスの影響で、最大帯域は8~9 GHzに低下したものの、高速応答が立ち上る増倍率 ( $M$ が2~3付近) の温度依存性や、高増倍率条件 ( $M > 10$ ) の-3 dB帯域 (GB積制限) の温度特性は評価できる。本評価により、高増倍率側の-3 dB帯域  $f_c$  の温度依存性が小さいという超格子APDの特長を実験的に確認できた。これはヘテロ電界強度  $E_i$  の最適範囲が広い為である(図5-13)。この特長により、受信感度の高温側の特性劣化を小さくできる(6-8節図6-33)。

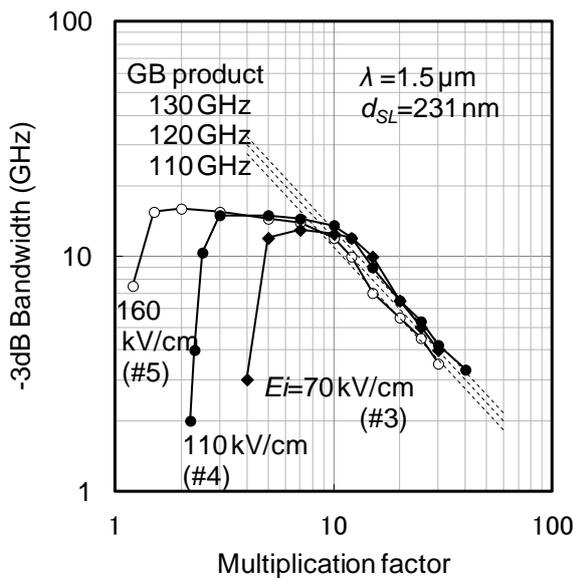


図5-49 -3 dB帯域の増倍率依存性  
(素子#3~5)  
(パラメータ：ヘテロ電界強度  $E_i$ )

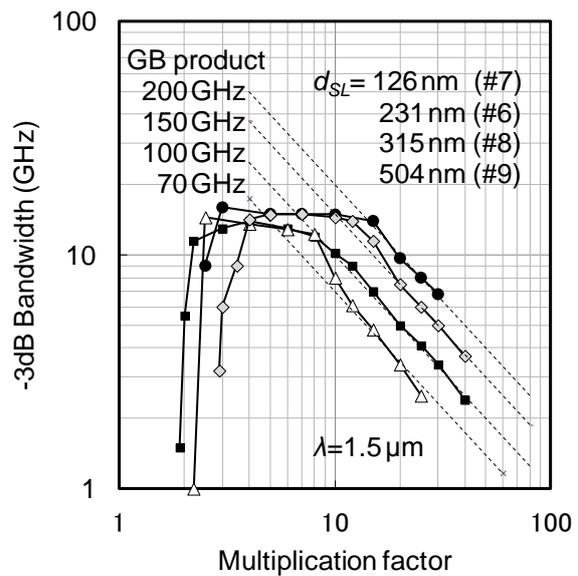


図5-50 -3 dB帯域の増倍率依存性  
(素子#6~9)  
(パラメータ：増倍層厚  $d_{SL}$ )

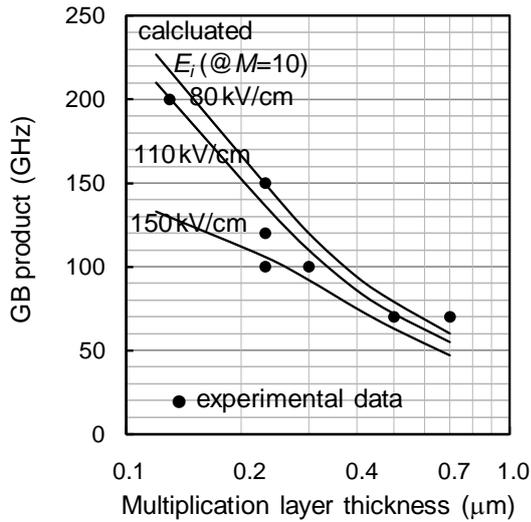


図5-51 GB積の増倍層依存性

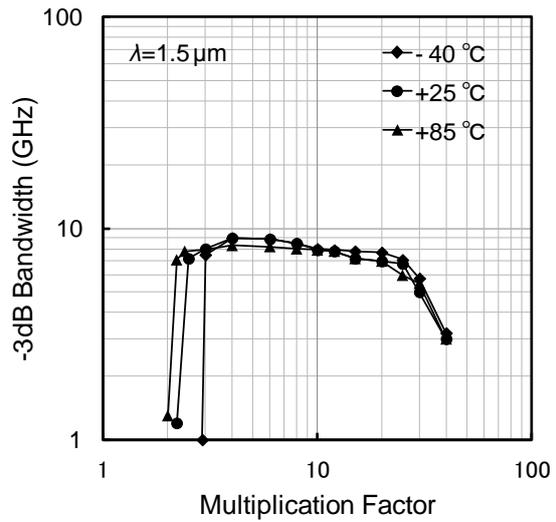


図5-52 -3 dB帯域の増倍率依存性  
(素子#4)  
(パラメータ：温度)

### 5-6-6 バルク InAlAs増倍層素子との比較

ここでは、超格子APDと、バルク InAlAsを増倍層に用いたAPD[27]との特性比較を行う。試作・評価した InAlAs-APDの素子構造は図5-1、表5-1と同じであり、InAlAs増倍層厚/InP電界緩和層厚/ヘテロ電界強度は、(素子#A1) 200 nm/60 nm/110 kV/cm、(素子#A2) 150 nm/64 nm/150 kV/cmとした。受光メサ直径は30 μmとした。図5-53に、素子A1(増倍層厚200 nm素子)の室温における光電流・暗電流特性を示す。増倍率 $M=10$ となる条件での暗電流値は0.16 μAであり、増倍層がInAlAsという単一のワイドバンドギャップ材料であるにも関わらず、超格子APD(素子#1~#6)の値と同等であった。このことから、図5-42で推定した要因、すなわち、InP(電界緩和層)/InAlAs(増倍層)のヘテロ界面におけるタイプII型のバンドラインアップによるInAlAs価電子帯上端からInP伝導帯下端へのトンネル遷移暗電流が、暗電流に大きく影響していると考えられる。次に、評価した2素子の室温におけるGB積の増倍層厚依存性を図5-48に示す。GB積はともに100 GHzであった。これは、増倍層が315 nmの超格子APD(素子#8)と同等の値であり、増倍層厚が薄いにもかかわらず、GB積が相対的に小さいのは、増倍層のイオン化率比 $\alpha/\beta$ が、超格子増倍層で2.4程度(600 kV/cm付近、イオン化率は式5.1、式5.2)であるのに対して、InAlAs増倍層では1.6程度(700 kV/cm付近、イオン化率は式4.16、式4.17)と小さいことによると考えられる。また、素

子#A2では、ヘテロ電界 $E_f$ が 150 kV/cmと高く、InGaAs光吸収層でのアバランシェ増倍の影響によるGB積低下の影響も考えられる。図5-54中に、InAlAs増倍層APDのGB積の計算結果を実線で示すが、実験結果のGB積とヘテロ電界 $E_f$ 依存性は良く一致している。(計算ではInAlAs中のキャリア飽和速度は超格子中と同じ値とした。)

以上、本節では、InP電界緩和層を用いた素子構造において、InAlAs/InAlGaAs超格子APDがバルクInAlAs-APDよりも高いGB積を示すことを確認した。

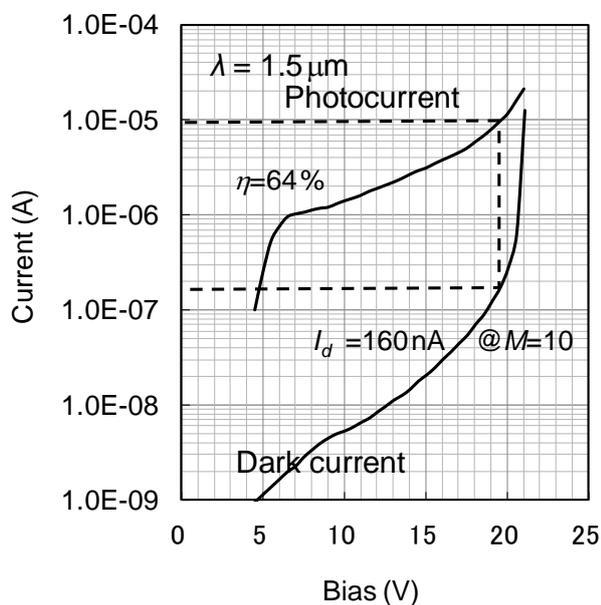


図5-53 InAlAs-APDの光電流・暗電流特性  
(素子#A1: 増倍層厚200 nm素子)

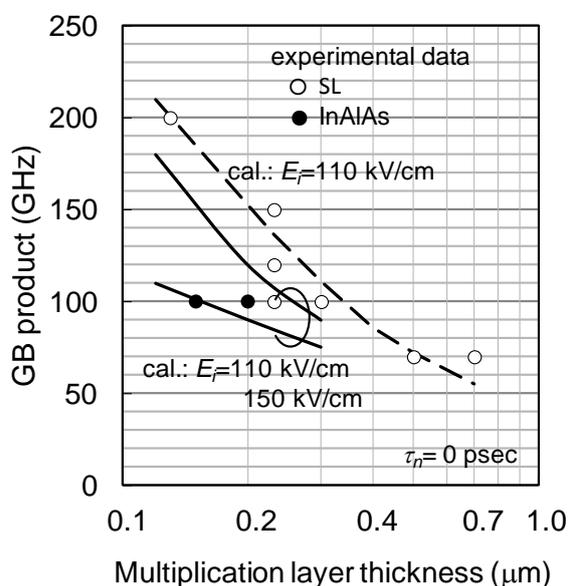


図5-54 GB積の増倍層厚依存性  
(超格子とバルクInAlAsの比較)

## 5-7 応用評価結果（受信感度）

超格子APDで期待する性能としては、10 Gbpsの伝送速度での受信感度改善であり、その検証は非常に重要である。そこで、本研究で得られたメサ構造超格子APDとGaAs系-FET/HEMTを用いたプリアンプとの組合せ評価を、各々筆者を含む3つの研究グループにおいて実施した[6]-[8]。回路雑音低減と帯域の両立を図るため、回路の帰還抵抗は、各々、H. Ishikawa他は400  $\Omega$ 、L. D. Tzeng他は650  $\Omega$ 、T. Y. Yung他は900  $\Omega$ とした。3グループの受信感度評価系では、全てLiNO<sub>3</sub>変調器による外部変調NRZ信号が用いられた。その受信感度評価結果を図5-55、図5-56に示す。10 GbpsにおけるBack-to-Backの最小受信感度（誤り率 $1 \times 10^{-9}$ ）は、以下であった。

H. Ishikawa他： -27.6 dBm (PRBS ;  $2^7-1$ ) [6]

L. D. Tzeng他： -29.2 dBm (PRBS ;  $2^7-1$ )/-28.7 dBm (PRBS ;  $2^{23}-1$ ) [7]

T. Y. Yung： -29.4 dBm (PRBS ;  $2^7-1$ )/-28.5 dBm (PRBS ;  $2^{23}-1$ ) [8]

本研究時点での他の研究機関の報告するAPDを用いた受信系の最小受信感度の最良値は

InP-APD： -27.3 dBm (PRBS ;  $2^7-1$ )/-26.7 dBm (PRBS ;  $2^{23}-1$ ) [28]

InAlAs/InGaAsP超格子APD： -27.9 dBm (PRBS ;  $2^7-1$ )/-27.4 dBm (PRBS ;  $2^{23}-1$ ) [29]

であり、本研究で提案したInAlAs/InAlGaAs4元井戸超格子APDが10 Gbps レシーバ応用の観点で、従来のInP-APDを超える高感度特性を有すること、低暗電流特性によりInGaAsP井戸型超格子APDよりも良好な受信感度特性を有することを初めて実証できた。

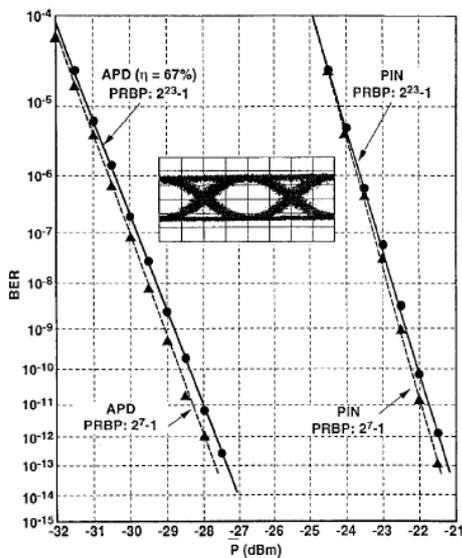


図5-55 受信感度特性 [7] ©1996, IEEE

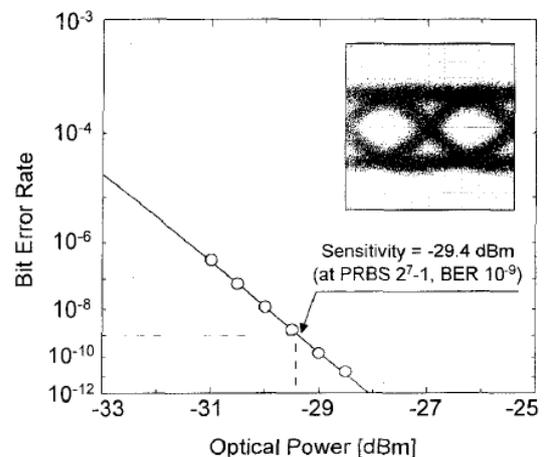


図5-56 受信感度特 [8] ©1996, IEEE

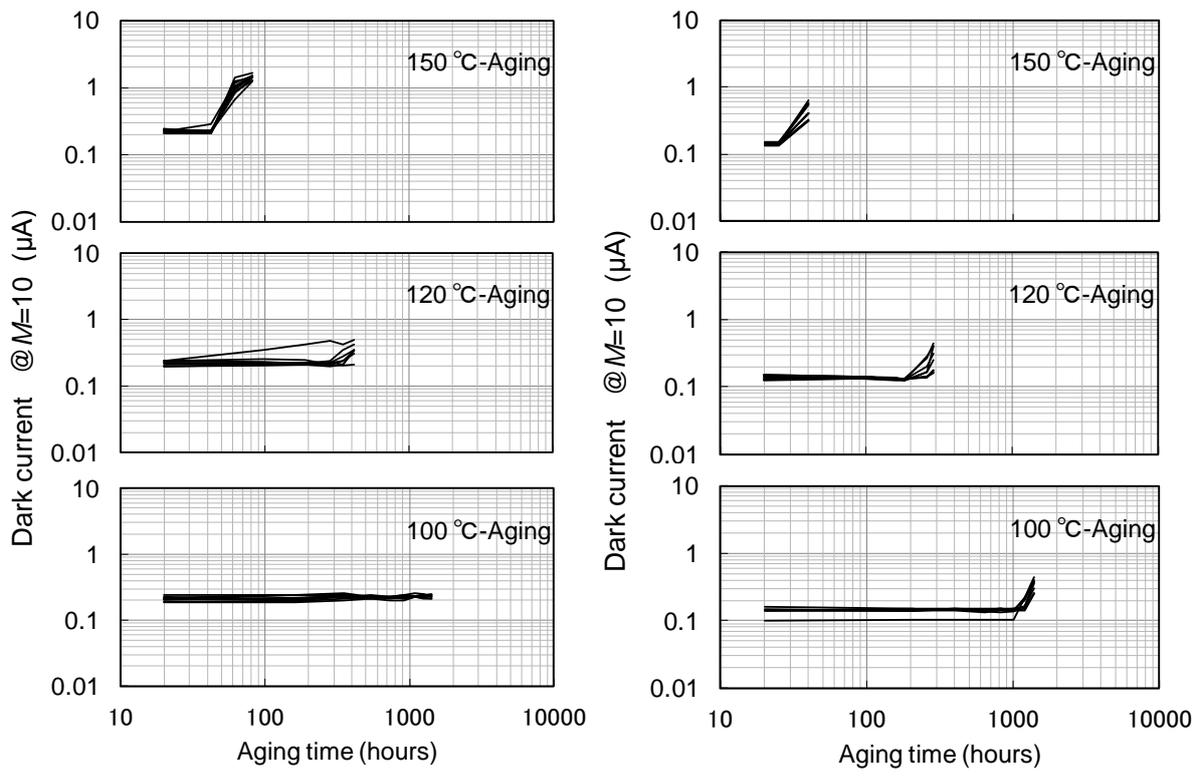
## 5-8 メサ構造素子の信頼性評価結果と考察

本節では、メサ構造素子の信頼性試験を行い、素子寿命を推定するとともに、メサ型構造の素子寿命を制限する要因について考察を行う。

表 5-4 に、寿命試験を行った素子の一覧を示す。素子#3～#5 は SAM-APD 構造、素子#11 は超格子増倍層のみの PIN 構造であり、全てポリイミド・パッシベーション膜素子である。素子#3～#5 の SAM-APD では、室温において降伏電圧にバイアスした時の p<sup>-</sup>InGaAs 光吸収層 (No. 5 層) における最大電界強度  $E_{Tmax}$  (電界緩和層側:  $E_i$  と同じ)、最低電界強度  $E_{Tmin}$  (キャップ層側) を表 5-4 の値とした。これらの電界強度は、表 5-1 に示す p<sup>+</sup>-InP 電界緩和層 (No. 4 層) と p<sup>-</sup>InGaAs 光吸収層 (No. 5 層) の p 濃度の値を調整することにより設定した。寿命試験は、3 温度 (150 °C、120 °C、100 °C) で、逆方向電流 100 μA の条件に設定した HTRB (High-Temperature-Reverse-Bias) 試験とした。各温度で、フリップチップ実装の不具合がないことを確認するために初期 20 時間通電を行った後、長時間エージングに投入した (なお、初期の 20 時間で暗電流値の変化は見られなかった)。図 5-57 に、素子#3 と素子#4 の各温度における暗電流のエージング経過を示す。これらの経時変化に対して、劣化の判定基準を「増倍率  $M=10$  における室温暗電流値が初期値から 0.1 μA 以上増加した場合 (2.5-10 Gbps の受信器応用で感度劣化 0.3 dB 以下に相当)」とし、累積故障時間が 63 % [30] となる時間を素子寿命と定義した場合、素子#3 の寿命は、42 時間 (@150 °C)、350 時間 (@120 °C)、1420 時間以上 (@100 °C)、また、素子#4 の寿命は、26 時間 (@150 °C)、260 時間 (@120 °C)、1200 時間 (@100 °C) が得られた。一方、素子#5 の寿命は、20 時間以下 (@150 °C) であった。素子#3 と素子#4 の素子寿命のアレニウスプロットを図 5-58 に示す。フィッティングにより導出された劣化活性化エネルギーは、0.97 eV (#3) と 1.05 eV (#4) であり、これらの活性化エネルギーを用いて、推定した 50 °C の素子寿命は、ともに、 $1.0 \times 10^5$  時間以上であった。超格子 APD の素子寿命を推定し、かつ、これが高速 LAN や加入者系光通信に適用可能な実用レベルの値であることを報告したのは、本研究が初めてである。

表 5-4 寿命試験を行った素子の一覧

素子	素子構造	$E_{Tmax}$ (kV/cm)	$E_{Tmin}$ (kV/cm)	150°C素子数	120°C素子数	100°C素子数
#3	SAM-APD	70	45	8	8	8
#4	SAM-APD	110	10	8	8	8
#5	SAM-APD	160	60	8	-	3
#11	i-superlattice-PIN	-	-	8	-	-



(a) 素子#3

(b) 素子#4

図 5-57 暗電流のエイジング経過

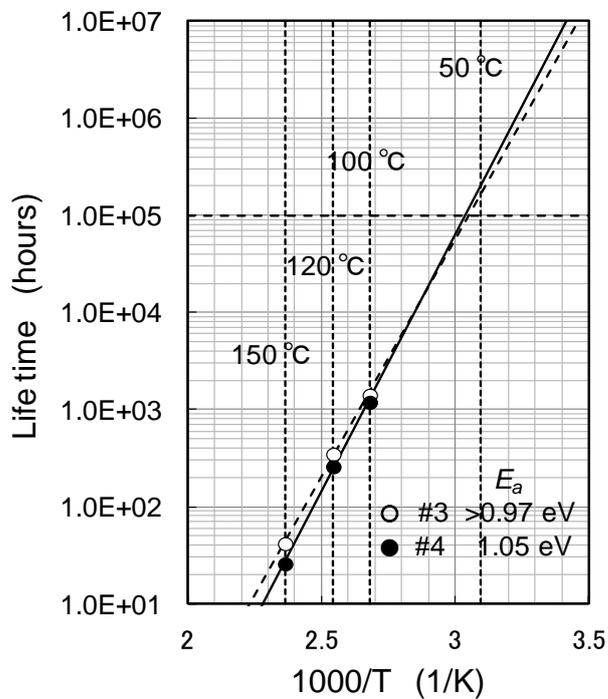
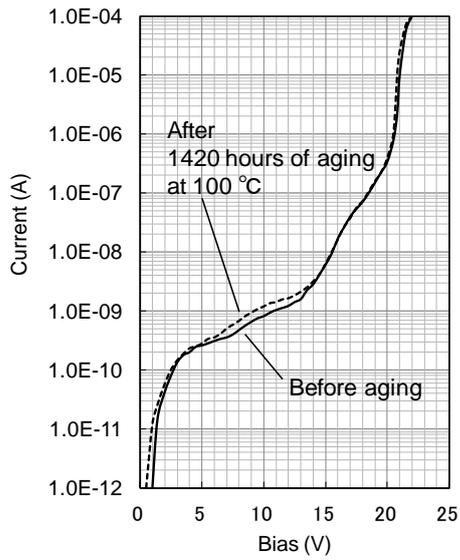
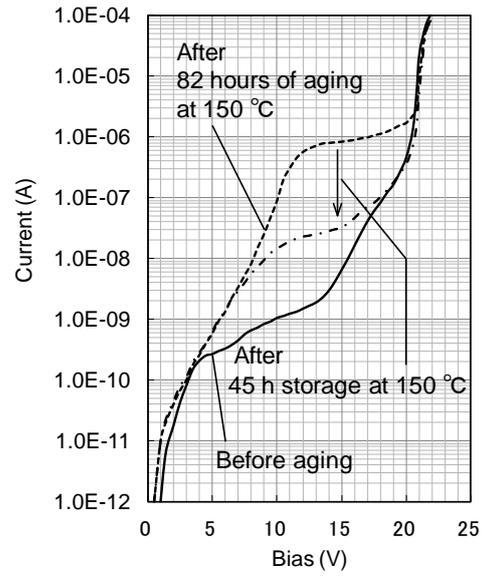


図 5-58 素子寿命のアレニウスプロット

次にメサ構造素子の暗電流劣化メカニズムについて考察する。図 5-59 に、素子#3 のエージング前後の典型的な  $I-V$  特性の比較を示す。図(a)に示すように、100 °Cでは、1420 時間後も波形にほとんど変化が見られないのに対して、図(b)に示すように、150°Cでは、82 時間のエージング後には 0.1  $\mu\text{A}$  以上の暗電流増加が見られた。(b)における暗電流の増加は、10V以上のバイアスで顕著であり、このバイアス条件は、p-InGaAs 光吸収層への空乏層のリーチスルー条件に対応している。このような非オーミック的な暗電流増加は、ポリイミド保護膜付きメサ構造 InGaAs-PIN フォトダイオード[29]において類似の傾向が報告されている。InGaAs 光吸収層に高い電界強度(160-110 kV/cm)が印加される構造の素子#5 では、100 °Cにおいても、250 時間という短時間(図 5-60)で、同じモードの大きな暗電流劣化が観測された。一方で、InGaAs 光吸収層をもたない素子#11 の超格子 PIN 構造では、150 °Cで 1542 時間エージングしても暗電流の経時変化(図 5-61)や、 $I-V$ 波形の変化(図 5-62)は殆ど見られなかった。また、素子#3 では、150 °C-82 時間のエージングで増加した暗電流が、150 °C-0 Vで 42 時間保管した後、暗電流は 0.1  $\mu\text{A}$  以下のレベルにまで回復することも観測された(図 5-59-b)。結晶内部の欠陥(再結合中心)の増加による暗電流の増加の場合は、暗電流が可逆的に回復することはあり得ないので、以上の観測事実を総合すると、本メサ構造素子における暗電流の増加は、InGaAs 光吸収層のメサ側壁とポリイミド保護膜の界面において起きている現象と考えられる。一般に、 $I-V$ 特性の可逆的変化の原因としては、二つの要因が挙げられる。その一つは、 $\text{Na}^+$ のような可動イオンの pn 接合表面付近への蓄積による InGaAs 表面のポテンシャル変調・電界集中[30]であり、他の一つは、絶縁膜/ポリイミド膜へのホットキャリア注入・蓄積による InGaAs 表面のポテンシャル変調・電界集中[31][32]である。光吸収層ありの SAM-APD 構造で、InGaAs 光吸収層の電界強度が高いほど劣化速度が早いという実験結果(素子#5)は、後者のホットキャリア注入・蓄積による InGaAs 表面のポテンシャル変調・電界集中が暗電流増加の原因であることを示唆すると考えられる。(InGaAs 層を持たない超格子 PIN 構造の素子寿命が長いという実験事実は、この考え方と合致する。) 以上の議論から、メサ構造素子の寿命(50 °Cで  $1.0 \times 10^5$  時間以上)を再現性よく実現するには、素子内部の電界強度設計を device-#3、#4 の最大電界強度  $E_{Tmax}$  の範囲(70~110 kV/cm)に制御して、ポリイミド膜へのホットキャリア注入・蓄積の程度を制御・再現することが重要と考えられる。(なお、ホットキャリア注入抑制の観点では、 $E_{Tmax}$  は小さいほどよいが、一方で増倍率の小さいバイアスにおける帯域特性(ダイナミックレンジ)を保障するには、 $E_{Tmax}$  は限度以上に小さくできず(5-4 節)、上記の範囲が妥当と判断する。



(a) 100 °Cエージング前後



(b) 150 °Cエージング前後

図 5-59 エージング前後の  $I$ - $V$ 特性 (素子#3)

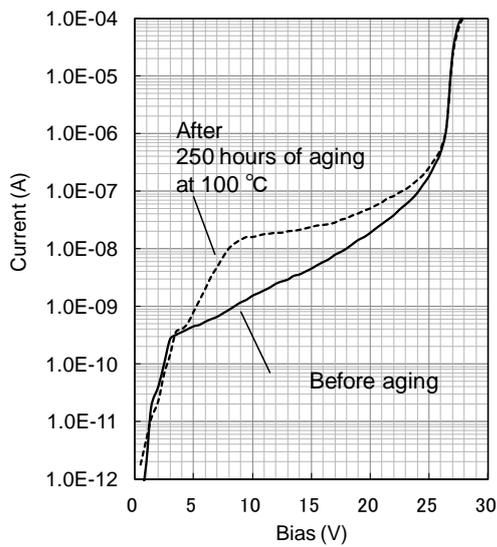


図 5-60 エージング前後の  $I$ - $V$ 特性  
(素子#5)

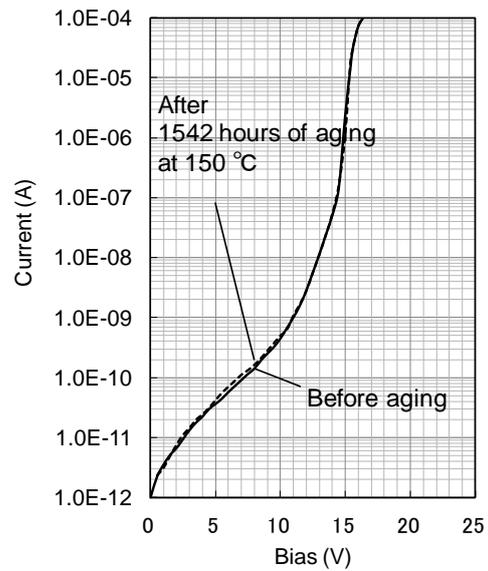


図 5-62 エージング前後の  $I$ - $V$ 特性  
(素子#11)

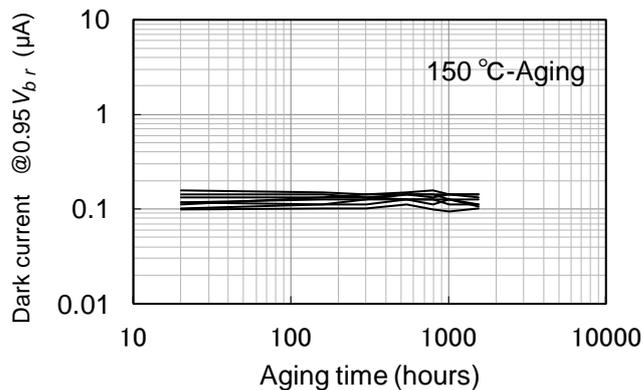


図 5-61 暗電流のエージング経過  
(素子#11)

## 5-9 結言

本章では、従来の InAlAs/InGaAs 超格子 APD の暗電流が大きいという課題を解決するために、InAlAs/InAlGaAs 4 元井戸型超格子 APD を新規に提案し、その具体的素子設計と基本特性の評価結果について議論した。設計シミュレーションの結果、超格子 APD の高周波応答の層構造・ヘテロ電界強度への依存性を明らかにし、10 Gbps 用素子としての最適設計範囲を明らかにした。その結果、超格子 APD は InP 増倍層 APD と比較して、電子注入増倍型の特長としてリーチスルー時の-3 dB 帯域が大きいこと、イオン化率比が大きいことにより利得帯域幅積 (GB 積) が大きいこと、さらに、最適ヘテロ電界強度範囲が 2 倍以上広いことを明らかにした。また、高 GB 積動作には電界緩和層の薄膜化が重要であるとの設計指針も得られた。次に、実際にメサ構造 APD 素子を作製・評価し、3 元井戸超格子 APD と比較して増倍暗電流を約 1/10 に低減できること、GB 積 100 GHz を超える優れた高周波応答特性を示すこと (10 Gbps での実用的な暗電流値のもとでは GB 積 150 GHz、最大値としては 200 GHz)、降伏電圧や GB 積の温度依存性が小さいこと、バルク増倍層 InAlAs-APD と比較して大きな GB 積が得られること、等を初めて実験的に確認した。ここで得られた暗電流や GB 積の超格子構造・層厚依存性は、新たに得られた素子設計指針として重要である。さらに、素子の応用評価として同メサ構造素子を用いた 10 Gbps における受信感度評価を行った結果、InP 系 APD を超える高受信感度特性を確認し、InAlGaAs 4 元井戸超格子増倍層型 APD の高感度特性を初めて実証できた。最後に、本メサ構造素子の信頼性試験を初めて行い、素子寿命を推定するとともに、メサ型構造の素子寿命が InGaAs 光吸収層のメサ/ポリイミド表面におけるホットキャリア注入・電荷蓄積によるポテンシャル変調・電界集中の程度により制限されると推定した。

### [5 章の参考論文]

- [1] I. Watanabe, K. Makita, M. Tsuji, T. Torikai, and K. Taguchi, "Extremely low dark current InAlAs/InAlGaAs quaternary well superlattice APD", Proceedings of International Conference on Indium Phosphide and Related Materials, WE2, pp.246-249 (1992)
- [2] I. Watanabe, S. Sugou, H. Ishikawa, T. Anan, K. Makita, M. Tsuji and T. Taguchi, "High-speed, and low-dark-current flip-chip InAlAs/InAlGaAs quaternary well superlattice APD's with 120 GHz gain-bandwidth product", IEEE Photonics Technol. Lett., Vol.5, No.6, pp. 675-677 (1993)
- [3] I. Watanabe, M. Tsuji, K. Makita, and T. Taguchi, "Gain-bandwidth product analysis of InAlGaAs-InAlAs superlattice avalanche photodiodes", IEEE Photonics Technol. Lett., Vol.8, No.2, pp. 269-271 (1996)
- [4] I. Watanabe, M. Tsuji, M. Hayashi, K. Makita, and K. Taguchi, "Design and performance of InAlGaAs/InAlAs superlattice avalanche photodiodes", IEEE J. Lightwave Technol., Vol.15, No.6, pp. 1012-1019 (1997)

- [5] I. Watanabe, M. Tsuji, M. Hayashi, K. Makita, and T. Taguchi, "Reliability of mesa-structure InAlGaAs-InAlAs superlattice avalanche photodiodes", *IEEE Photonics Technol. Lett.*, Vol. 8, No. 6, pp. 824-826 (1996)
- [6] H. Ishikawa, I. Watanabe, T. Suzuki, M. Tsuji, S. Sugou, K. Makita, and K. Taguchi, "High-sensitivity 10Gb/s optical receiver with superlattice APD", *Electronics Letters*, Vol. 29, No. 21, pp. 1874-1876 (1993)
- [7] L. D. Tzeng, O. Mizuhara, T. V. Nguyen, K. Ogawa, I. Watanabe, K. Makita, M. Tsuji, and K. Taguchi, "A high-sensitivity APD receiver for 10Gb/s system applications", *IEEE Photonics Technol. Lett.*, Vol. 8, No. 9, pp. 1229-1231 (1996)
- [8] T. Y. Yun, M. S. Park, J. H. Han, I. Watanabe, and K. Makita, "10-Gigabit-per-second high-sensitivity and wide-dynamic-range APD-HEMT optical receiver", *IEEE Photonics Technol. Lett.*, Vol. 8, No. 9, pp. 1232-1234 (1996)
- [9] F. Capasso, J. Allam, A. Y. Cho, K. Mohammed, R. J. Malik, A. L. Hutchinson, and D. Sivco, "New avalanche multiplication phenomenon in quantum well superlattices: Evidence of impact ionization across the band-edge discontinuity", *Appl. Phys. Lett.* Vol. 48, No. 19, pp. 1294-1296 (1986)
- [10] Y-J. Yu, G. Bosman, and P. K. Bhattacharya, "Impact ionization coefficient ratio in InGaAs/InAlAs superlattice avalanche photodiodes determined from noise measurements", *Appl. Phys. Lett.*, Vol. 51, No. 18, pp. 1433-1435 (1987)
- [11] T. Kagawa, Y. Kawamura, H. Asai, M. Naganuma, and O. Mikami, "Impact ionization rates in an InGaAs/InAlAs superlattice", *Appl. Phys. Lett.*, Vol. 55, No. 10, pp. 993-995 (1989)
- [12] K. Makita, I. Watanabe, M. Tsuji, and K. Taguchi, "Marked enhancement of electron impact ionization in InAlAs/InGaAs superlattice avalanche photodiode", 16<sup>th</sup> Intentional Symposium on GaAs and Related Compounds, LB-3 (1989)
- [13] K. Makita, I. Watanabe, M. Tsuji, T. Torikai, and K. Taguchi, "High crystallinity InAlAs grown by MOVPE and its application for superlattice avalanche photodiodes", 10<sup>th</sup> Record of Alloy Semiconductor Physics and Electronics Symposium, pp. 335-342 (1991)
- [14] 渡邊功、牧田紀久夫、辻正芳、鳥飼俊敬、田口剣申、「MOVPE成長による光吸収・増倍分離型InAlAs/InGaAs超格子APD」28p-F-13, 年応用物理学会 春季連合講演会、1991年
- [15] H. Nakamura, S. Hanatani, S. Tanaka, C. Notsu, H. Nakano, and K. Ishida, "An InAlAs/InGaAs superlattice avalanche photodiode with thin well width for 10Gb/s optical transmission systems", TuC5-4, pp. 261-264, ECOC (1991)
- [16] K. Makita, I. Watanabe, M. Tsuji, and K. Taguchi, "Dark current and breakdown analysis in In(Al)GaAs/InAlAs superlattice avalanche Photodiodes", *Japanese Journal of Applied Physics*, Vol. 35, No. 6A, pp. 3440-3444 (1996)
- [17] T. Kagawa, Y. Kawamura, and H. Iwamura, "InGaAsP-InAlAs superlattice avalanche photodiode", *IEEE J. Quantum Electron.*, Vol. 28, No. 6, pp. 1419-1423 (1992)
- [18] M. Tsuji, K. Makita, I. Watanabe, and K. Taguchi, "InAlGaAs impact ionization rates in bulk, superlattice, and sawtooth band structures", *Appl. Phys. Lett.*, Vol. 65, No. 25, pp. 3248-3250 (1994)
- [19] B. F. Levine, "Optimization of 10-20 GHz avalanche photodiode", *IEEE Photonics Technol. Lett.*, Vol. 8, No. 11, pp. 1528-1530 (1996)
- [20] 牧田紀久夫「光通信用高性能受光素子の研究」(博士論文) (1998)
- [21] K. Makita, A. Gomyou, and I. Hino, "Gas source MBE grown InGaAsP/InGaAlAs MQW structures with wide range continuum band-Offset control", *J. Crystal Growth*, Vol. 150, part 1, pp. 579-584 (1995)
- [22] D. Ritter, R. A. Hamm, M. B. Panish, and M. Geva, "Beryllium  $\delta$  doping studies in InP and Ga<sub>0.47</sub>In<sub>0.53</sub>As during metalorganic molecular beam epitaxy", *Appl. Phys. Lett.*, Vol. 63, No. 11, pp. 1543-1545 (1993)
- [23] K. Makita, T. Nakata, I. Watanabe and K. Taguchi, "High-frequency response limitation of high performance InAlGaAs/InAlAs superlattice avalanche photodiodes", *Electron. Lett.*, Vol. 35, No. 25, pp. 2228-2229 (1999)

- [24] 渡邊功、辻正芳、林雅子、牧田紀久夫、田口劍申、「加入者系用低暗電流メサ型超格子APD」C-330、電子情報通信学会エレクトロニクスソサイエティ大会、1996年
- [25] M. Hayashi, I. Watanabe, T. Nakata, M. Tsuji, K. Makita, S. Yamakata, and K. Taguchi, "Microlens-integrated large-Area InAlGaAs-InAlAs superlattice APD's for eye-safety 1.5- $\mu\text{m}$  wavelength optical measurement use", IEEE Photonics Technol. Lett., Vol. 10, No. 4, pp. 576-578 (1998)
- [26] NR4210 series data sheet, Renesas Electronics (2006)
- [27] 渡邊功、菅生繁男、辻正芳、牧田紀久夫、田口劍申、「InAlGaAs4元井戸超格子APDのGB積検討」27p-E-6, 年応用物理学会学会術講演会、1993年
- [28] A. H. Gnauck, C. A. Burrus, and D. T. Ekholm, "A Transimpedance APD optical receiver operating at 10 Gb/s", IEEE Photonics Technol. Lett., Vol. 4, No. 5, pp. 468-470 (1992)
- [29] Y. Miyamoto, K. Hagimoto, M. Ohhata, T. Kagawa, N. Tsuzuki, H. Tsunetsugu, and I. Nishi, "10-Gb/s strained MQW DFB-transmitter module and superlattice APD receiver module using GaAs MESFET IC's", IEEE J. Lightwave Technol., Vol. 12, No. 2, pp. 332-342 (1994).
- [30] Y. Kuhara, H. Terauchi, and H. Nishizawa, "Reliability of InGaAsP/InP long-wavelength p-i-n photodiodes passivated with polyimide thin film", IEEE J. Lightwave Technol., Vol. LT-4, No. 7, pp. 933-937 (1986)
- [31] H. Sudo, and M. Suzuki, "Surface degradation mechanism of InP/InGaAs APD's", IEEE J. Lightwave Technol., Vol. 6, No. 10, pp. 1496-1501 (1988)
- [32] B. E. -Kareh, T. B. Hook, M. E. Johnson, J. J. Lajuza, and R. W. McLaughlin, "Field-induced instabilities in polyimide passivated lateral P-N-P transistors", Trans. Components, Hybrids, and Manufacturing Technol., Vol. 13, pp. 623-628 (1990)

# 第6章 プレーナ構造超格子アバランシェフォトダイオードの設計と特性

## 6-1 緒言

本章では、本研究で新規に提案するプレーナ構造超格子アバランシェフォトダイオードについて述べる。幹線系光通信システムへの適用には、一般に素子寿命  $1.0 \times 10^6$  時間レベルの高い信頼性が必要とされ、前章のメサ構造 APD の信頼性レベルはこれには不十分であった。そこで本章では超格子 APD の高信頼化検討を行う。はじめに、高信頼化に対するプレーナ構造の必要性を述べた後に、高速応答特性と素子実用化に必要な高い信頼性を両立するために、従来の拡散接合型プレーナ構造素子と異なり、pn 接合位置/増倍層厚と内部電界強度分布の制御を結晶成長により高精度に実現し、かつ表面リーク暗電流の経時的安定性の高い新規のプレーナ構造超格子 APD を提案する。本材料系、及び層構造に適合する Ti イオン注入ガードリングの設計について議論した後、素子製造工程、特性評価結果（増倍特性、光・暗電流の温度特性、雑音特性、高周波応答特性、受信感度特性）、及び、信頼性評価結果について述べる。その結果、10 Gbps 用 InAlAs 系 APD として、初めて高速・高感度特性と高信頼特性を両立した素子を実現した[1]-[6]。

## 6-2 プレーナ構造の必要性と課題

### 6-2-1 プレーナ構造の必要性

本節では、高信頼化を実現するために必要な素子構造について議論し、プレーナ構造の必要性とその課題について述べる。5-8 節で述べたように、メサ構造素子においては、メサ側壁に露出する空乏化した狭バンドギャップの InGaAs 層とパッシベーション膜の界面の経時的安定性が不十分であり、表面リーク暗電流の経時的増加を如何に抑制するかが課題であった。これを解決する手段としては、以下の二つの方向性が考えられる。

- 1) メサ構造において、空乏化する半導体層とパッシベーション膜の界面特性の安定性を強化する。

この方針による解決手法には、更に以下の二つの方法が考えられる。

- 1-1) パッシベーション膜側の経時的安定性を強化する。具体的には、パッシベーション膜として

通常使用されるプラズマ CVD-SiN 膜やポリイミド膜よりもホットキャリア注入時の帯電性・トラップ密度の小さい材料を探索する[7]。具体的には Si 系 MOS 半導体に用いられる絶縁膜材料の InGaAs 系への適用検討が挙げられるが、未知の点が多い。

1-2) 空乏化する半導体の表面露出する部分をワイドギャップの半導体で保護して、パッシベーション膜の帯電電荷の半導体表面ポテンシャルへの影響を小さくする。具体的には InGaAs メサ側壁に格子整合するワイドギャップ InP 層を再成長して表面の安定化を図る方法の検討[8][9]が挙げられる。LD 等の発光素子では InP 再成長 BH 構造の適用実績はあるものの、逆バイアスで動作する受光素子の場合、nA オーダーの低暗電流特性が要求されるため、本研究の開発時点では、成長界面の暗電流特性への影響や、長期信頼性が未知であった。

2) プレーナ構造として、狭バンドギャップの InGaAs 空乏層がメサ側壁表面に露出しない構造にする。この方法としては、パッシベーション膜と接する半導体として、ワイドギャップの InP を用いる構造にすれば、過去に安定動作の長期累積実績のあるプレーナ構造 InP/InGaAs-APD (図 6-1) [10]と同程度の高い信頼性が期待できる。

以上の比較により、本研究ではプレーナ構造の選択が高信頼化に有利と判断し検討を行うこととした。

## 6-2-2 プレーナ構造の課題

InAlAs/InAlGaAs超格子を増倍層とするAPDで、プレーナ構造を実現するには以下の課題がある。

1) 従来のプレーナ構造InP/InGaAs-APD (図6-1) では、pn接合 (p<sup>+</sup>領域) を形成・増倍層厚を決定するのはZnの熱拡散工程であるが、3-4節で課題を詳細に述べたように、その深さ制御性 (増倍層厚の

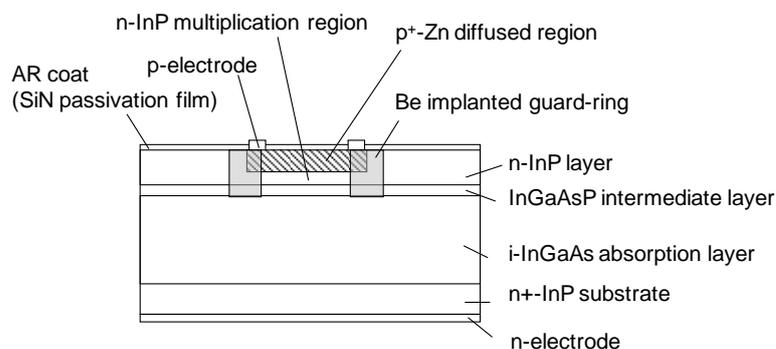


図6-1 従来のプレーナ構造InP/InGaAs-APDの素子構造

制御性)は10 Gbps用素子を作製するには必ずしも十分でない。したがって、結晶成長によるpn接合形成の理点を持つ新規のプレーナ構造を考案する必要がある。

2) プレーナ型素子で受光部エッジにおける電界集中によるエッジ増倍を抑制し2次元的に均一な増倍特性を実現するには、ガードリングが不可欠である。しかし、InAlAs/InAlGaAs超格子は、第4章・第5章で述べたように電子増倍型 ( $\alpha/\beta > 1$ ) の材料であるために、正孔増倍型 ( $\beta/\alpha > 1$ ) のInP/InGaAs-APDとは、p/nの逆転した導電型の積層構造とする必要がある。表面側に形成するガードリングもInP/InGaAs-APDではp型不純物Beで形成するのに対して、InAlAs/InAlGaAs超格子APDではn型不純物で形成するか、もしくは、新たな動作機構による新規ガードリングを形成する必要がある。

### 6-3 新構造ガードリングの提案とプレーナ構造素子の設計

本節では、前節で明らかとなった課題を解決するため、以下のような新構造のガードリングを有するプレーナ構造素子を新規に提案する。図6-2がその素子構造である。

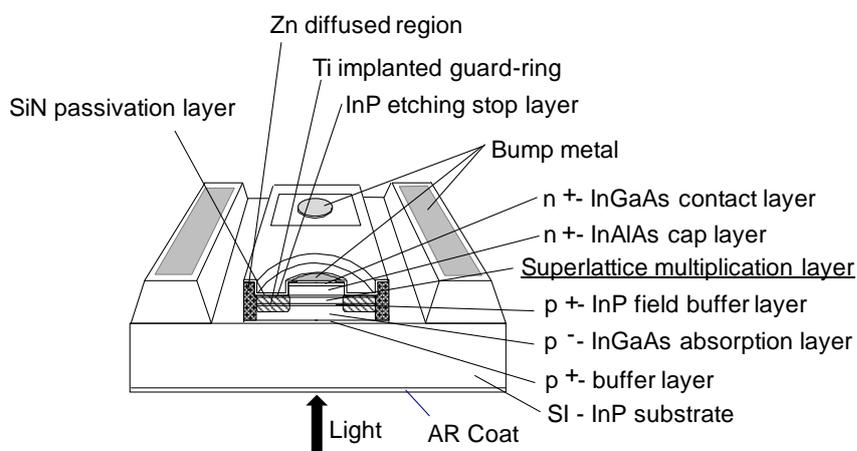


図6-2 プレーナ構造超格子APDの素子構造

表6-1 APD層構造

	導電型	層材料	層厚 (nm)	キャリア濃度 (cm <sup>-3</sup> )	機能
8	n+	InGaAs	100	1.0E+19	コンタクト層
7	n+	InAlAs	500	2.0E+18	キャップ層
6	i	InP	20	~1.0E+16	エッチング停止層
5	i	InAlAs/InAlGaAs超格子	273	Semi-insulating	増倍層 13周期
		InAlAs	13		
		InAlGaAs	8		
4	p+	InP	40	~8.8E+17	電界緩和層
3	p-	InGaAs	1200	~2.0E+15	光吸収層
2	p+	InGaAs	100	5.0E+17	空乏終端層
1	p+	InP/InAlGaAs	-	-	バッファ層
0	SI	InP	-	-	基板

本プレーナ構造は、裏面入射フリップチップ構造を基本としている。波長1.3~1.5  $\mu\text{m}$ 帯の入射光に対して光吸収の少ない半絶縁性InP基板に、表6-1に示す光吸収・増倍分離 (SAM) 型APD層構造をガスソースMBEにより形成した。プレーナ構造素子では、ガードリングの形成が容易となるように、増倍層/電界緩和層を表面側に配置する必要がある、第5章での述べたメサ型構造素子と比較して、p/nの積層順番が逆転した層構成とした。この層構成は、増倍層厚と内部の電界強度分布 (電界緩和量) が結晶成長により決定されるため、10 Gbps動作に必要な高速応答・高GB積特性を実現するのに非常に有利である。受光部は、表面側が $n^+$ -InGaAsコンタクト層/ $n^+$ -InAlAsキャップ層からなる円形領域であるが、その外周部に、Znの熱拡散によりp+領域を形成し、受光領域における横方向の空乏層広がりを終端する領域とした。これにより、狭バンドギャップであるInGaAsの空乏層が表面に露出しない構造となり高信頼が可能となる。受光部のn+領域との外周の空乏層終端p+領域のpn分離には、InPエッチング停止層を用いてリング状の分離溝を形成した。この分離溝の底面はInPとなるので、従来のプレーナ型InP/InGaAs-APDと同様のInP/SiNが表面保護構造となるので、同等の高信頼性が期待できる。プレーナ型素子では均一な2次元増倍分布を得るにはガードリングが不可欠であり、本プレーナ構造では、上記の分離溝領域に新規のTiイオン注入ガードリングを形成した。図6-3を用いて、この新規のガードリングの動作原理を説明する。従来のInP/InGaAs-APDのBe注入ガードリングは、不純物濃度が $10^{16}\sim 10^{17}\text{ cm}^{-3}$ のp型領域から成るが、増倍層厚の薄い超格子APDでこのような(n)濃度の高い領域を形成した場合、かえってガードリング領域の増倍層の電界強度を高めてしまう。一方、本研究で提案するTiイオン注入ガードリングでは、InP、InAlAs

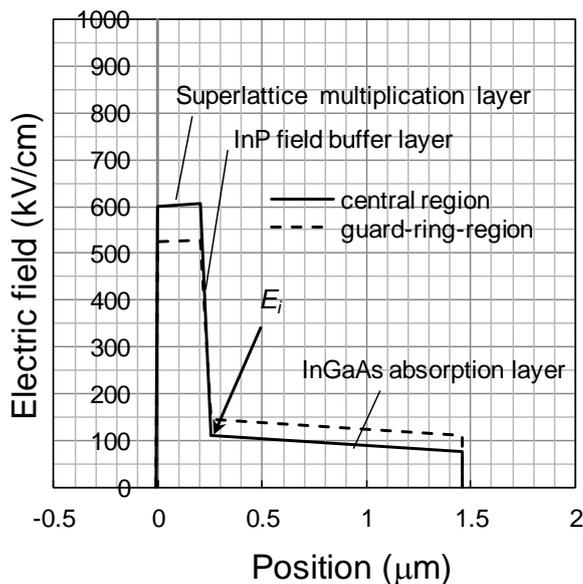


図6-3 素子の深さ方向の電界強度分布

中でdeep-levelとして作用し、高抵抗性を示す不純物Ti[11]を用いることで、エッジ部 (guard-ring region) のInAlAs/InAlGaAs超格子増倍層においてはその高抵抗性を維持しながら、 $p^+$ -InP電界緩和層においては、そのp濃度を低下させることができ、エッジ部の空乏層の光吸収層へのパンチスルーを低電圧化することで、ガードリング部の増倍層の電界強度を弱める効果を実現できる。以上の動作原理を図6-3における受光部中央領域(実線)とガードリング部(破線)の深さ方向の内部電界強度分布の比較として示す。図6-4に、ガードリング部の電界強度分布を詳細に設計するために用いた計算モデルを示す。受光領域の対称性から素子右半分をモデル化した。本モデルでは、ガードリング(Tiイオン注入領域)が受光部の $n^+$ 円形キャップ領域の端部直下から内側に侵入する距離を $d$ とした。図6-5に、2次元電界強度分布の計算結果を示す。ガードリングなしの場合(a)では増倍層のエッジ部に電界強度の高いピークが見られるのに対して、ガードリングありの場合、 $d=0\ \mu\text{m}$ とした1段のガードリング(b)では、ガードリング部において光吸収層へのパンチスルーが低バイアスから起きることで増倍層エッジ部の電界集中がなくなり、光吸収層に電界が分散されていることが判る。さらに、 $d=2\ \mu\text{m}$ とした2段ガードリング(c)では、 $x$ 方向への電界分散が、より顕著になることが判る。図6-6に、Tiイオン注入によるp濃度の低下量に対する図中の代表的な4ポイントにおける電界強度の計算結果を示す。(a)(b)は1段ガードリング( $d=0\ \mu\text{m}$ )の場合、(c)は2段ガードリング( $d=2\ \mu\text{m}$ )の場合の結果である。各図において、A、Bポイントは受光部の中央領域、C、Dポイントはエッジ領域の代表点を表す。まず、1段ガードリングの場合の結果について見る。(a)(b)ともに、ガードリング部のP濃度を相対的に低下させる、すなわち、相対p濃度比 $X_p$ を1から小さくするにつれて、光吸収層エッジDの電界値の増加と引き換えに増倍層エッジCの電界値を低下が得られることがわかる。増倍層エッジの電界強度が、受光部の中央領域Aの電界強度より小さく(すなわち、エッジ増倍抑制効果があり)、かつ、光吸収層エッジDの電界強度がトンネル暗電流発生の顕著にならない200 kV/cm以下を満たすには、1段ガードリングで、受光部のInGaAs光吸収層の降伏電圧におけるヘテロ電界設定 $E_i$ が(a)121 kV/cmの設定の時、 $X_p$ の範囲を0.48~0.75にすべきであることが判った。一方、(b) $E_i$ が150 kV/cmと高い設定の時は、ガードリング部の光吸収層Dにおける電界強度のトンネル暗電流上限値越え、及び、ガードリング部の増倍層Cにおける電界強度の中央部Aでの電界強度越えが、共に起こりやすく、 $X_p$ の採るべき範囲が0.65~0.71と狭くなることが判った。一方、(c)に示される2段ガードリング構造とすると、 $E_i$ が150 kV/cmと高い設定の時においても、電界集中領域が $x$ 方向に分散されるために(図6-6-C)、 $X_p$ の採るべき範囲を0.60~0.80に拡大できることが判った。

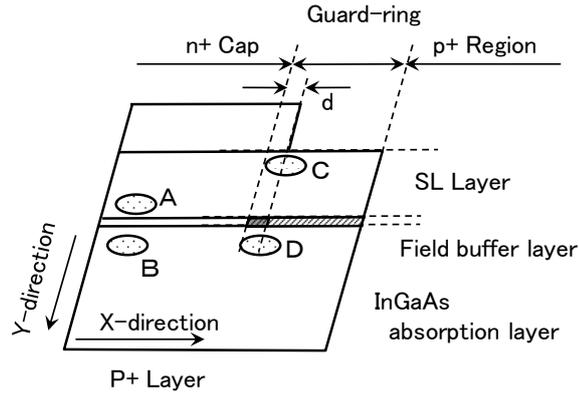
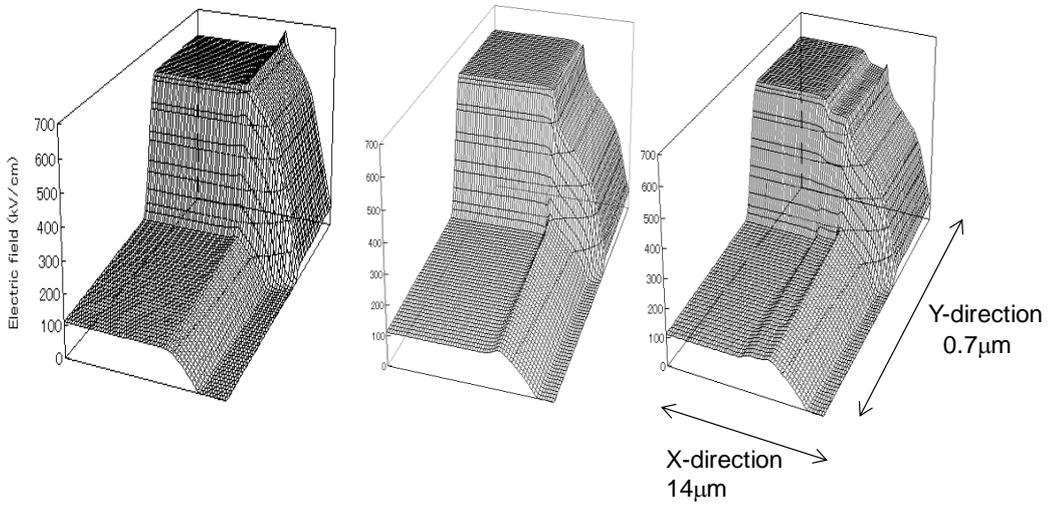
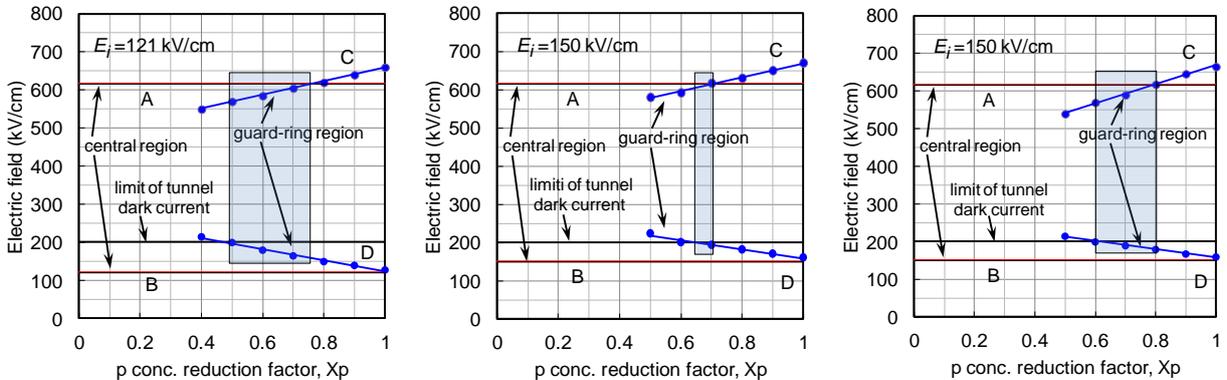


図6-4 計算モデル



(a) ガードリングなし (b) 1段ガードリングあり (c) 2段ガードリング

図 6-5 2次元電界強度分布の計算結果



(a) 1段ガードリング ( $E_i=121$  kV/cm) (b) 1段ガードリング ( $E_i=150$  kV/cm) (c) 2段ガードリング ( $E_i=150$  kV/cm)

図6-6 p濃度低下量に対する代表4ポイントにおける電界強度の計算結果

## 6-4 プレーナ構造素子の製造工程

本節では、プレーナ構造超格子APDの製造工程について述べる。APD層の結晶成長は第5章のメサ型素子同様、ガスソースMBE法を用いた。図6-7にAPDエピ層構造の断面SEM写真を示す。APDエピ層の品質の観点からは、デバイス特性として重要な暗電流特性を指標に条件・層構造の最適化を行った。プレーナAPDの層構造特有の留意点としては、狭バンドギャップで低Be濃度のp<sup>-</sup>InGaAs光吸収層の成長後に、高Be濃度のp<sup>+</sup>InP電界緩和層を成長する際に、両層の間でBe濃度の大きな差異があり、Beセル温度の変更の為に成長待機が伴うので、これらの層間での成長待機シーケンスを最適化した。図6-8に元ウェハの暗電流の増倍率依存性を示す。本プレーナ超格子APDではn<sup>+</sup>基板使用のメサ型素子とは積層順が逆転しており、高濃度のBeドーパp<sup>+</sup>InP電界緩和層上に高電界の印加される超格子増倍層が形成される。このため開発初期には超格子層の結晶品質が低下し、同一超格子増倍層厚のメサ型素子よりもプレーナ型素子の方が元ウェハ段階での暗電流が大きいという課題があった。そこで

超格子増倍層厚 $d_{SL}$ を厚くして増倍電界強度を低下させることで、トンネル暗電流を低減することにした。GB積を100 GHz以上とするには、第5章で検討したように超格子増倍層厚を300 nm以下にする必要がある。このため、超格子増倍層 $d_{SL}$ をメサ型の(InAlAs:13 nm/InAlGaAs:8 nm)11周期(合計厚231 nm)から、プレーナ型では13周期(合計厚273 nm)とした。

その結果、元ウェハ段階での増倍率10における暗電流値(直径 $\phi$  20  $\mu$ m)を1.4  $\mu$ Aから0.2  $\mu$ Aに低減できた。

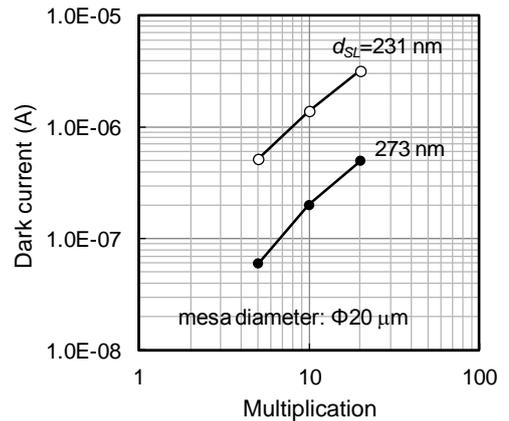


図6-8 元ウェハの暗電流の増倍率依存性

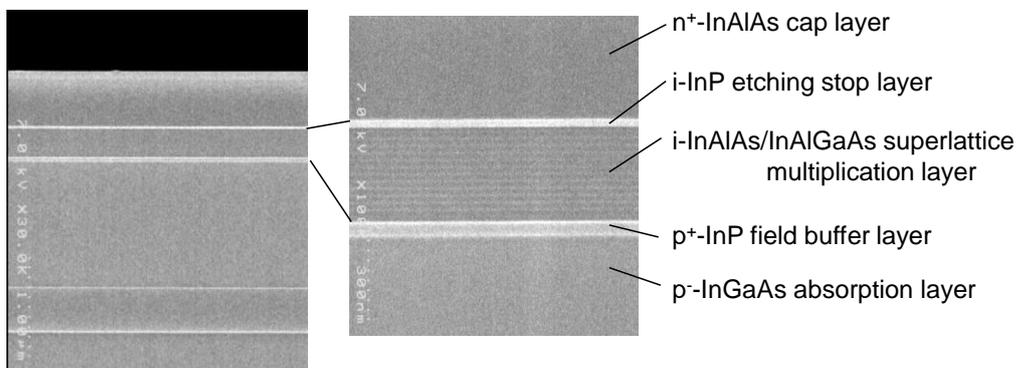


図6-7 APDエピ層構造の断面SEM写真

次に、デバイス・プロセスの概略を図6-9に示す。工程順に、1)受光部外周へのリング形状の分離溝の形成、2)分離溝への選択Tiイオン注入/活性化アニール（ガードリング形成）、3)外周領域への選択Zn熱拡散（外周部の空乏層終端領域の形成）、4)受光部/バンプ部メサの形成、5)SiNパッシベーション膜の堆積、6)p/n電極の形成、7)裏面研磨、8)裏面AR膜の堆積、となる。1)については、リン酸/過酸化水素水/水の混合溶液によるInPとInGaAs/InAlAsの選択ウェットエッチングにより、分離溝を形成した。

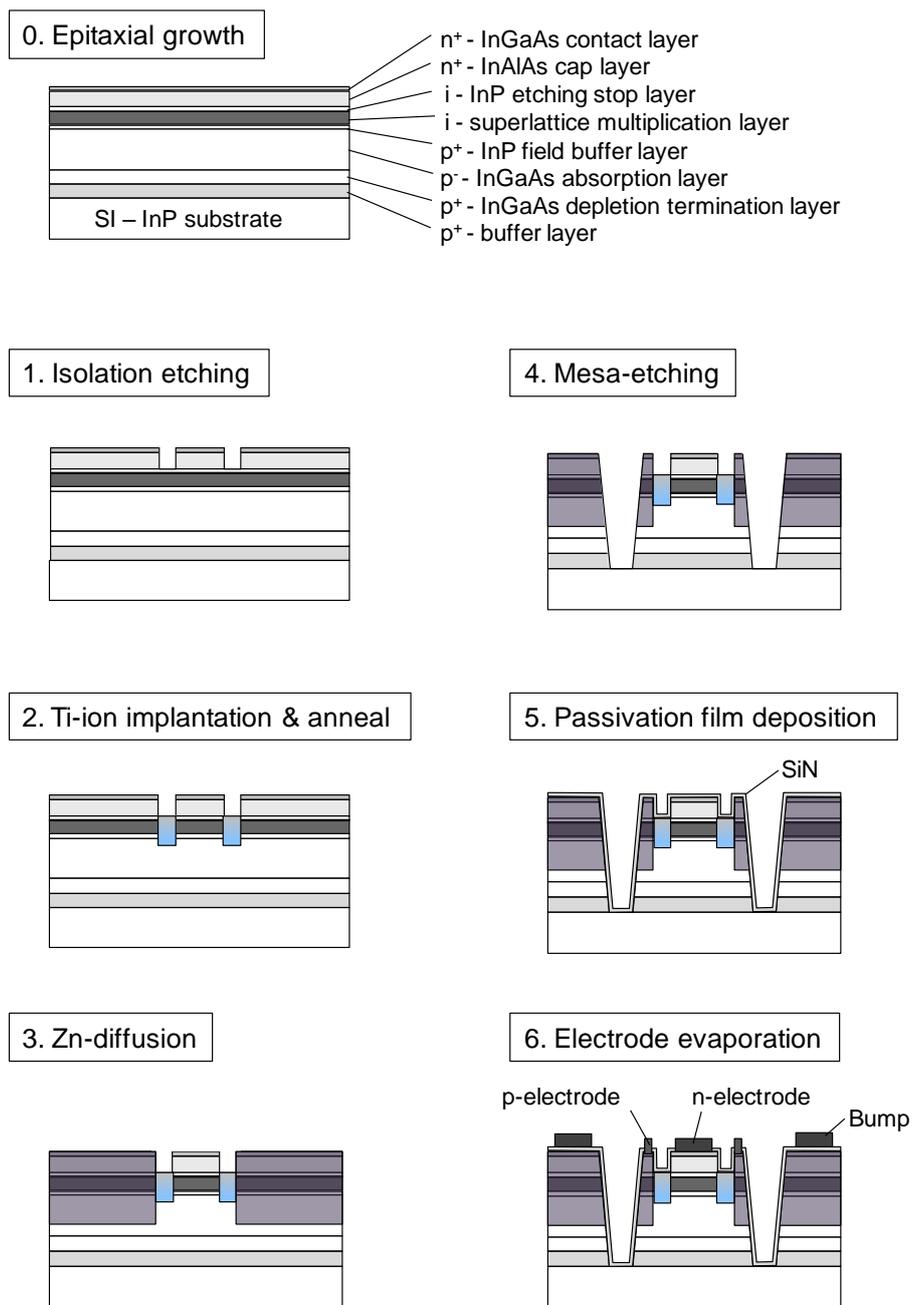


図6-9 デバイス・プロセスの概略

2) のTiイオン注入によるガードリング形成については、ドーズ量、加速電圧の検討を、暗電流特性を指標に行った(図6-10)。初期試作の段階では、加速電圧  $V_{ac}$  が200 keVでドーズ量の条件出しを行った。Tiドーズ量が少ないほど、増倍率 $M=10$ における暗電流は小さくなる傾向にあり、ドーズ量の加減値は、ガードリング効果が得られる範囲(エッジ増倍が発生しない範囲)で、 $3 \times 10^{12} \text{ cm}^{-2}$ となった。Tiドーズが少なく、低ダメージであるほど低暗電流特性が得られることから、加速電圧  $V_{ac}$  を400 keVとして、Tiプロファイルの濃度ピーク位置を $p^+$ -InP電界緩和層の深さに一致させることで(図6-11)、TiによるInPのp濃度低下の効率を上げることにより、更なるTiドーズの低減を検討した結果、ガードリング効果が得られる範囲では、Tiドーズが $5 \times 10^{11} \text{ cm}^{-2}$ の時、暗電流が $0.2 \mu\text{A}$ と元ウェハの暗電流レベルと同等にまで低減できることが判った。なお、本イオン注入に用いたTiは、他の高抵抗性不純物(Fe)の場合と異なり、活性化熱処理による表面側への再分布が起こりにくい不純物であり[12]、活性化アニール後においてもTi分布のピーク位置を電界緩和層の深さに制御性よく一致・維持することができた(図6-11)。プロセス工程3)~8)については、既存の受光プロセスと同じであり説明を省略する。図6-12にプレーナ構造APDの素子外観を示す。

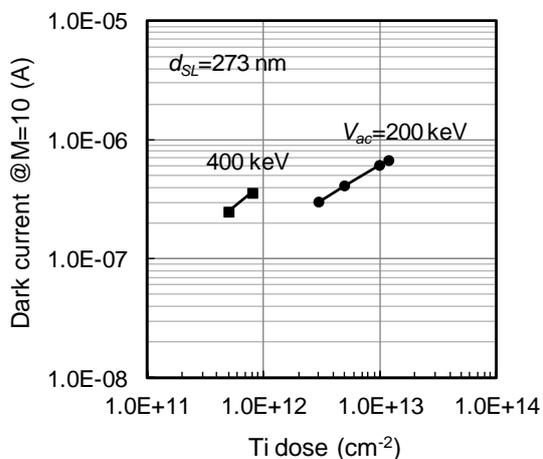


図6-10 暗電流のTiドーズ依存性

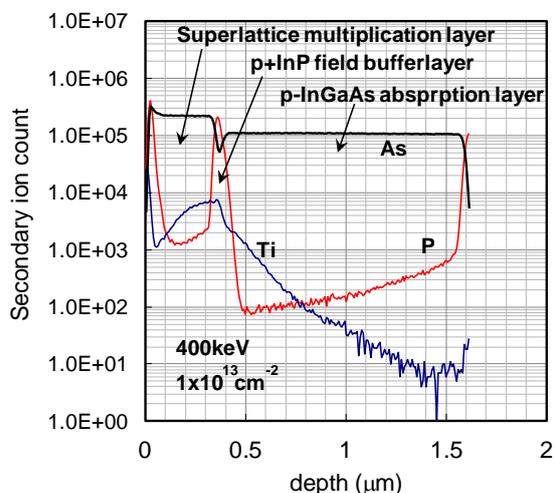


図6-11 ガードリング部のTiの深さ方向SIMSプロファイル

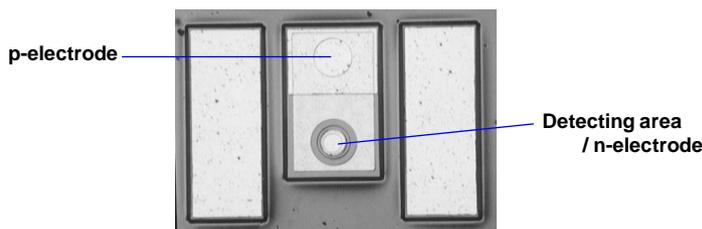


図6-12 素子外観(チップサイズ: 400x300  $\mu\text{m}$ )

## 6-5 特性評価結果

本節では、プレーナ構造素子のデバイス特性(増倍特性、光・暗電流の温度特性、雑音特性、高周波応答特性等)の評価結果について順次述べる。素子はチップキャリアにupside-down実装して評価した。

### 6-5-1 増倍特性

図6-13に、プレーナ構造超格子APDの典型的な光電流・暗電流特性を示す。降伏電圧  $V_{br}$  は25.9 V、暗電流は0.36  $\mu\text{A}$  (増倍率  $M=10$ )、0.74  $\mu\text{A}$  ( $M=20$ ) である。ヘテロ電界  $E_i$  は120 kV/cmと算出された。暗電流は前節で述べたようにTiドーズ量に依存するが、本試作ではドーズ量をエッジ増倍抑制のため下限値に対してマージンをもった設定値としたため、このような暗電流値が典型値となった。この値は10 Gbpsにおける暗電流による受信感度劣化が無視しうるサブ $\mu\text{A}$ レベルの範囲を実現している。また、波長1.55  $\mu\text{m}$ における量子効率 $\eta$ は67% (受光感度0.84 A/W)であった。p基板(フリーキャリア吸収あり)を用いた初期試作素子の量子効率 $\eta$ は23%であり、吸収の小さい半絶縁性(SI)基板の使用によって3 dB以上の感度改善が得られた。図6-14に、2次元の増倍感度分布を示す。有効増倍領域の直径は14  $\mu\text{m}$ であり、エッジ増倍は高増倍率 ( $M=30$ )まで十分に抑制できている。以上により、本ガードリング構造の有効性(低暗電流でエッジ増倍を抑制できる点)が確認できた。

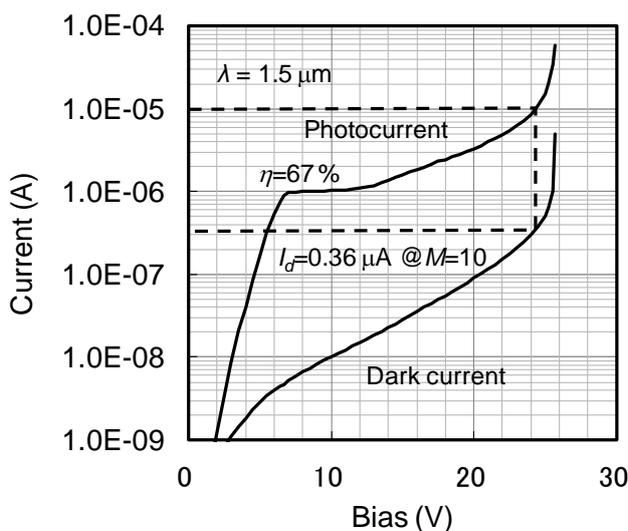


図6-13 光電流・暗電流特性 ( $\phi$  14素子)

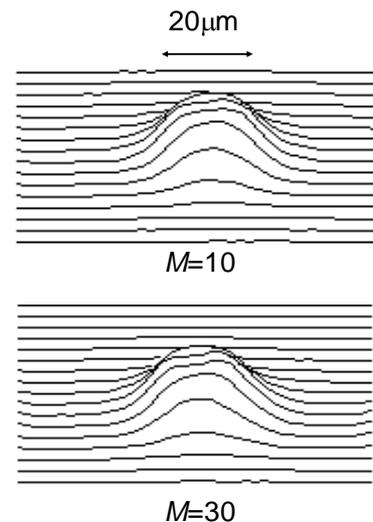


図6-14 増倍感度分布 ( $\phi$  14素子)

## 6-5-2 光・暗電流の温度特性

素子の実用化に際してはその温度特性も重要である。図6-15に光電流・暗電流特性の温度特性を示す。-40℃から+80℃の温度範囲について光ファイバー付同軸モジュールに実装して評価した。測定結果から、各温度における暗電流の増倍率依存性をプロットした結果を図6-16に示す。増倍率 $M=10$ （初期光電流1  $\mu\text{A}$ ）における暗電流値から導出した増倍暗電流 $I_{dm}$ は、20℃で36 nA、80℃で200 nA以下であった。これらの増倍暗電流値による10 GbpsでのAPD受信器での受信感度低下量は計算上0.5 dB以下であり、実用上問題ないレベルを実現できた。

$$(\text{注}) I_d = M \times I_{dm} + I_{d0}$$

次に、各バイアスでの暗電流の温度特性(アレニウスプロット)を図6-17に示す。超格子増倍層のみが空乏化する低バイアス域(6 V)での活性化エネルギー $E_a$ は0.50 eVと、超格子増倍層の井戸層のバンドギャップの1/2に近い値であった。Tiはバンドギャップ中央付近にディープレベルを形成するので、イオン注入なしの場合の再結合電流成分(受光領域とガードリング領域の両方で発生)と、Tiイオン注入に起因する暗電流成分(ガードリング領域で発生)のどちらが支配的であるかをこのデータのみでは判断できない。そこで、ガードリング無しの素子の $I$ - $V$ 特性を評価したところ、低バイアス域(6 V)における25℃での暗電流値は $10^{-11}$  Aオーダーとガードリングありの素子の1桁以上小さい値であった。このことから、低バイアス域(6 V)においては、ガードリング部のTiディープレベルによる再結合電流が支配的であると判断した。一方、高バイアス域(22 V、及び、 $0.95 V_{br}$ )においては、室温以上において活性化エネルギー $E_a$ は0.33 eVと小さい値であった。本素子では受光領域のInGaAs光吸収層のヘテロ電界 $E_i$ は120 kV/cm前後と比較的低く制御されており、高バイアス域における暗電流は、超格子増倍層で発生するトンネル暗電流が支配的であると考えられる。

図6-18に、降伏電圧 $V_{br}$ の温度依存性を示す。本プレーナ超格子APD(SL-APD)の降伏電圧の温度係数 $\gamma$ は、23.0 mV/℃であり、メサ型素子の1.18倍大きな値であった。これは、本プレーナ素子が、量子効率確保のために光吸収層をメサ型素子より厚い設定としているため、温度による増倍電界強度の変化を電圧変化として見た場合、層厚比に応じて大きくなるという効果によると考えられる。従来の10 Gbps用に設計されたInP/InGaAs-APD[13]の $\gamma$ の典型的な値は50 mV/℃程度であることから、超格子APDは降伏電圧の温度依存性が小さなAPDであるという特徴を有することが、プレーナ素子においても確認できた。

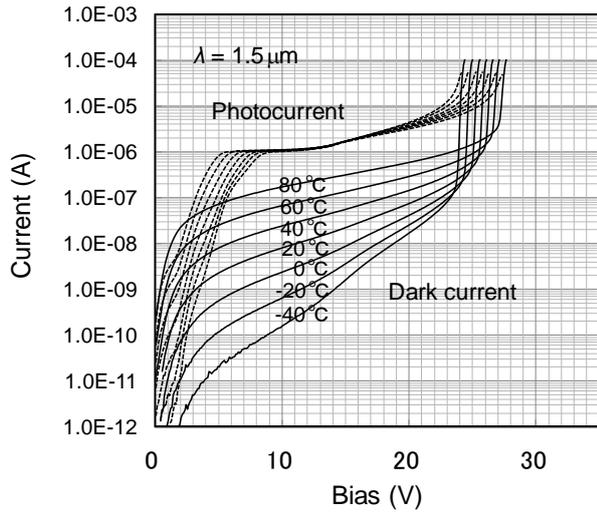


図6-15 光・暗電流のバイアス電圧依存性  
(パラメータ：温度)

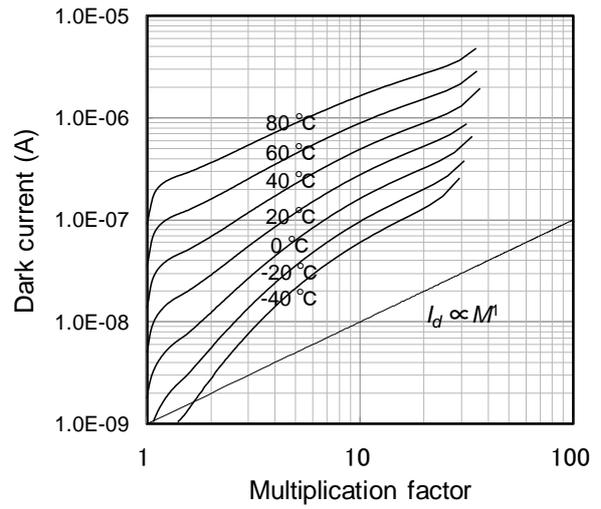


図6-16 暗電流の増倍率依存性  
(パラメータ：温度)

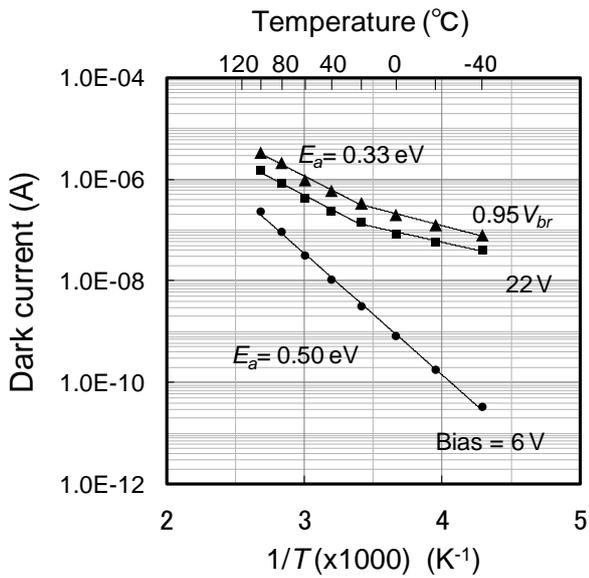


図6-17 暗電流の温度特性 (アレキウスプロット)  
(パラメータ：バイアス)

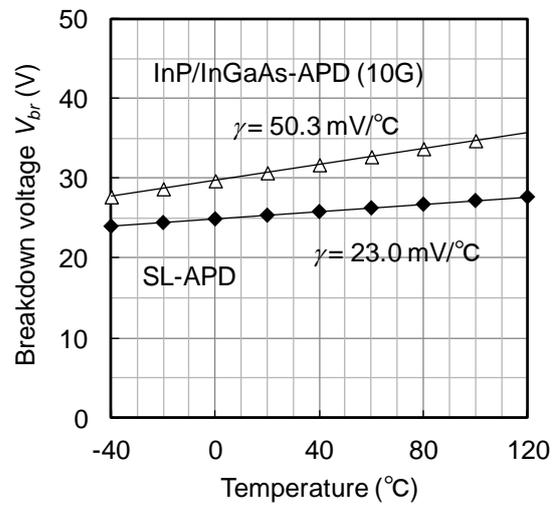


図6-18 降伏電圧  $V_{br}$  の温度依存性  
(超格子増倍層とInP増倍層を比較)

### 6-5-3 雑音特性

図6-19に過剰増倍雑音の評価結果を示す。測定された過剰雑音の増倍率依存性から、イオン化率比  $k=\alpha/\beta$  は低増倍率  $M=1.5 \sim 3$  において5程度、 $M=4 \sim 10$  において2.5程度の値であった。本プレーナ素子では超格子増倍層厚が271 nmと薄く、増倍電界強度が550~600 kV/cmと高くなっているためにイオン化率比  $\alpha/\beta$  は5から2.5程度に低下していると考えられる。

10 Gbps用に設計されたInP-APD（増倍層厚200 nm程度/増倍電界強度600 kV/cm程度で、イオン化率比  $\beta/\alpha$  は1.2程度）と比較すると、高速設計されたInAlAs/InAlGaAs超格子APDのイオン化率比の値は絶対値としては大きくはないものの、一定の度合いで比較優位性があるものとする。（このような状況はメサ型超格子APDの場合と同様である。）

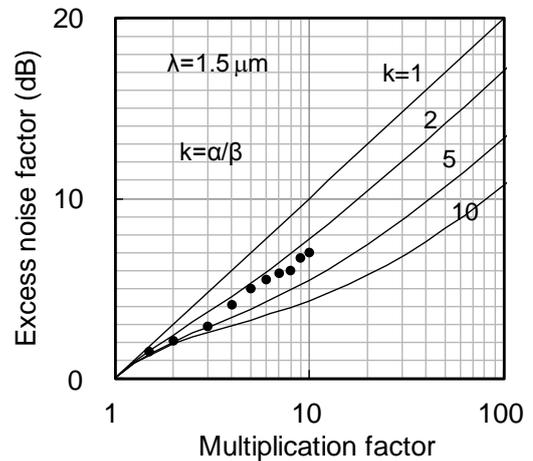


図6-19 過剰増倍雑音特性

### 6-5-4 容量-電圧特性

図6-20に、APDチップ単体（φ14素子）の典型的な  $C-V$  特性の結果を示す。 $C-V$  曲線の挙動の説明としては、メサ型APDの場合（第5章）と同じで、次の様になる。まず、0~3 Vで超格子井戸中に蓄積されていたキャリアがスweep・アウトし、超格子増倍層（n側）が完全に空乏化する。3~12 Vの間は、p側の空乏層端が薄いp-InP電界緩和層中に留まっている状態であり、12 V以上になって初めて低濃度で厚いp-InGaAs光吸収層に延び、容量が大きく低下する。

この容量が大きく変化するバイアス12~20 V付近での容量変化のバイアス依存性から計算される光吸収層のp濃度は、 $2 \sim 3 \times 10^{15} \text{ cm}^{-3}$ であり、設計値にほぼ一致する値であった。このことからガードリング形成のために行ったTiイオン注入・活性化アニールの熱工程後においても、 $p^+$ -InP電界緩和層のBe濃度ドーピングの急峻なプロファイルが維持できていると判断する。

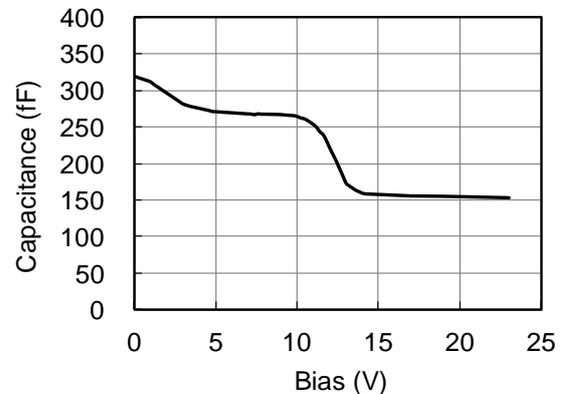


図6-20  $C-V$  特性

### 6-5-5 高周波応答特性

高周波応答の評価系はメサ型素子評価（第5章）と同じ系（図5-41）で行った。室温における典型的な-3 dB帯域の増倍率依存性の結果を図6-21に示す。(a)は受光直径 $\phi 14$ 素子であり、最大帯域 $f_{c,max}$ は15.2 GHz、(b)は受光直径 $\phi 18$ 素子であり、 $f_{c,max}$ は13.0 GHzを確認した。GB積は共に110 GHzであった。 $\phi 14$ 素子の典型的な高周波応答波形を図6-22に示す。増倍率 $M=2$ における-3 dB帯域15.2 GHz、増倍率 $M=10$ における-3 dB帯域10.5 GHzが確認できた。プレーナ型素子では低暗電流化の為に、メサ型素子よりも超格子増倍層を厚くしたが、この場合でもGB積100 GHzを越える応答特性が再現性よく確認できた。

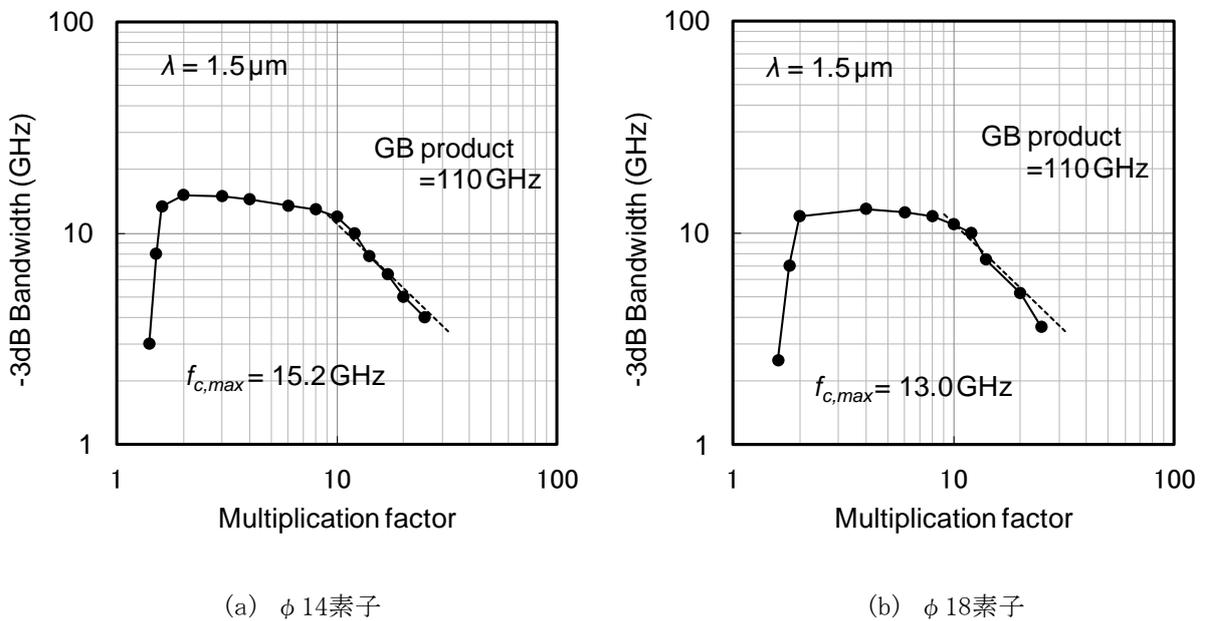


図6-21 -3 dB帯域の増倍率依存性

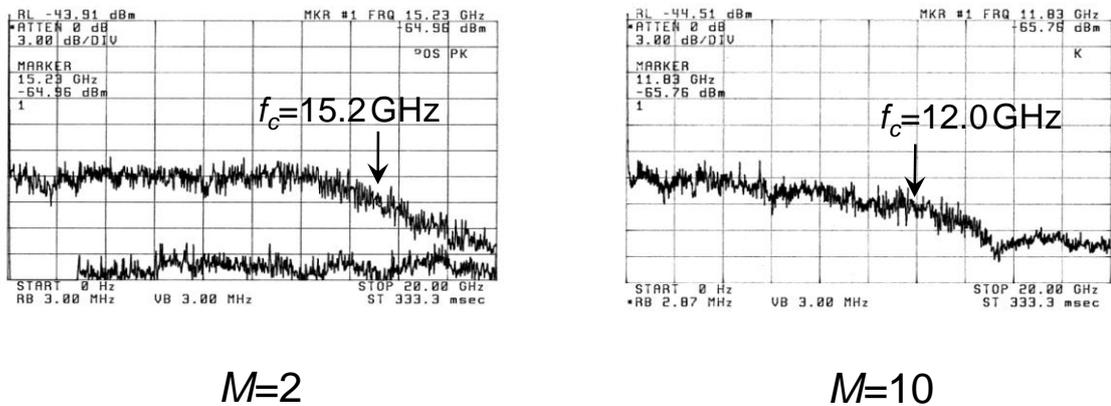


図6-22 光周波応答波形の例 ( $\phi 14$ 素子)

図6-23に、25 °Cと85 °Cにおける-3 dB帯域の降伏電圧 $V_{br}$ 依存性の評価結果( $\phi$ 18素子)を示す。本評価では光結合をしながら素子温度を変化させる必要があり、チップキャリアを直接温度制御ステージに搭載して周波数応答が測定できる図6-24に示す評価系で測定した(等価回路としては、50  $\Omega$  マッチング抵抗なしの等価50  $\Omega$  負荷系)。図6-23に示される増倍率 $M=3$ 、5、10の各々の条件において、25 °Cと85 °Cの-3 dB帯域 $f_c$ を比較すると、85°Cの点は、25°Cの点に対して、降伏電圧 $V_{br}$ の温度上昇分の変化だけ相対的に右方向にシフトしているのみで、下方向の変化、すなわち、-3 dB帯域の高温での低下量が小さい(1 GHz以下)傾向が確認できる。測定した25 °Cの降伏電圧 $V_{br}$ の23.3~29.3 V (26.3 $\pm$ 3.0 V)の範囲は、InGaAs光吸収層のヘテロ電界強度 $E_i$ が、およそ125 $\pm$ 25 kV/cmに対応するが、この範囲で-3 dB帯域の温度依存が小さいことが確認できた。InP-APDでは、150 kV/cmになるとInGaAs光吸収層でのアバランシェ増倍が発生し、この為、GB積低下( $M=10$ での帯域低下)の原因となるが、超格子APDでは150 kV/cmでも-3 dB帯域の低下量が小さいという材料的優位性が第5章(図5-13)で計算により示されているが、本章で実験的にも確認できた。

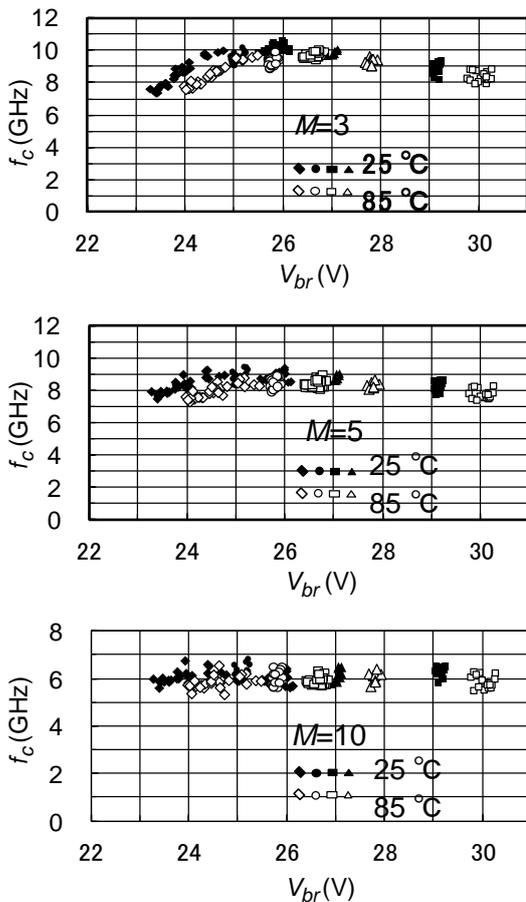


図6-23 -3 dB帯域の $V_{br}$ 依存性 ( $\phi$ 18素子)

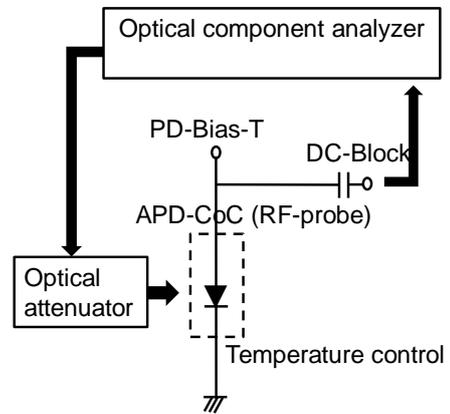


図6-24 -3 dB帯域の $V_{br}$ 依存性評価系

## 6-6 信頼性評価結果

プレーナ構造素子の開発の主目的である信頼性の改善について、本節でその評価結果を述べる。図6-25に、200 °C-逆方向電流100  $\mu$ Aの条件でHTRB (High-Temperature-Reverse-Bias) 試験を行った際の、暗電流の経時変化を示す。室温における増倍率 $M=10$ の時暗電流値は、6490時間までは0.4  $\mu$ A前後の値で極めて安定な推移を示し、9512時間後には摩耗モードにより暗電流の増加が観測された。図6-26は、6490時間経過時点でのエージング前後の $I-V$ 波形の比較を示す。波形はエージングの全後でほとんど変化していない。このように極めて安定な $I-V$ 特性が得られた理由としては、本プレーナ構造の提案の節(6-3)で述べたように、空乏化して表面に露出・SiN保護膜と接するのがワイドギャップ半導体であるInPエッチング停止層のみ(分離溝部の底部)である点にある(図6-27)。既にInPプレーナAPDで実用化され高い信頼性実績のあるInP/SiN界面の活性化エネルギーの報告値は代表的な値として1.7 eVがあるが[14]、ここでは、telecordia規格[15]に記載されている活性化エネルギー値 $E_a=0.7$  eVを用いて、85 °Cにおける素子寿命を推定すると $1.0 \times 10^6$ 時間以上が得られた(図6-28)。このような幹線系光通信システムに適用可能な高い信頼性レベルをInAlAs系APDで確認できたのは、本研究が初めてである。

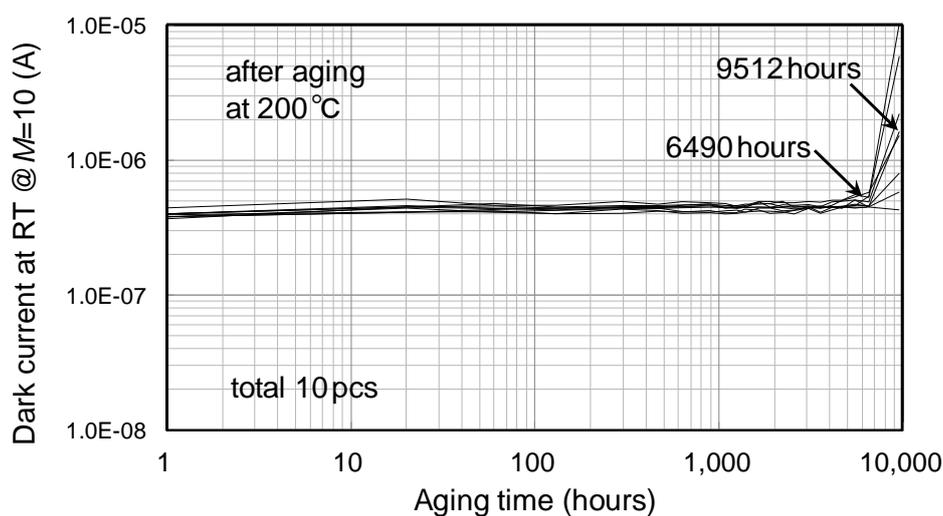


図6-25 エージング後の暗電流の経時変化

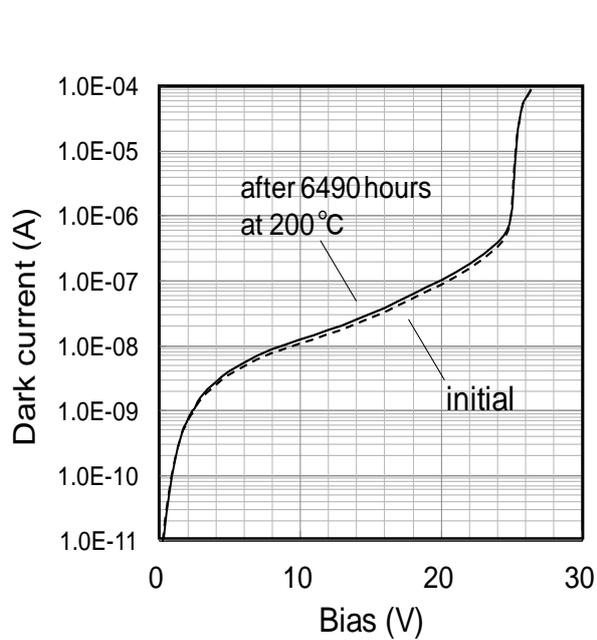


図6-26 エージング前後の  $I$ - $V$  比較

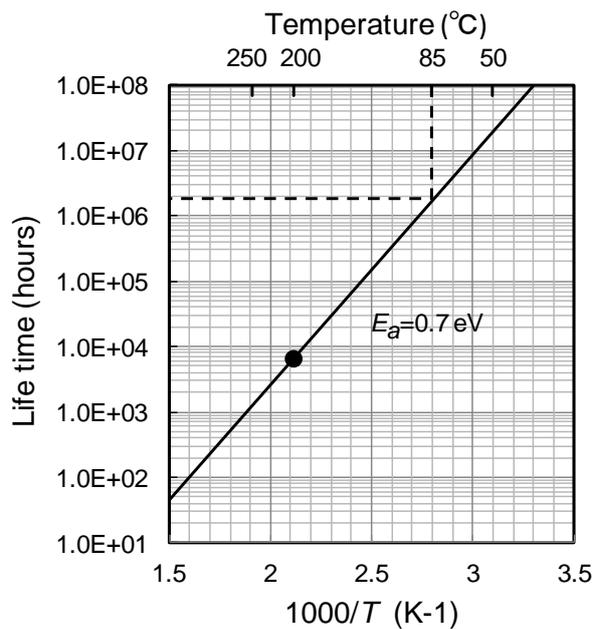


図6-28 素子寿命のアレニウスプロット

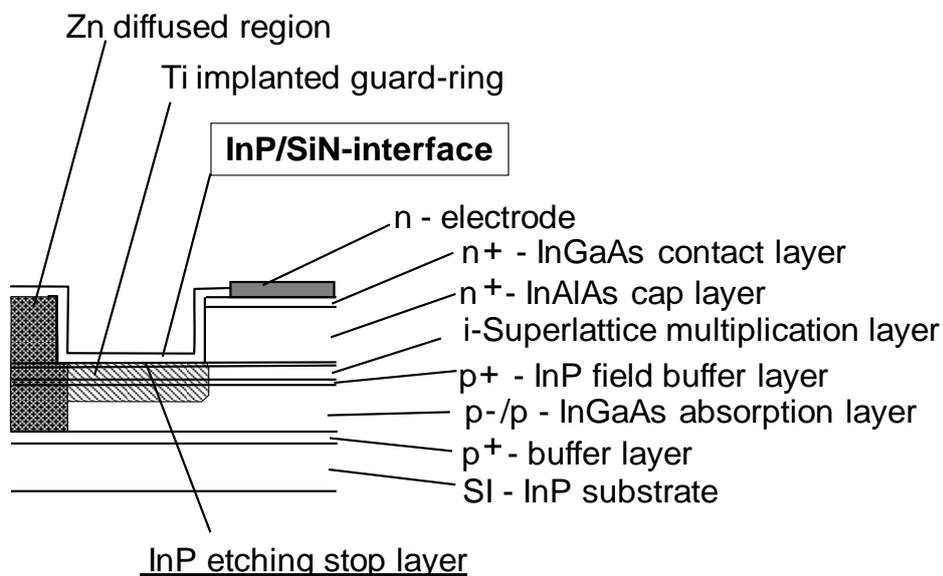


図6-27 素子断面 (拡大図)

## 6-7 応用評価結果（受信感度）

超格子APDの高感度特性はメサ構造素子で既に検証済み（第5章）ではあるが、実用化の観点からは、高信頼特性の確認できたプレーナ型の素子構造においても高感度特性を確認しておく必要がある。そこで、プレーナ型超格子APDとGaAs-HJ-FET-TIA（Trans-Impedance-Amplifier）プリアンプICを小型のセラミックパッケージに内蔵した構成のモジュールを作製し、受信感度特性を評価した[6]。図6-29にそのモジュール構成を示す。用いたTIAのトランスインピーダンスは63 dB $\Omega$ である。図6-30に入力パワー-25 dBmのLiNbO<sub>3</sub>（LN）-Mach-Zehnder変調器駆動9.95328 Gbps - NRZ信号（PRBS;2<sup>31</sup>-1）を受信した時の電気出力アイダイアグラムを示す。APDの増倍率 $M$ が10の時に明瞭なアイ開口が確認できた。この時の-3 dB帯域は7.5 GHzであった。また、モジュール出力の反射特性 $S_{22}$ も、0から10 GHzの周波数で-10 dB以下と良好であった。図6-31に波長1546 nmを用いて評価した室温におけるBit-Error-Rate（BER）特性を示す。Back-to-Back（B-B）の最小受信感度は-29.0 dBm(@BER=10<sup>-9</sup>)/-28.0 dBm(@BER=10<sup>-12</sup>)であり、APDの増倍率 $M$ は12であった。この時得られた最小受光感度は、本研究時点での他の研究機関の報告するAPDを用いた受信系の最高感度の値-27.4 dBm(@BER=10<sup>-9</sup>) [16]を凌駕するものであり、InAlAs/InAlGaAs超格子APDの高感度特性と高信頼特性の両立を初めて実証できた。図6-31には、50 km、75 km、100 km伝送後のBER特性も示す。LN変調器の $\alpha$ パラメータを負の領域で駆動しているため、50 km/75 kmでの受信感度はB-Bの時よりも良化している。一方、100 km伝送後も受信感度劣化量は0.7 dBと小さな値であった。図6-32に、受信感度の波長依存性を示す。一般に、長波長になるほどInGaAs光吸収層の吸収端に近づき量子効率が低下するため最小受信感度は劣化する。本モジュールにおいてもそのような傾向は有するものの、DWDM伝送のC帯、L帯を全てカバーする波長域1500~1607 nmにおいて、-26.5 dBm以下(@BER=10<sup>-12</sup>)の高受信感度特性を確認できた。図6-33に、受信感度の温度依存性を示す。温度0 °Cから70 °Cの範囲において、受信感度の温度依存性は0.3 dB以内と非常に小さいことが確認できた。超格子APD（SL-APD）は、降伏電圧 $V_{br}$ や、-3 dB帯域の温度依存性が小さい特性がAPD単体で示されていたが、APD-TIAモジュールとしても受信感度の温度依存性が小さいことが確認でき、InP-APD（高温で1 dB以上の感度劣化[13]）との比較の上で超格子APDの優位性を実証できた。

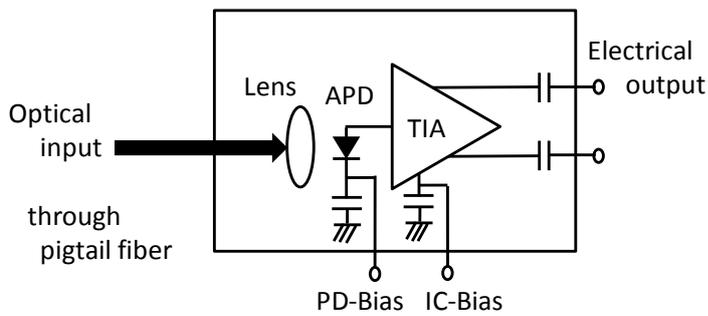


図6-29 受信モジュールの構成

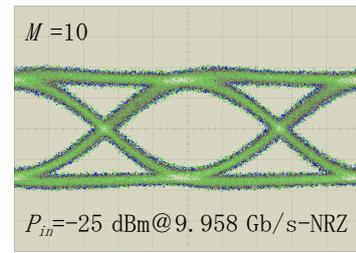


図6-30 電気出力アイダイアグラム

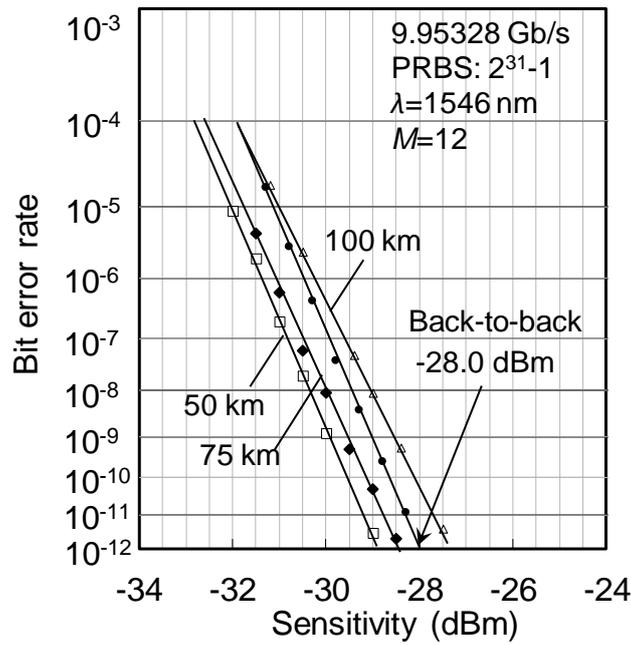


図6-31 B-B、伝送後のBER特性

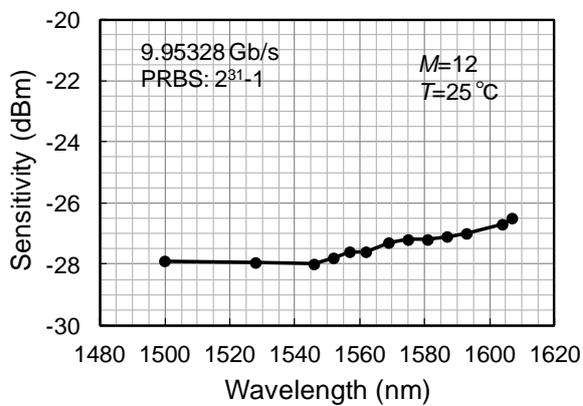


図6-32 受信感度の波長依存性

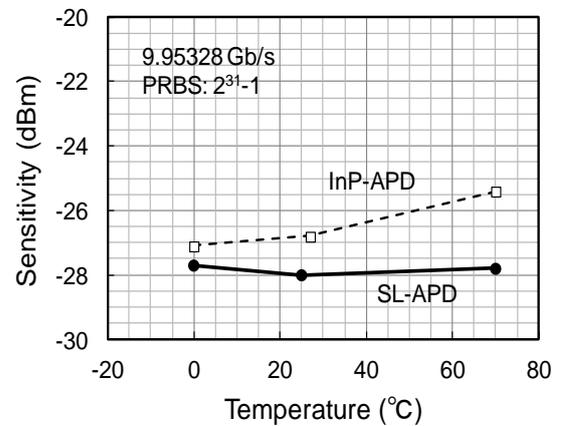


図6-33 受信感度の温度依存性

## 6-8 プレーナ超格子APDとメサ超格子APDの特性比較

前節まで、プレーナ超格子APDの提案・設計・特性検証を行ってきたが、本節では、特性のまとめとして、プレーナ超格子APDとメサ超格子APDの特性比較を下記の一覧表に示しておく。

特性上の差異で特徴として挙げられる点は、下記によるものである。

- 1) 同等の量子効率を得るのに必要な光吸収層厚が異なるのは、裏面反射電極の材質の違いによる。

(プレーナ：n電極、メサ；p電極)

- 2) 層倍層厚に対する暗電流値が異なるのは、層構造の違いによる結晶品質の差異によると推定する。

(プレーナ型は、 $p^+$ -InP電界緩和層上の増倍層。メサ型は $n^+$ バッファ層上の増倍層)

- 3) 信頼性の違いは、素子構造の違いによる、表面リーク電流の経時的安定性の違いによる。

プレーナ型素子では、高速・高感度・高信頼特性が兼ね備えられている。

表6-2 10 Gbps設計のプレーナ超格子APDとメサ超格子APDの典型特性比較

	項目	条件	プレーナ型	メサ型	
構造	増倍層厚	-	273	231	nm
	光吸収層厚( $p^-/p^+$ )	-	1200/100	900/100	nm
特性	増倍直径	-	$\phi$ 14	$\phi$ 30	$\mu$ m
	暗電流	$M=10, Ei=110$ kV/cm, RT	360	120	nA
	量子効率	$M=1, \text{波長} 1.55 \mu\text{m}$	67	65	%
	素子容量	20 V	152	130	fF
	最大帯域	RT	15	13-15	GHz
	GB積	$Ei=110$ kV/cm, RT	110	120	GHz
	最小受信感度*	10Gbps, BER= $10^{-9}$	-29.0	-28.7	dBm
	降伏電圧の温度係数	-	23	20	mV/ $^{\circ}$ C
	素子寿命	50 $^{\circ}$ C	$1.0 \times 10^7$ レベル	$1.0 \times 10^5$ レベル	hour

\*プリアンプが異なる

## 6-9 結言

本章では、高速応答特性と同時に素子実用化に不可欠な高信頼特性を実現するために、プレーナ構造超格子アバランシェフォトダイオードを新規に提案し、その構造の信頼性向上に寄与するメカニズム、新規Tiイオン注入ガードリングの設計、素子製造工程、特性評価結果（増倍特性、光・暗電流の温度特性、雑音特性、高周波応答特性等）、信頼性評価結果、及び、応用評価結果（受信感度）について述べた。本プレーナ構造は、従来の拡散接合型プレーナ構造素子と異なり、pn接合位置/増倍層厚と内部電界強度

分布の制御を結晶成長により高精度に実現でき、かつ表面リーク暗電流の経時的安定性の高い特長を有する。素試作評価の結果、 $-40\text{ }^{\circ}\text{C}$ から $+80\text{ }^{\circ}\text{C}$ において増倍暗電流 $200\text{ nA}$ 以下の低暗電流特性、GB積 $110\text{ GHz}$ 、最小受信感度 $-28.0\text{ dBm}$ の高速・高感度特性、及び、InP-APDに対して受信感度の温度依存性が小さいという優位性を有し、同時に、素子寿命 $10^6$ 時間以上という実用レベルの高信頼特性とを兼ね備えた $10\text{ Gbps}$ 用のプレーナ構造InAlAs系APDを初めて実現できた。

## [6章の参考論文]

- [1] I. Watanabe, M. Tsuji, K. Makita, and T. Taguchi, "A new planar-structure InAlGaAs-InAlAs superlattice avalanche photodiode with a Ti-implanted guard-ring", IEEE Photonics Technology Letters, Vol. 8, No. 6, pp. 827-829 (1996)
- [2] I. Watanabe, T. Nakata, M. Tsuji, K. Makita, and T. Taguchi, "High-reliability, and low-dark-current  $10\text{ Gb/s}$  planar superlattice avalanche photodiodes ", IEEE Photonics Technology Letters, Vol. 9, No. 12, pp. 1619-1621 (1997)
- [3] 渡邊功、中田武志、林雅子、辻正芳、牧田紀久夫、田口剣申、「プレーナ型超格子APD」電情報通信学会信学技報LQE97-79、p. 69-74、1997年
- [4] 渡邊功、中田武志、牧田紀久夫、田口剣申、「プレーナ型超格子APDのガードリング設計」16p-S-1、応用物理学会学術講演会、1998年
- [5] I. Watanabe, M. Ishizaka, N. Yoshida, M. Morie, M. Fujii, S. Wada, K. Numata, K. Fukushima, J. Shimizu, T. Maeda, and M. Yamaguchi, "10-Gb/s high-performance transmitter and receiver modules using modulator-integrated DFB-LD, superlattice-APD, and GaAs HJFET-ICs", Proceeding of OptoElectronics and Communications Conference, Vol. 2, pp. 1660-1661 (1999)
- [6] K. Sato, T. Hosoda, Y. Watanabe, S. Wada, Y. Iriguchi, K. Makita, A. Shono, J. Shimizu, K. Sakamoto, I. Watanabe, K. Mitamura and M. Yamaguchi, "Record highest sensitivity of  $-28.0\text{ dBm}$  at  $10\text{ Gb/s}$  achieved by newly developed extremely-compact superlattice-APD module with TIA-IC", Post deadline paper of Optical Fiber Communication Conference, FB11-1-FB11-3 (2002)
- [7] Renesas Electronics 信頼性ハンドブック 第4章 半導体デバイスの故障メカニズム (2012)
- [8] 道口健太郎、矢野浩、澤田宗作、関口剛、黒田正孝、「InP パッシベーション構造 pin PD を集積化した光電子集積デバイスとその応用」、電子情報通信学会総合大会. エレクトロニクス(1), p. 496-497、1997年
- [9] S. Tanaka, S. Fujisaki, Y. Matsuoka, T. Tsuchiya, S. Tsuji, K. Ito, T. Toyonaka, H. Matsuda, and A. Miura, "Highly sensitive and highly reliable APD for  $10\text{ Gb/s}$  optical communication systems", ECOC 10. 5. 3, (2002)
- [10] K. Taguchi, T. Torikai, Y. Sugimoto, K. Makita, and H. Ishihara, "Planar-structure InP/InGaAsP/InGaAs avalanche photodiodes with preferential lateral extended guard ring for  $1.0\text{--}1.6\mu\text{m}$  wavelength optical communication Use", IEEE J. Lightwave Technol., Vol. 6, No. 11, pp. 1643-1655 (1988)
- [11] J. M. Martin, R. K. Nadella, J. Vellanki, M. V. Rao, and O. W. Holland, "Thermally stable, buried high-resistance layers in p-type InP obtained by MeV energy Ti implantation", J. Appl. Phys., Vol. 73, No. 11, pp. 7238-7243 (1993)
- [12] H. Ullrich, A. Knecht, and D. Bimberg, "Redistribution of Fe and Ti implanted into InP", J. Appl. Phys.,

Vol. 70, No. 5, pp. 2604-2609 (1991)

[13] A社 10Gb/s 用 InP-APD 評価結果 (2011)

[14] H. Sudo and M. Suzuki, "Surface degradation mechanism of InP/InGaAs APD's", IEEE J. Lightwave Technol., Vol. 6, No. 10, pp. 1496-1501 (1988)

[15] TELECORDIA (Bellcore) GR-468-CORE, R8-17

[16] Y. Miyamoto, K. Hagimoto, M. Ohhata, T. Kagawa, N. Tsuzuki, H. Tsunetsugu, and I. Nishi, "10-Gb/s" strained MQW DFB-transmitter module and superlattice APD receiver module using GaAs MESFET IC's", IEEE J. Lightwave Technol., Vol. 12, No. 2, pp. 332-342 (1994).

## 7. 結論

最後に本論文をまとめる。本論文は、光通信用の高速高感度素子としてのアバランシェフォトダイオード (APD) の高性能化を目的とし、増倍層に InAlAs/InAlGaAs 超格子層を導入した素子を研究対象として、その理論的考察、及び、実験的検証により構成した。まず、第 2 章において、光通信用 APD の開発状況を整理するとともに、本研究の位置付けを明確化した。第 3 章において、従来 InP 増倍層型 APD の設計課題を明らかにするとともに、本研究 (超格子増倍層型 APD) の意義・必要性について述べた。第 4 章では、超格子増倍層中の衝突イオン化率やホットキャリア挙動に関して、モンテカルロ法による理論的考察を行った。第 5 章では、InAlAs/InAlGaAs 4 元井戸超格子増倍層を有する APD の提案・素子設計・実験的評価をメサ型構造素子について行い、超格子 APD の基本特性を検証した。第 6 章では、素子実用化を意図して信頼性を改善するために、新規のプレーナ構造素子を提案し、その素子設計・実験的検証を行った。以下に各章の概要・結論をまとめる。

第 2 章では、本研究の位置付けを行った。ここでは、光通信用 APD の開発状況を整理するとともに、1980 年代初頭に、R. Chin ら、F. Capasso らにより提案された「超格子 APD」の開発経緯と、本研究開始時点の課題を整理し、本研究の位置付けを明確化した。

第 3 章では、従来の光吸収・増倍層分離 (SAM) 構造 InP 増倍層型素子の 10 Gbps 用としての設計課題を明らかにした。その課題とは、正孔増倍を基本とする InP-APD においては、増倍層/光吸収層の層厚設計、ヘテロ界面のキャリア走行時間制限、素子内部電界強度設計の観点で、従来のプレーナ構造素子では、10 Gbps 動作に対して製造許容範囲が極めて狭いことにある。このよう限界を打破するために、電子増倍型の超格子半導体層を増倍層とし、長期信頼性も確保できる新たな素子構造の提案が不可欠と認識し、その開発・実用化を本研究 (超格子増倍層型 APD) の目的とした。

第 4 章では、本研究で APD 増倍層への適用を検討する半導体超格子構造における衝突イオン化率やホットキャリア挙動について、モンテカルロ法による理論的考察を行った。はじめに、超格子増倍層の障壁層として用いる半導体である InAlAs のバルクのイオン化率の電界強度依存性を初めて実験的に精度の高い値として導出した。これをもとにモンテカルロ計算に必要なイオン化確率のフィッティングパラメータ  $p$  値を決定した。その値はイオン化現象がソフトな現象であることを示唆した。次に、超格子構造

についてのイオン化率の検討を行い、従来、不明な点が多かった超格子増倍層のイオン化率に関して、以下の設計指針を明らかにした。1) InAlAs/InGaAs 矩形超格子のイオン化率比  $\alpha/\beta$  は、主に正孔のイオン化率  $\beta$  の抑制によって増大すること、その傾向は井戸層が障壁層より相対的に薄い場合に顕著であり、井戸層厚は 20 nm 程度に薄くする必要があること、2) 超格子井戸層への電子のトラップを回避することを目的とするグレーデッド障壁超格子では、グレーデッド障壁層の比較的バンドギャップの小さい領域で正孔のイオン化率が発生するために、同一障壁層厚/井戸層厚の矩形超格子よりもイオン化率比  $\alpha/\beta$  が小さくなるが、Sawtooth 超格子にすることでイオン化率比  $\alpha/\beta$  を維持できること、3) 超格子井戸層への正孔のトラップを回避することを目的とする InGaAsP4 元井戸障壁超格子においても、イオン化率比  $\alpha/\beta$  を増大させることができること、4) 超格子中のホットエレクトロンの挙動を理解するには、従来のように伝導帯不連続量  $\Delta E_c$  に着目するだけではなく、 $\Gamma$  谷と L 谷・X 谷のセパレーション量 ( $\Delta E_{\Gamma L}$ ,  $\Delta E_{\Gamma X}$ ) も重要であること、5) 井戸層でのエネルギー分布の位置変化のシミュレーションからは、いわゆる超格子効果を得るには、障壁層/井戸層とも厚さ 10~15 nm 程度にすることが有効であること。

第 5 章では、従来の InAlAs/InGaAs 超格子 APD の暗電流が大きいという課題を解決するために、InAlAs/InAlGaAs4 元井戸型超格子 APD を新規に提案し、その具体的素子設計・特性評価結果について議論した。シミュレーションの結果、超格子 APD の高周波応答の層構造・ヘテロ電界強度への依存性を設計的に明らかにし、10 Gbps 用素子としての最適設計範囲を明らかにした。具体的には、超格子 APD は InP 増倍層 APD と比較して、電子注入増倍型の特長としてリーチスルー時の -3 dB 帯域が大きいこと、イオン化率比が大きいことにより利得帯域幅積 (GB 積) が大きいこと、さらに、最適ヘテロ電界強度範囲が広いことを明らかにした。次に、素子構造の簡便なメサ構造 APD 素子を作製・評価し、以下の点を初めて実験的に確認した。1) InGaAs3 元井戸超格子 APD と比較して増倍暗電流を 1/10 程度に大幅に低減できること、2) GB 積 100 GHz を超える優れた高周波応答特性 (10 Gbps での実用的な暗電流値のもとでは GB 積 150 GHz、最大値としては 200 GHz) が得られること、3) 降伏電圧や GB 積の温度依存性が小さいこと、4) バルク増倍層 InAlAs-APD と比較して大きな GB 積が得られること、5) 10 Gbps において InP 系 APD を超える高受信感度特性が得られること。以上により、InAlGaAs 4 元井戸超格子増倍層型 APD の高速・高感度化のための設計指針を明らかにするとともに、特性としての有効性 (InP-APD からの受信感度改善改善) を初めて実証した。最後に、本メサ構造素子の信頼性試験を初めて行い、素子寿命を推定するとともに、メサ型構造の素子寿命は InGaAs 光吸収層のメサ/ポリイミド表面におけるホットキャリア

ア注入・電荷蓄積による InGaAs 表面のポテンシャル変調・電界集中の程度により制限されると推定した。

第 6 章では、素子実用化に不可欠な高信頼特性を実現するために、高抵抗性不純物である Ti を初めて APD のガードリング形成に用いるプレーナ構造超格子 APD を新規に提案し、その信頼性向上メカニズム、Ti 注入ガードリングの設計・製造工程、APD 特性の評価結果について議論した。本プレーナ構造は、従来の拡散接合型プレーナ構造素子と異なり、pn 接合位置/増倍層厚と内部電界強度分布の制御を結晶成長により高精度に実現でき、かつ表面リーク暗電流の経時的安定性の高い特長を有する。素子試作評価の結果、 $-40\text{ }^{\circ}\text{C}$  から  $+80\text{ }^{\circ}\text{C}$  において増倍暗電流  $200\text{ nA}$  以下の低暗電流特性、GB 積  $110\text{ GHz}$ 、最小受信感度  $-28.0\text{ dBm}$  の高速・高感度な特性と、InP 増倍層 APD と比較して受信感度の温度依存性が小さい利点を有し、同時に、 $10^6$  時間以上の素子寿命を有する実用レベルの高信頼特性を兼ね備えた  $10\text{ Gbps}$  用のプレーナ構造 InAlAs 系 APD を初めて実現できた。

# 謝 辞

本論文をまとめるにあたり終始、格別のご指導と御鞭撻を賜りました立命館大学 理工学部 電気電子工学科 笠原健一教授に心より感謝致します。また、有益なご検討、ご助言を頂きました立命館大学 理工学部 電気電子工学科 沼居貴陽教授、瀧口浩一教授に心より感謝致します。

本論分は筆者が NEC 中央研究所（光エレクトロニクス研究所/光・無線デバイス研究所）で行った研究を中心に、NEC 化合物デバイス事業部での製品実用化開発を加えてまとめたものです。（以下、いずれも当時の所属・職位）

本研究の機会を与えて頂きました小林功郎研究所所長（当時 光エレクトロニクス研究所所長）、小川正毅研究所所長（当時 光・無線デバイス研究所所長）、に深く感謝致します。本研究を行うにあたりご指導、御鞭撻を頂きました NEC 中央研究所 光デバイス研究部 鈴木徹研究部長、水戸郁夫研究部長、小林健一研究部長、に深く感謝致します。本研究の一部を共同で行い有益なご助言を頂きました光エレクトロニクス研究所の受光素子研究チームリーダーである田口剣申研究課長、牧田紀久夫研究課長、鳥飼俊敬研究課長、宇治俊男研究課長には、素子設計から研究方法まで幅広くご指導頂いたことを心より感謝致します。また本研究の一部を共同で行い有益な議論、ご助言を頂きました受光素子研究メンバーである辻正芳主任研究員、竹内剛主任、中田武志主任、林雅子担当、水木恵美子担当、に深く感謝致します。本研究の一部を共同で行い有益なご助言を頂きました、菅生繁男研究課長、阿南隆由主任研究員（以上、結晶成長関係）、前多正主任研究員、鈴木康之主任研究員、和田茂己主任研究員、吉田信秀主任（以上、IC 設計・評価関係）、佐藤健二主任研究員（高周波・モジュール評価）に深く感謝します。また、貴重なご助言の頂きました、洲崎哲行主任研究員、加藤友章主任研究員（以上、高周波・モジュール評価関係）、芝和宏主任研究員（素子周波数応答計算）に感謝致します。曾根純一基礎研究所研究部長には、モンテカルロシミュレーションの基礎を御教示いただき、深く感謝致します。NEC 中央研究所から NEC 化合物デバイス事業部に渡る研究・開発の間、ご指導、御助言をいただきました、山口昌幸氏、小松啓郎氏、及び、一部共同開発にご尽力いただきました清水淳一氏、福島淳氏、正野篤士氏に深く感謝致します。NEC 化合物デバイス事業部において共同開発・御助言をいただきました井元康雄氏、山田英行氏、富田恵作氏、細田哲也氏、坂本佳数智氏、渡邊泰弘氏、御田村和宏氏に深く感謝致します。また、製品化に尽力されました、関西日本電気(株)化合物デバイス部 福島英樹氏、岸忠彦氏、佐々木善浩氏、谷口義登氏、九州電子(株)光半導体部 豊重俊英氏に感謝致します。

入社以来、研究開発にとどまらず様々な面で有益なご助言、ご指導を頂いた、現、東北大学教授山田博仁氏、電気通信大学教授上野芳康氏に感謝致します。

最後に本論文を執筆する間、温かく支えくれた筆者の家族に感謝します。

## 【付録 本研究に関する発表論文リスト】

### 1. 著者筆頭論文

#### 【学会・協会誌論文】

- [1] I. Watanabe, T. Torikai, T. and K. Taguchi, "Monte Carlo Simulation of Impact Ionization Rates in InAlAs-InGaAs Square and Graded Superlattice", IEEE Journal of Quantum Electronics, Vol.31, No.10, pp. 1826-1834 (1995)
- [2] I. Watanabe, M. Tsuji, M. Hayashi, K. Makita, and K. Taguchi, "Design and Performance of InAlGaAs/InAlAs Superlattice Avalanche Photodiodes", IEEE Journal of Lightwave Technology, Vol.15, No.6, pp. 1012-1019 (1997)
- [3] I. Watanabe, T. Nakata, M. Tsuji, K. Makita, T. Torikai, T. and K. Taguchi, "High-speed, High-reliability Planar-structure Superlattice Avalanche Photodiodes for 10Gb/s Optical Receivers", IEEE Journal of Lightwave Technology, Vol.18, No.2, pp.2200-2207 (2000)
- [4] I. Watanabe, T. Torikai, K. Makita, K. Fukushima, and T. Uji, "Impact Ionization Rates in (100) In<sub>0.52</sub>Al<sub>0.48</sub>As", IEEE Electron Device Letters, Vol.11, No.10, pp.437-438 (1990)
- [5] I. Watanabe, S. Sugou, H. Ishikawa, T. Anan, K. Makita, M. Tsuji and T. Taguchi, "High-speed and Low-dark-current Flip-chip InAlAs/InAlGaAs Quaternary Well Superlattice APD's with 120 GHz Gain-bandwidth", IEEE Photonics Technology Letters, Vol.5, No.6, pp.675-677 (1993)
- [6] I. Watanabe, M. Tsuji, K. Makita, and T. Taguchi, "Gain-Bandwidth Product Analysis of InAlGaAs-InAlAs Superlattice Avalanche Photodiodes", IEEE Photonics Technology Letters, Vol.8, No.2, pp.269-271 (1996)
- [7] I. Watanabe, M. Tsuji, M. Hayashi, K. Makita, and T. Taguchi, "Reliability of Mesa-structure InAlGaAs-InAlAs Superlattice Avalanche Photodiodes", IEEE Photonics Technology Letters, Vol.8, No.6, pp.824-826 (1996)
- [8] I. Watanabe, M. Tsuji, K. Makita, and T. Taguchi, "A New Planar-structure InAlGaAs-InAlAs Superlattice Avalanche Photodiode with a Ti-Implanted Guard-ring", IEEE Photonics Technology Letters, Vol.8, No.6, pp.827-829 (1996)
- [9] I. Watanabe, T. Nakata, M. Tsuji, K. Makita, and T. Taguchi, "High-reliability, and Low-dark-current 10Gb/s Planar Superlattice Avalanche Photodiodes", IEEE Photonics Technology Letters, Vol.9, No.12, pp.1619-1621 (1997)

#### 【国際会議発表論文】

- [1] I. Watanabe, K. Makita, M. Tsuji, T. Torikai, and K. Taguchi, "Extremely Low Dark Current InAlAs/InAlGaAs Quaternary Well Superlattice APD", Proceedings of International Conference on Indium Phosphide and Related Materials, WE2, pp.246-249 (1992)
- [2] I. Watanabe, S. Sugou, H. Ishikawa, T. Anan, K. Makita, M. Tsuji and T. Taguchi, "Large-gain-bandwidth-product, Low-dark-current InAlAs/InAlGaAs Quaternary-well Superlattice Avalanche Photodiodes", Technical Digest of Optical Fiber Communication Conference, THG1, pp.184-185 (1993)
- [3] I. Watanabe, M. Tsuji, K. Makita, and T. Taguchi, "New Quasi-Planar-structure InAlGaAs/InAlAs Superlattice Avalanche Photodiodes", Proceeding of OptoElectronics and Communications Conference, 19A1-3, pp.508-509 (1996)
- [4] I. Watanabe, M. Tsuji, M. Hayashi, K. Makita, and K. Taguchi, "High-reliability InAlGaAs/InAlAs Superlattice Avalanche Photodiodes for 2.5-10Gb/s Applications", Technical Digest of Optical Fiber Communication Conference, WL8, pp.174-175 (1996)
- [5] I. Watanabe, T. Nakata, M. Tsuji, M. K. Makita, and K. Taguchi, "High-reliability, Low-dark-current, and Wide-dynamic Range Planar Superlattice APDs for 10Gb/s Optical Receivers", Proceedings of European Conference on Optical Communication, Vol.2, pp.93-96 (1997)
- [6] I. Watanabe (Invited), "High-speed, High-reliability Superlattice Avalanche Photodiodes", Proceedings of IEEE Lasers Electro-Optics Society, Annual meeting, vo.1, pp.79-80 (1998)
- [7] I. Watanabe, M. Ishizaka, N. Yoshida, M. Morie, M. Fujii, S. Wada, K. Numata, K. Fukushima, J. Shimizu, T. Maeda, and M. Yamaguchi, "10-Gb/s High-performance Transmitter and Receiver Modules Using Modulator-integrated DFB-LD, Superlattice-APD, and GaAs HJFET-ICs", Proceeding of OptoElectronics and Communications Conference, Vol.2, pp.1660-1661 (1999)

## 【口頭発表論文】

- [1] 渡邊功、鳥飼俊敬、「モンテカルロ法によるInAlAs/InGaAs超格子の衝突イオン化率の解析」30p-H-6, 1990年応用物理学会春季連合講演会
- [2] 渡邊功、鳥飼俊敬、「モンテカルロ法によるInAlAs/InGaAs超格子の衝突イオン化率」、1990年電情報通信学会信学技報OQE90-12, p 67-72,
- [3] 渡邊功、牧田紀久夫、辻正芳、鳥飼俊敬、田口劍申、「MOVPE成長による光吸収・増倍分離型InAlAs/InGaAs超格子APD」28p-F-13, 1991年応用物理学会 春季連合講演会
- [4] 渡邊功、鳥飼俊敬、「InAlAs/InGaAsP超格子APDのモンテカルロ解析」28p-F-14, 1991年応用物理学会 春季連合講演会
- [5] 渡邊功、牧田紀久夫、辻正芳、田口劍申、「InAlAs/InAlGaAs4元井戸超格子APD」10p-ZK-16, 1991年応用物理学会学術講演会
- [6] 渡邊功、菅生繁男、阿南隆由、牧田紀久夫、辻正芳、田口劍申、「InAlAs/InGaAs疑似4元井戸型超格子APD」29a-E-1, 1992年応用物理学会春季連合講演会
- [7] 渡邊功、菅生繁男、阿南隆由、牧田紀久夫、辻正芳、田口劍申、「ガスソースMBE成長InAlAs/InAlGaAs超格子APD」C-127、1992年電子情報通信学会秋季大会
- [8] 渡邊功、菅生繁男、辻正芳、牧田紀久夫、田口劍申、「フリップチップInAlAs/InAlGaAs4元井戸超格子APD」31p-A-2, 1993年応用物理学会 春季連合講演会
- [9] 渡邊功、石川肇、洲崎哲行、菅生繁男、辻正芳、牧田紀久夫、田口劍申、「高感度InAlAs/InAlGaAs4元井戸型超格子APD」C-185、1993年電子情報通信学会春季大会
- [10] 渡邊功、菅生繁男、辻正芳、牧田紀久夫、田口劍申、「InAlGaAs4元井戸超格子APDのGB積検討」27p-E-6, 1993年応用物理学会学術講演会
- [11] 渡邊功、辻正芳、牧田紀久夫、田口劍申、「疑似プレーナ型InAlGaAs 4元井戸超格子APD」19a-R-6, 1994年応用物理学会春季連合講演会
- [12] 渡邊功、辻正芳、牧田紀久夫、田口劍申、「低暗電流150 GHz-GB積/InAlGaAs4元井戸超格子APD」C-385、1995年電子情報通信学会総合大会
- [13] 渡邊功、辻正芳、牧田紀久夫、田口劍申、「InAlGaAs4元井戸超格子APDの信頼性試験」C-281、1995年電子情報通信学会エレクトロニクスソサイエティ大会
- [14] 渡邊功、辻正芳、牧田紀久夫、田口劍申、「Tiイオン注入ガードリング構造を有する疑似プレーナ型超格子APD」28p-ZA-10, 1995年応用物理学会学術講演会
- [15] 渡邊功、辻正芳、牧田紀久夫、田口劍申、「半絶縁性基板を用いた疑似プレーナ型超格子APD」26a-STE-8, 1996年応用物理学会春季連合講演会
- [16] 渡邊功、辻正芳、牧田紀久夫、田口劍申、「低暗電流・疑似プレーナ型超格子APD」C-359、1996年電子情報通信学会総合大会
- [17] 渡邊功、辻正芳、林雅子、牧田紀久夫、田口劍申、「加入者系用低暗電流メサ型超格子APD」C-330、1996年電子情報通信学会エレクトロニクスソサイエティ大会
- [18] 渡邊功、辻正芳、林雅子、牧田紀久夫、田口劍申、「InAlAs/InAlGaAs4元井戸超格子APD」1996年電情報通信学会信学技報LQE96-21, p. 7-12,
- [19] 渡邊功、中田武志、辻正芳、牧田紀久夫、田口劍申、「10Gb/s光通信用高量子効率・低暗電流プレーナ型超格子APD」C-4-35、1997年電子情報通信学会総合大会
- [20] 渡邊功、林雅子、中田武志、辻正芳、牧田紀久夫、田口劍申、「高信頼プレーナ型超格子APD」2a-SZD-16, 1997年応用物理学会学術講演会
- [21] 渡邊功、中田武志、林雅子、辻正芳、牧田紀久夫、田口劍申、「プレーナ型超格子APD」1997年電情報通信学会信学技報LQE97-79, p. 69-74
- [22] 渡邊功、中田武志、牧田紀久夫、田口劍申、「プレーナ型超格子APDのガードリング設計」16p-S-1, 1998年応用物理学会学術講演会
- [23] 渡邊功、前田正、森江正夫、福島淳、「10 Gbps光通信用プリアンプ内蔵超格子APDモジュール」、1999年 電子情報通信学会ソサイエティ大会

## 2. 共著論文

### 【学会・協会誌論文】

- [1] H. Ishikawa, I. Watanabe, T. Suzuki, M. Tsuji, S. Sugou, K. Makita, and K. Taguchi, "High-sensitivity 10Gb/s Optical Receiver with Superlattice APD", IEE Electronics Letters, Vol. 29, No. 21, pp.1874-1876 (1993)
- [2] M. Tsuji, K. Makita, I. Watanabe, and K. Taguchi, "InAlGaAs Impact Ionization rates in bulk, superlattice, and sawtooth band structures", Applied Physics Letters, Vol.65, No. 25, pp. 3248-3250 (1994)
- [3] M. Tsuji, I. Watanabe, K. Makita, and K. Taguchi, "InAlGaAs Staircase Avalanche Photodiodes", Japanese Journal of Applied Physics, Vol.33, No. 1A, pp. L32-L34 (1994)
- [4] M. Tsuji, K. Makita, I. Watanabe and K. Taguchi, "Band Offset Dependence on Impact Ionization Rates in InAlGaAs Staircase Avalanche Photodiodes", Japanese Journal of Applied Physics, Vol.34, No. 8B, pp.L1048-L1050 (1995)
- [5] L. D. Tzeng, O. Mizuhara, T. V. Nguyen, K. Ogawa, I. Watanabe, K. Makita, M. Tsuji, and K. Taguchi, "A High-sensitivity APD Receiver for 10Gb/s System Applications", IEEE Photonics Technology Letters, Vol.8, No. 9, pp.1229-1231 (1996)
- [6] T. Y. Yun, M. S. Park, J. H. Han, I. Watanabe, and K. Makita, "10-Gigabit-per-Second High-Sensitivity and Wide-Dynamic-Range APD-HEMT Optical Receiver", IEEE Photonics Technology Letters, Vol.8, No.9, pp.1232-1234 (1996)
- [7] K. Makita, I. Watanabe, M. Tsuji, and K. Taguchi, "Dark current and breakdown analysis in In(Al)GaAs/InAlAs superlattice avalanche Photodiodes", Japanese Journal of Applied Physics, Vol.35, No. 6A, pp. 3440-3444 (1996)
- [8] M. Tsuji, K. Makita, I. Watanabe, and K. Taguchi, "High-crystallinity MOVPE-grown sawtooth band-gap InGaAlAs for use in staircase avalanche photodiodes", Journal of Crystal Growth Vol.180, pp.9-14 (1997)
- [9] M. Hayashi, I. Watanabe, T. Nakata, M. Tsuji, K. Makita, S. Yamakata, and K. Taguchi, "Microlens-Integrated Large-Area InAlGaAs-InAlAs Superlattice APD's for Eye-Safety 1.5- $\mu\text{m}$  Wavelength Optical Measurement Use", IEEE Photonics Technology Letters, Vol.10, No.4, pp.576-578 (1998)
- [10] K. Makita, T. Nakata, I. Watanabe and K. Taguchi, "High-frequency response limitation of high performance InAlGaAs/InAlAs superlattice avalanche photodiodes", IEE Electronics Letters, Vol. 35, No. 25, pp. 2228-2229 (1999)
- [11] T. Nakata, I. Watanabe, K. Makita and T. Torikai, "InAlAs avalanche photodiodes with very thin multiplication layer of 0.1  $\mu\text{m}$  for high-speed and low-voltage-operation optical receiver", IEE Electronics Letters, Vol. 36, No. 21, pp. 1807-1809 (2000)
- [12] T. Nakata, T. Takeuchi, I. Watanabe, K. Makita and T. Torikai, "10Gbit/s high-sensitivity, low-voltage-operation avalanche photodiodes with thin InAlAs multiplication layer and waveguide structure", IEE Electronics Letters, Vol. 36, No. 24, pp. 2033-2034, 2000

### 【国際会議発表論文】

- [1] K. Makita, I. Watanabe, M. Tsuji, and K. Taguchi, "Marked Enhancement of Electron Impact Ionization in InAlAs/InGaAs Superlattice Avalanche Photodiode", 16<sup>th</sup> Intentional Symposium on GaAs and Related Compounds, LB-3 (1989)
- [2] T. Taguchi, K. Makita, I. Watanabe, M. Tsuji, and S. Sugou, "Recent Progress on Superlattice Avalanche Photodiodes", Technical Digest of Optical Fiber Communication Conference, TuH3 (invited), pp.31-32 (1994)
- [3] K. Makita, I. Watanabe, M. Tsuji, and K. Taguchi, "150Gz GB-product and Low Dark Current InAlGaAs Quaternary Well Superlattice Avalanche Photodiodes", Technical Digest of IOOC, Vol.1, pp.36-37 (1995)
- [4] K. Taguchi (Invited), "InAlGaAs/InAlAs Quaternary Well Superlattice Avalanche Photodiodes (APDs)", Proceedings of European Conference on Optical Communication, MoC.4.3 Vol.1. pp.137-147 (1996)
- [5] T. Y. Yun, M. S. Park, J. H. Han, I. Watanabe, and K. Makita, "10 Gbit/s Optical Receiver with Superlattice APD and Lossless Tuned Transimpedance HEMT Amplifier", Proceedings of European Conference on Optical Communication, ThC1.5, Vol. 4, pp. 71-74 (1996)

- [6] K. Taguchi, K. Makita, I. Watanabe, M. Tsuji, M. Hayashi, and T. Nakata " Superlattice avalanche photodiodes for optical communications", Optical and Quantum Electronics, Vol.30, No.4, pp.219-238 (1998)
- [7] M. Soda, S. Shioiri, T. Morikawa, M. Tachigori, I. Watanabe, and M. Shibusani, "A 2.5-Gb/s One-chip Receiver Module for Gigabit-To-The-Home (GTTH) System", Proceedings of Custom Integrated Circuits Conference, pp.273-276 (1998)
- [8] N. Yoshida, M. Ishizaka, I. Watanabe, M. Morie, M. Fujii, S. Wada, K. Numata, K. Fukushima, J. Shimizu, M. Yamaguchi, and T. Maeda, "A 10 Gb/s optical transmitter module with a built-in modulator Driver IC and a Receiver modules with a built-in preamplifier IC", Proceedings of GaAs IC Symposium, pp.287-290 (1999)
- [9] S. Shioiri, M. Soda, A. Goto, N. Kitamura, I. Watanabe and M. Shibusani, "A 2.5-Gb/s high-speed PLC module for Gigabit-To-The-Home (GTTH) system", Technical Digest of Optical Fiber Communication Conference, ThN1, pp.188-190 (1999)
- [10] K. Sato, T. Hosoda, Y. Watanabe, S. Wada, Y. Iriguchi, K. Makita, A. Shono, J. Shimizu, K. Sakamoto, I. Watanabe, K. Mitamura and M. Yamaguchi, "Record highest sensitivity of -28.0 dBm at 10 Gb/s achieved by newly developed extremely-compact superlattice-APD module with TIA-IC", Post deadline paper of Optical Fiber Communication Conference, FB11-1~FB11-3 (2002)

## 【口頭発表論文】

- [1] 牧田紀久夫、鳥飼俊敬、福島淳、渡邊功、宇治俊夫、「InAlAs/InGaAs超格子APDの増倍特性」29p-ZM-4, 1989年応用物理学会学術講演会
- [2] 鳥飼俊敬、牧田紀久夫、渡邊功、福島淳、宇治俊夫、「InAlAs/InGaAs超格子APDの雑音特性」29p-ZM-5, 1989年応用物理学会学術講演会
- [3] 牧田紀久夫、石原久寛、渡邊功、辻正芳、鳥飼俊敬、「InAlAs/InGaAs疑似グレーデッド型超格子APD」, 1990年応用物理学会学術講演会
- [4] 辻正芳、牧田紀久夫、渡邊功、田口剣申、「InAlAs/InGaAs歪超格子APD」10p-ZK-15, 1991年応用物理学会学術講演会
- [5] 辻正芳、牧田紀久夫、渡邊功、田口剣申、「InAlAs/InGaAs歪超格子APD」、1991年電情報通信学会信学技報ED91 p.109-115
- [6] 牧田紀久夫、渡邊功、辻正芳、田口剣申、「超格子APD暗電流の構造依存性」10p-ZK-17, 1991年応用物理学会学術講演会
- [7] 辻正芳、渡邊功、牧田紀久夫、田口剣申、「InAlGaAs階段型(Staircase) APD」27p-E-7, 1993年応用物理学会学術講演会
- [8] 辻正芳、牧田紀久夫、渡邊功、田口剣申、「超格子APDにおける歪の効果」, 1992年春季応用物理学会シンポジウム
- [9] 辻正芳、牧田紀久夫、渡邊功、田口剣申、「InAlGaAs階段型(Staircase) APDのイオン化率測定」28a-L-5, 1994年応用物理学会春季連合講演会
- [10] 辻正芳、渡邊功、牧田紀久夫、田口剣申、「InAlGaAs階段型(Staircase) APDにおけるイオン化率の $\Delta E_c$ 依存性」19a-R-5, 1994年応用物理学会春季連合講演会
- [11] 林雅子、渡邊功、辻正芳、牧田紀久夫、田口剣申、「InAlAs/InAlGaAs超格子APDにおける暗電流とGB積の超格子増倍層依存性」26a-STE-7, 1996年応用物理学会春季連合講演会
- [12] 林雅子、渡邊功、中田武志、辻正芳、牧田紀久夫、田口剣申、山片茂樹、葦立修一、大島正明、「アイセーフ波長帯レーザ計測用InAlGaAs/InAlAs超格子APD」C-331, 1996年電子情報通信学会エレクトロニクスソサイエティ大会
- [13] 林雅子、渡邊功、中田武志、辻正芳、牧田紀久夫、田口剣申、「InAlGaAs/InAlAs超格子APD降伏電界強度の温度依存性」2a-SZD-15, 1997年応用物理学会学術講演会
- [14] 林雅子、渡邊功、中田武志、辻正芳、牧田紀久夫、田口剣申、山片茂樹、「計測用(波長1.5  $\mu\text{m}$ ) レンズ集積大口径 InAlGaAs/InAlAs超格子APD」C-4-36, 1997年電子情報通信学会総大会
- [15] 牧田紀久夫、渡邊功、辻正芳、林雅子、中田武志、田口剣申、「ガスソースMBE法による超格子APD高性能化の検討」1997年電情報通信学会信学技報LQE97-19, p.7-12,
- [16] 牧田紀久夫、中田武志、渡邊功、田口剣申、「InAlGaAs/InAlAs超格子APD高速限界の検討」31a-B-9, 1999年応用物理学会関係連合講演会
- [17] 牧田紀久夫、中田武志、渡邊功、田口剣申、「InAlGaAs/InAlAs超格子APD高速限界の検討」1999年電情報通信学会信学技報OPE1999-06-25, 99, 154 ; p.1-6

- [18] 中田武志、牧田紀久夫、渡邊功、田口劍申、「極薄膜InAlAs層のアバランシェ増倍」31a-B-10, 1999年応用物理学会関係連合講演会
- [19] 塩入智美、早田征明、後藤明生、北村直樹、渡邊功、渋谷真、「2.5Gb/s GTTH用 PLCモジュール」、C-3-4、1999年電子情報通信学会総合大会
- [20] 細田哲也、佐藤健二、渡邊康弘、和田茂己、牧田紀久夫、渡邊功、清水淳一、御田村和宏、山口昌幸、「10Gb/s用ブリアンプ内蔵小型APD光受信モジュール」、C-3-52、2002年電子情報通信学会総合大会
- [21] 正野篤士、遠藤健司、井元康雄、渡邊功、牧田紀久夫、中田武志、「10Gb/s小型光受信モジュール用高感度プレーナ型APD」、C-4-37、2004年電子情報通信学会総合大会