

博士論文要旨

論文題名：LSI の低コスト化・設計資産保護を実現する
マスクプログラマブルデバイスの研究

立命館大学大学院理工学研究科
電子システム専攻博士課程後期課程
ふりがな ほり りょうへい
氏名 堀 遼平

微細化・製造技術の発展によって単一チップ内に様々なハードウェアを実現したシステム LSI の開発が可能になった。また LSI 製造を専業とするファウンドリが登場したことによって、製造工場を持たずとも LSI を製造することが可能になった。その一方で専用 LSI の設計費や、製造のために必要となるフォトマスクなどの初期開発コストは増加傾向にある。また多額の費用を投資して製造された LSI の設計情報が解析され、模倣 LSI が製造・販売されるなどの問題が顕在化してきている。

こうした課題を解決するための新しい開発手法として、本研究ではマスクプログラマブルデバイス (MPD) と呼ばれる技術に注目した。MPD とは LSI を構成するフォトマスクのうち、数層のマスクだけを変更することで、全く異なる動作・システム・性能を実現する LSI 設計製造技術の総称である。本研究では 2 種類の MPD を提案している。

一つはビアプログラマブルストラクチャード ASIC と呼ばれるビアマスクの変更のみで所望のデジタル回路を実現するデバイスである。このデバイスは少量生産 LSI の開発費を安くすることが可能である。本研究においては 2008 年に提案された Via Programmable device using Exclusive-or logic array (VPEX) を基本技術として、小面積化、低消費電力化のための改良を施した VPEX3 を新たに提案した。その結果として、ベンチマーク回路において、従来 VPEX と比較して約 1/3 の面積で回路を作成できることを示した。VPEX3 の有用性を示すため、CAD を用いた VPEX 用の設計環境の構築とデバイス試作を行い、デバイスが正常に動作することを確認した。また VPEX3 の配線リソースの不足という問題点を解決するために、VPEX4 というさらなる改良案を提案し、大規模回路実装時の面積効率を 2 倍向上させたことを性能評価により確認した。

二つ目に拡散層の N 型/P 型を変更することで任意の論理ゲートを再現する Diffusion Programmable Device (DPD) の提案を行った。拡散層は LSI 積層構造の中において下層に位置するため、上層を剥離する工程が多くなり、構造の解析コストが増加する。また単純な光学顕微鏡では N 型/P 型の判別は非常に困難と考えられる。よって設計資産保護を目的とした LSI の実現が可能である。DPD 技術を用いた論理素子を試作し、光学顕微鏡や走査電子顕微鏡を用いた構造解析実験を行った。その結果、光学顕微鏡によっては判別が不可能であり、また走査電子顕微鏡においても特定の加速度電圧条件に設定された場合以外では判別が不可能であり、高いリバースエンジニアリング耐性をもつことが確認された。