

## 論文の内容の要旨及び論文審査の結果の要旨の公表

学位規則第 8 条に基づき、論文の内容の要旨及び論文審査の結果の要旨を公表する。

○氏名	堀 遼平 (ほり りょうへい)
○学位の種類	博士 (工学)
○授与番号	甲 第 1018 号
○授与年月日	2015 年 3 月 31 日
○学位授与の要件	本学学位規程第 18 条第 1 項 学位規則第 4 条第 1 項
○学位論文の題名	LSI の低コスト化・設計資産保護を実現するマスクプログラマブルデバイスの研究
○審査委員	(主査) 藤野 毅 (立命館大学理工学部教授) 小倉 武 (立命館大学理工学部教授) 福井 正博 (立命館大学理工学部教授)

### <論文の内容の要旨>

本論文は LSI を構成するフォトマスクのうち、数層のマスクだけを変更することで、全く異なる動作・システム・性能を実現する LSI 設計製造技術すなわち MPD(mask programmable device)に関連して、2 種類の MPD を新しく提案する研究を行った。

一つはビアプログラマブルストラクチャード ASIC と呼ばれるビアマスクの変更のみで所望のデジタル回路を実現するデバイスである。このデバイスは少量生産 LSI の開発費を安くすることが可能である。2008 年に提案された Via Programmable device using Exclusive-or logic array (VPEX) を基本技術として、小面積化、低消費電力化のための改良を施した VPEX3 を新たに提案した。その結果として、ベンチマーク回路において、従来 VPEX と比較して約 1/3 の面積で回路を作成できることを示した。VPEX3 の有用性を示すため、CAD を用いた VPEX 用の設計環境の構築とデバイス試作を行い、デバイスが正常に動作することを確認した。また VPEX3 の配線リソースの不足という問題点を解決するために、VPEX4 というさらなる改良案を提案し、大規模回路実装時の面積効率を 2 倍向上させたことを性能評価により確認している。

二つ目に拡散層の N 型/P 型を変更することで任意の論理ゲートを再現する Diffusion Programmable Device (DPD) の提案を行った。拡散層は解析のために上層を剥離する工程が多く解析コストが増加する他、単純な光学顕微鏡では N 型/P 型の判別は非常に困難であるため、設計資産保護を目的とした LSI の実現が可能である。DPD 技術を用いた論理素子を試作し、光学顕微鏡や走査電子顕微鏡を用いた構造解析実験を行った。その結果、光

学顕微鏡によっては判別が不可能であり、また走査電子顕微鏡においても特定の加速度電圧条件に設定された場合以外では判別が不可能であり、高いリバーエンジニアリング耐性をもつことが確認された。

#### <論文審査の結果の要旨>

本論文は、以下の4点で学術的にも産業的にも有意義な論文であると判断できる。

(1)ビアプログラマブル技術として新しいロジックエレメント VPEX3 を提案し、LUT(ルックアップテーブル)を使った FPGA と同様のアーキテクチャおよび他研究機関で提案されている VCLB(Via Configurable Logic Block)アーキテクチャに対して、ベンチマーク回路を使った定量的な比較を行い、提案する VPEX3 の優位性を示した。

(2)VPEX3アーキテクチャを使って、DES暗号回路という大規模な実用回路を設計するための自動レイアウト CAD 環境を構築し、レイアウトおよびチップ試作を行った。試作チップの動作時の消費電力を評価し、通常の ASIC 技術を使って設計したデバイスならびに FPGA を使って設計したデバイスとの消費電力比較を行った。

(3)VPEX3 チップの実用回路設計結果として、配線リソースが不足するためチップ面積が増大する、クロックツリーの消費電力が大きい、という2つの問題点を解析し、これらの問題点を解決できる新しい VPEX4 アーキテクチャを考案した。本新アーキテクチャを用いたレイアウト設計および消費電力シミュレーションを行い、実用回路では、VPEX3 と比較してチップ面積、消費電力ともに小さくできることを示した。

(4)マスクプログラマブル技術の応用分野として、LSI の設計資産保護のためのリバーエンジニアリング耐性に注目し、光学顕微鏡では識別できない拡散層マスクを変更することで、任意の論理素子を作成できる DPD(Diffusion Programmable Device)アーキテクチャを考案し、光学顕微鏡および電子顕微鏡を使ったリバーエンジニアリング耐性評価を行った。

本論文の審査に関して、2015年2月3日(火)18時00分～19時10分ローム記念館5階会議室において公聴会を開催し、学位申請者による論文要旨の説明の後、審査委員は学位申請者堀遼平に対する口頭試問を行った。各審査委員および公聴会参加者より、比較対象となっている VCLB アーキテクチャとの比較データの妥当性、VPEX 用 CAD システムの技術的特徴、ビアプログラマブルロジック技術を ASIC や FPGA と比較したときの優位性と今後の展望などの質問がなされたが、いずれの質問に対しても学位申請者の回答は適切なものであった。よって、以上の論文審査と公聴会での口頭試問結果を踏まえ、本論文は博士の学位に値する論文であると判断した。

#### <試験または学力確認の結果の要旨>

本論文の主査は、学位申請者と本学大学院理工学研究科電子システム専攻博士課程後期課程在学期間中に、研究指導を通じ、日常的に研究討論を行ってきた。また、本論文提出後、主査および副査はそれぞれの立場から論文の内容について評価を行った。

学位申請者は、本学学位規程第 18 条第 1 項該当者であり、論文内容および公聴会での質疑応答を通して、学位申請者が十分な学識を有し、博士学位に相応しい学力を有していることを確認した。

以上の諸点を総合し、学位申請者に対し、本学学位規程第 18 条第 1 項に基づいて、「博士（工学 立命館大学）」の学位を授与することが適当であると判断する。